

Міністерство освіти та науки України
Національний технічний університет України
«Київський політехнічний інститут імені Ігоря Сікорського»

Схемотехніка
(кредитний модуль 2 «Цифрова схемотехніка»)

Методичні вказівки
до виконання лабораторних робіт
для студентів спеціальності 172 «Телекомунікації та радіотехніка»
спеціалізацій «Мобільні телекомунікації», «Апаратно-програмні засоби
електронних комунікацій», «Телекомунікаційні системи та мережі»,
«Інформаційно-комунікаційні технології»

Затверджено Вченою радою ІТС КПІ ім. Ігоря Сікорського

Київ
КПІ ім. Ігоря Сікорського
2017

Цифрова схемотехніка [Текст]: метод. вказівки до викон. лаборатор. робіт для студентів спеціальності 172 «Телекомунікації та радіотехніка» спеціалізацій «Мобільні телекомунікації», «Апаратно-програмні засоби електронних комунікацій», «Телекомунікаційні системи та мережі», «Інформаційно-комунікаційні технології» / Уклад.: І.В. Трубаров – К.: КПІ ім. Ігоря Сікорського, 2017. – 22 с.

*Гриф надано Вченою радою ІТС КПІ ім. Ігоря Сікорського
(Протокол № 9 від 30.10.2017)*

Навчальне видання

Схемотехніка (кредитний модуль 2 «Цифрова схемотехніка»)

Методичні вказівки

до виконання лабораторних робіт
для студентів спеціальності 172 «Телекомунікації та радіотехніка»
спеціалізацій «Мобільні телекомунікації», «Апаратно-програмні засоби електронних
комунікацій», «Телекомунікаційні системи та мережі», «Інформаційно-комунікаційні технології»

Укладач: *Трубаров І.В.*, к.т.н.
Відповідальний редактор: *Явіся В.С.*, к.т.н, доц.
Рецензенти: *Бунін С.Г.*, д.т.н., проф.
Глоба Л.С., д.т.н., проф.
Уривський Л.О., д.т.н., проф.

Зміст

Вступ	4
Загальні вказівки до виконання лабораторних робіт	5
Склад робочого місця	5
Підготовка до виконання роботи	5
Хід виконання роботи.....	5
Вимоги до звіту з лабораторної роботи	5
Лабораторна робота №1 Логічні елементи. Реалізація логічних схем у різних логічних базисах	7
1. Мета роботи	7
2. Підготовка до виконання роботи	7
3. Завдання роботи	7
4. Послідовність виконання роботи.....	8
5. Зміст звіту	12
6. Контрольні запитання та завдання	12
Лабораторна робота №2 Комбінаційні цифрові вузли	13
1. Мета роботи	13
2. Підготовка до виконання роботи	13
3. Завдання роботи	13
4. Послідовність виконання роботи.....	14
5. Зміст звіту	15
6. Контрольні запитання та завдання	15
Лабораторна робота №3 Дослідження тригерів	16
1. Мета роботи	16
2. Підготовка до виконання роботи	16
3. Завдання роботи	16
4. Послідовність виконання роботи.....	17
5. Зміст звіту	18
6. Контрольні запитання та завдання	18
Лабораторна робота №4 Дослідження цифрового вузла послідовнісного типу.....	19
1. Мета роботи	19
2. Підготовка до виконання роботи	19
3. Завдання роботи	19
4. Послідовність виконання роботи.....	20
5. Зміст звіту	20
6. Контрольні запитання та завдання	21
Література для підготовки	22

Вступ

Другий кредитний модуль дисципліни «Схемотехніка», який викладається студентам, що навчаються за спеціалізаціями «Мобільні телекомунікації», «Апаратно-програмні засоби електронних комунікацій», «Телекомунікаційні системи та мережі», «Інформаційно-комунікаційні технології», присвячений питанням побудови цифрових електронних схем.

Більшість інформаційно-комунікаційних систем на сьогодні використовують цифрові стандарти зв'язку і, відповідно, фізичною їх основою є компоненти, в яких здійснюються процеси формування, передавання, приймання та обробки цифрових сигналів. Схемотехнічні рішення функціональних вузлів апаратури реалізуються на цифрових інтегральних мікросхемах.

Таким чином, для студентів, що отримують спеціальність в галузі телекомунікацій, необхідним є розуміння основ побудови цифрових електронних схем як основи фізичних компонентів телекомунікаційних систем. В даному посібнику викладено вказівки до виконання лабораторних робіт в межах зазначеного кредитного модуля. Основною метою лабораторних робіт є отримання студентами навичок з основ проектування елементарних цифрових функціональних вузлів як основних елементів цифрових електронних схем.

Загальні вказівки до виконання лабораторних робіт

Склад робочого місця

Виконання лабораторних робіт передбачає створення імітаційних моделей цифрових вузлів за допомогою відповідного програмного забезпечення, що визначає склад робочого місця:

- персональний комп'ютер;
- встановлене на ньому програмне забезпечення Altera Quartus II 9.1.

Підготовка до виконання роботи

Опис кожної лабораторної роботи містить відповідний розділ, де зазначено який теоретичний матеріал та практичні навички необхідні для виконання роботи. Під час підготовки до роботи необхідно опрацювати зазначений теоретичний матеріал, що було викладено в рамках лекційного курсу, а також опанувати практичні аспекти розрахунків, які розглядались на відповідних практичних заняттях. Для більш детального розгляду теоретичного матеріалу в розділах «Підготовка до виконання роботи» наведено посилання на літературу. Список літератури для підготовки, де розглянуто усі теоретичні та практичні питання в межах робіт, наведено в кінці даного посібника у відповідному розділі.

Опис кожної лабораторної роботи містить розділ «Контрольні запитання та завдання». Результатом опрацювання теоретичного матеріалу та практичних питань, що стосуються ходу роботи, має бути готовність студента відповісти на наведені питання та виконувати розрахунки згідно з переліком зазначених запитань та завдань.

Хід виконання роботи

Опис кожної лабораторної роботи містить два розділи, у яких наведено зміст і послідовність дій в рамках роботи: «Завдання роботи» та «Послідовність виконання роботи». Перший із вказаних розділів містить загальний опис завдань, які необхідно виконати в роботі. Другий з наведених розділів містить детальний опис послідовності дій для виконання зазначених завдань.

Для виконання роботи необхідно:

- спочатку ознайомитись з розділом «Завдання роботи», усвідомивши зміст завдань в рамках роботи;
- після цього перейти до розділу «Послідовність виконання роботи» та, послідовно виконуючи вимоги кожного пункту, виконати роботу;
- отримавши результати роботи імітаційної моделі, перенести необхідну інформацію до звіту.

Вимоги до звіту з лабораторної роботи

Звіт з кожної лабораторної роботи готується кожним студентом окремо. Опис кожної лабораторної роботи містить розділ «Зміст звіту», де з урахуванням особливостей кожної роботи зазначено, яку інформацію необхідно в ньому відобразити. Загальні вимоги до звіту з будь-якої лабораторної роботи в межах даного курсу передбачають наявність в ньому таких складових:

- назва і мета роботи;
- необхідні теоретичні положення (не є обов'язковими та можуть бути додані до звіту за бажанням студента).
- вихідне завдання відповідно до варіанту;
- опис цифрового вузла (або вузлів), що досліджується в даній роботі; необхідно навести умовне позначення, таблиці істинності (таблиці станів), порядок розрахунку вузла з отриманими рівняннями виходів.
- результати моделювання: схема цифрового вузла (або вузлів), часові діаграми його роботи, що містять усі сигнали на входах та виходах змодельованого вузла.
- висновки.

Висновки до роботи є важливою складовою виконання лабораторної роботи. Вони не повинні повторювати мету та завдання роботи, а, натомість, мають відображати результати зіставлення та порівняння теоретичних положень з отриманими результатами моделювання.

Лабораторна робота №1
Логічні елементи. Реалізація логічних схем у різних логічних базисах

1. Мета роботи

- ознайомитись з основними елементами інтерфейсу САПР Quartus II 9.1;
- навчитись складати схеми цифрових вузлів у САПР, що використовується;
- вивчити основні логічні функції та логічні елементи, що їх реалізують у цифрових схемах;
- навчитись реалізовувати довільну логічну функцію за допомогою різних логічних елементів.

2. Підготовка до виконання роботи

- Вивчити матеріал лекцій №№ 1, 2.
- Повторити матеріал практичного заняття №1, отримавши відповідні практичні навички.

Теоретичний матеріал, необхідний для виконання роботи: [1, с. 14 – 30].

3. Завдання роботи

1. Скласти схему, що складається з двох входів, сигнал від яких подається на три логічних елементи згідно з варіантом (див. табл. .1).

Таблиця 1.1

№ бригади	Назва ЛЕ, що досліджуються
1	I, I-НЕ, АБО
2	АБО-НЕ, НЕ, виключне АБО
3	I-НЕ, АБО-НЕ, виключне АБО-НЕ
4	АБО, I, НЕ
5	НЕ, АБО, виключне АБО-НЕ
6	I, АБО, виключне АБО
7	АБО-НЕ, НЕ, I-НЕ
8	АБО, I, виключне АБО-НЕ

2. Сформувані вхідні сигнали, які б забезпечували перебір усіх можливих двійкових комбінацій на входах схеми та провести імітаційне моделювання схеми.

3. Отримати в результаті моделювання схеми часові діаграми її роботи для всіх входів та виходів (всього 5 змінних). Зіставити результати симуляції з таблицями істинності відповідних логічних функцій та впевнитись у тому, що вони співпадають.

4. Реалізувати будь-яку одну з трьох заданих функцій (окрім функцій I-НЕ та АБО-НЕ) у базисі I-НЕ або АБО-НЕ (базис обирається довільно). Скласти відповідну схему та провести її імітаційне моделювання, отримавши часові діаграми її роботи.

5. Зіставити результати моделювання з таблицею істинності обраної логічної функції та впевнитись у тому, що вони співпадають.

4. Послідовність виконання роботи

1. Запустити програмне забезпечення Altera Quartus II 9.1 sp2 (див. рис. 1.1).
2. Запустити майстер створення нового проекту (**File -> New Project Wizard**).

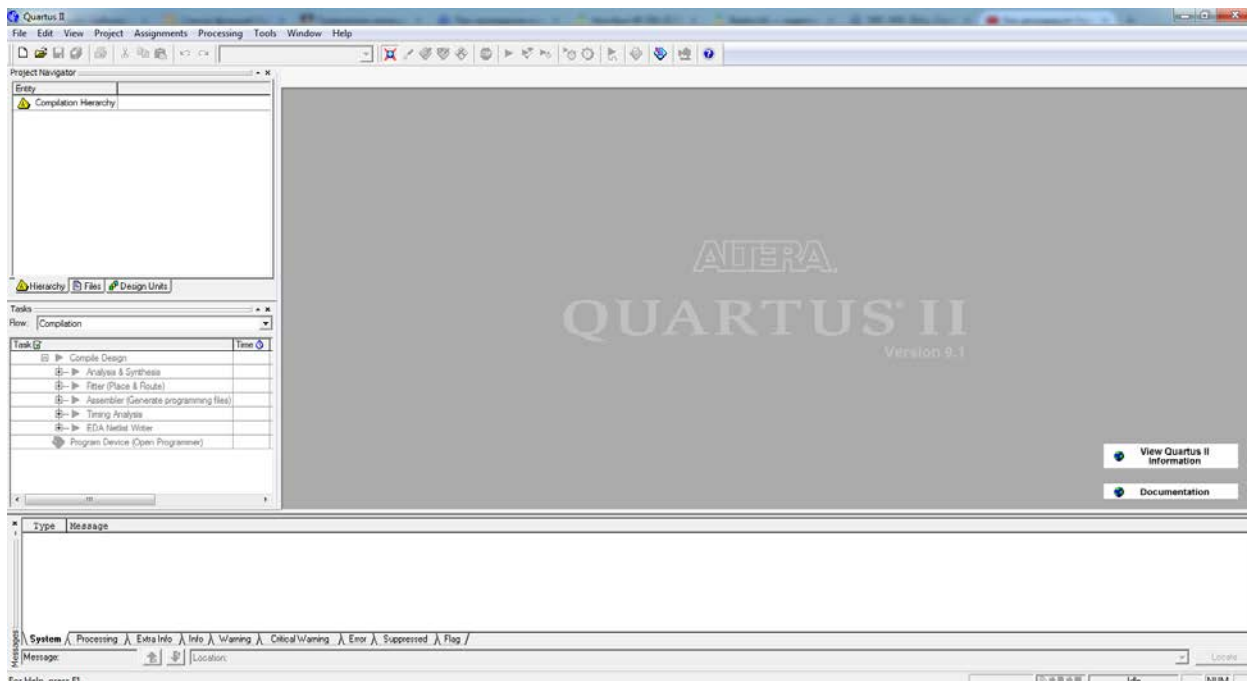


Рис. 1.1

3. Пройти всі етапи створення нового проекту. Page 1 – вказати місце розташування проекту та його ім'я. Page 2 – пропустити. Page 3 – Вказати сімейство ПЛІС «Cyclone», модель EP1C12Q240I7. Page 4 – пропустити. Page 5 – перевірити коректність введених даних та клікнути кнопку **Finish**.

4. Створити в проекті новий файл схеми: **File -> New... -> Block Diagram/Schematic File**. Зберегти файл: **File -> Save As...**. В результаті буде створено новий файл .bdf із вказаним ім'ям.

5. Додати до схеми два входи (елемент input), натиснувши відповідну кнопку (рис. 1.2). У вікні, що відкриється, в області *Libraries* розкрити ієрархічний список та обрати **Primitives -> pin -> input**. Повторити процедуру для другого входу. Змінити імена входів за допомогою подвійного кліку на елементі. Вказати імена входів X1 та X2.

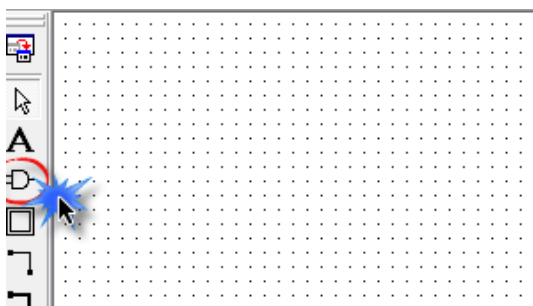


Рис. 1.2

6. Аналогічно до попереднього пункту, додати до схеми три виходи: **Primitives -> pin -> output**. Вказати імена виходів Y1, Y2, Y3.

7. Додати до схеми три логічні елементи згідно з варіантом (табл. 1.1): **Primitives -> logic -> Потрібний елемент.**

8. Поєднати всі входи й виходи схеми з відповідними входами та виходами елементів. В результаті буде отримано схему для тестування роботи трьох заданих елементів. Приклад такої схеми зображено на рис. 1.3. Зберегти схему: **File -> Save.**

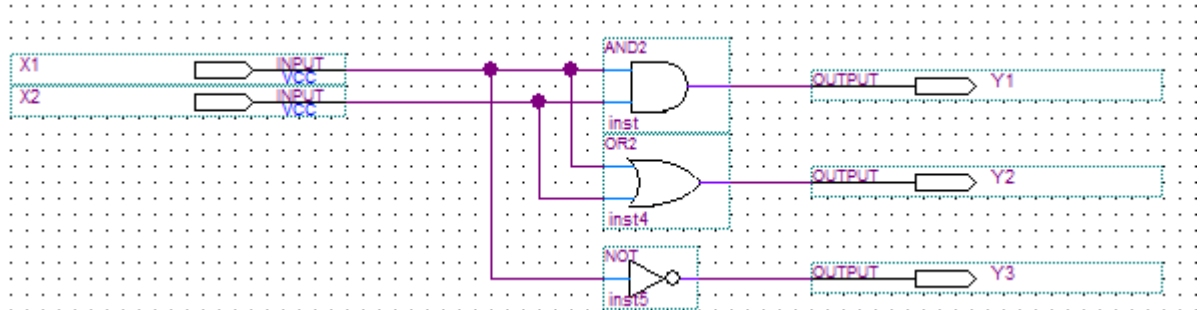


Рис. 1.3. Приклад схеми для елементів І, АБО, НЕ

9. Запустити аналіз та синтез схеми, натиснувши відповідну кнопку (рис. 1.4). Дочекається повідомлення про завершення синтезу.



Рис. 1.4

10. Створити файл вхідних сигналів .vwf: **File -> New... -> Vector Waveform File.** Зберегти файл, вказавши його ім'я: **File -> Save As....**

11. Додати до файлу вхідних сигналів входи та виходи схеми: **Edit -> Insert -> Insert Node or Bus....** У вікні, що відкриється необхідно вказати входи та виходи відповідно до послідовності дій, вказаної на рис. 1.5.

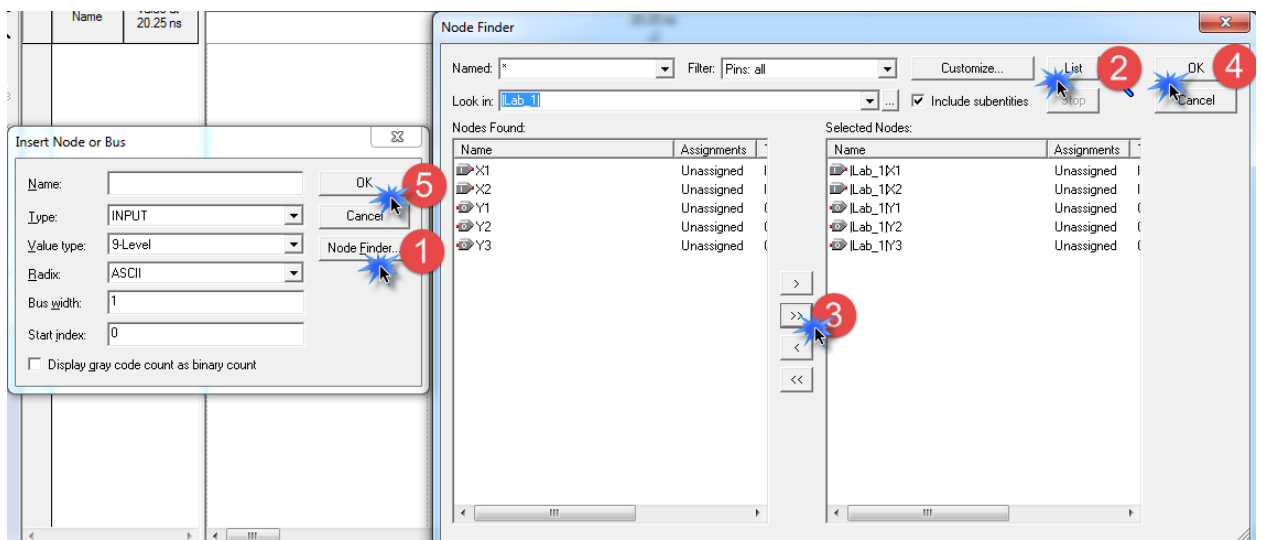


Рис. 1.5

12. Вказати значення вхідних сигналів у кожний інтервал часу. Це можна зробити або вручну, або за допомогою групування. Для цього необхідно виділити рядки вхідних сигналів X1 та X2. Після цього виконати команду: **Edit -> Grouping... -> Group.** У вікні,

що з'явиться, вказати ім'я групи (наприклад, Input). Після підтвердження замість двох сигналів X1, X2 з'явиться один рядок Input, який слід розгорнути, отримавши вид його складових: змінних X1 та X2. Після цього слід виділити вхід Input та вказати перебір для значень його складових змінних: **Edit -> Value -> Count Value....** У вікні, що з'явиться, нічого не змінювати, натиснувши кнопку ОК. В результаті буде отримано вхідні сигнали, що у часі перебирають усі можливі комбінації вхідних змінних (00, 01, 10, 11), як показано на рис. 1.6. Зберегти файл вхідних сигналів: **File -> Save.**

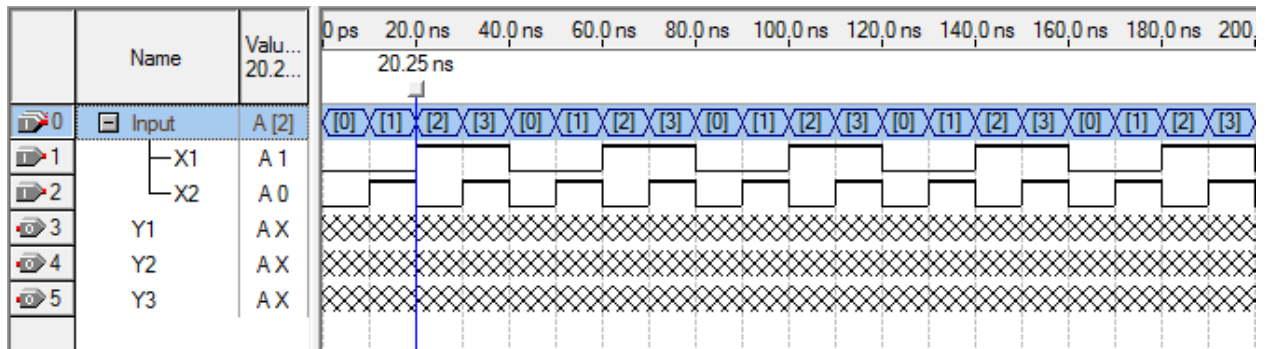


Рис. 1.6

13. Перейти до файлу схеми, обравши відповідну вкладку з файлом .bdf. Після цього запустити інструмент імітаційного моделювання (Simulator Tool): **Processing -> Simulator Tool.** У вікні, що відкриється, вказати у відповідному полі файл вхідних сигналів, який було створено вище (рис. 1.7). Вказати режим моделювання Functional у полі Simulation mode. Створити Netlist, натиснувши кнопку Generate Functional Simulation Netlist. Запустити імітаційне моделювання, натиснувши у вікні кнопку Start. Після завершення моделювання натиснути кнопку Report, отримавши часові діаграми роботи схеми (рис. 1.8).

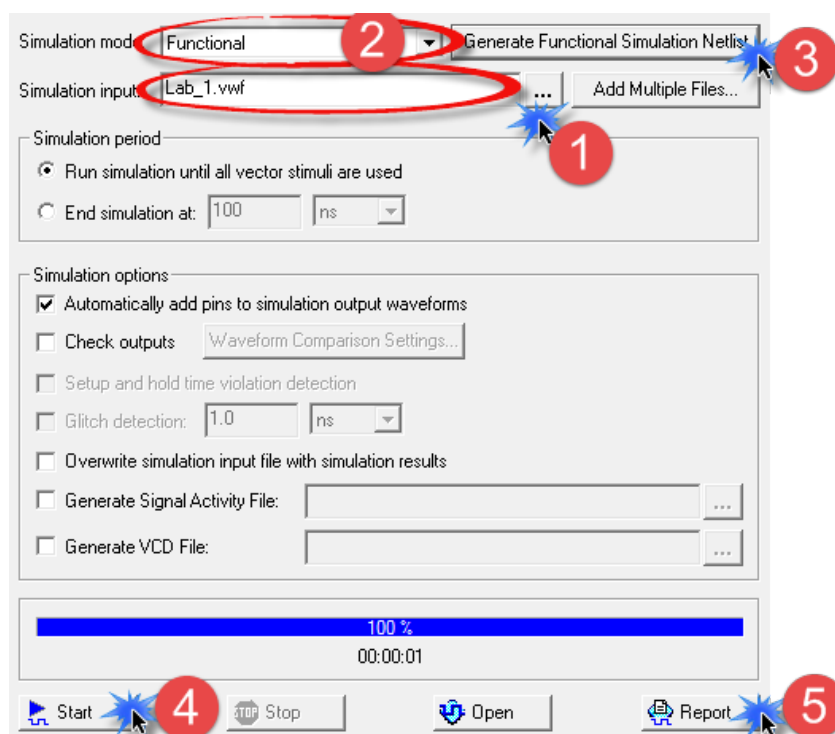


Рис. 1.7

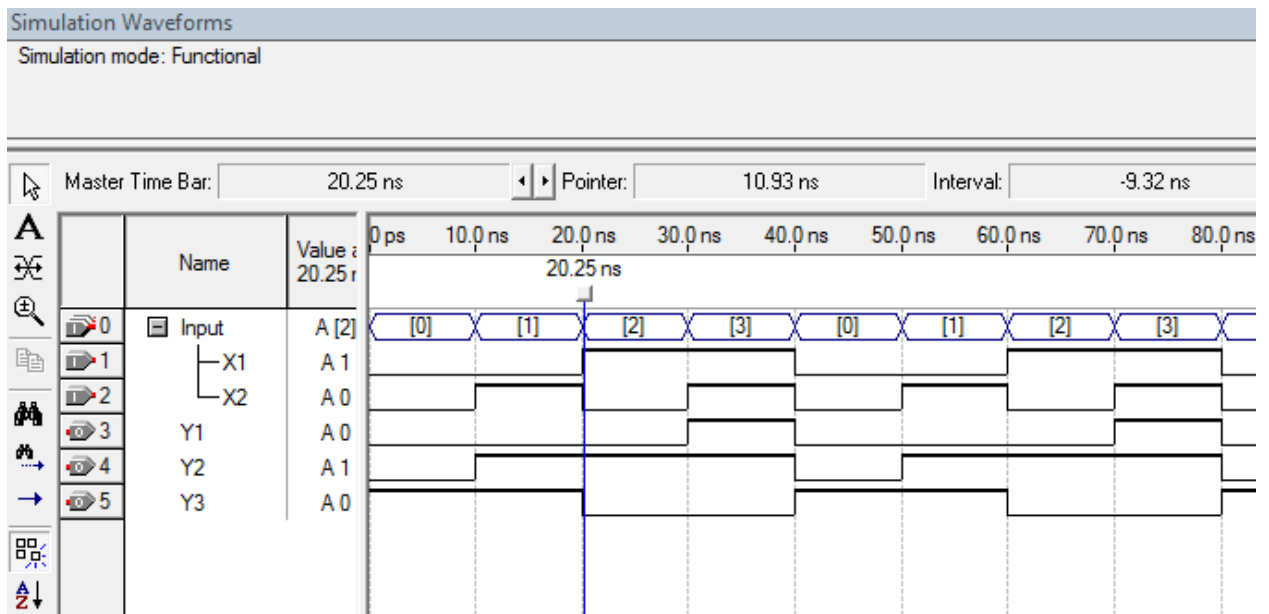


Рис. 1.8

14. Зіставити результати роботи схеми з таблицями істинності для логічних елементів, що задіяні у схемі. Впевнитись, що вони співпадають. Часові діаграми і схему скопіювати у звіт.

15. Обрати з трьох використаних логічних елементів будь-який один (окрім І-НЕ та АБО-НЕ). Виконавши алгебричні перетворення, скласти схему в базисі І-НЕ чи АБО-НЕ (вибір базису довільний), що реалізує функцію обраного елемента.

16. Додати схему в обраному базисі до загальної схеми (рис. 1.9). Після зміни запуснути аналіз та синтез схеми (рис. 1.4).

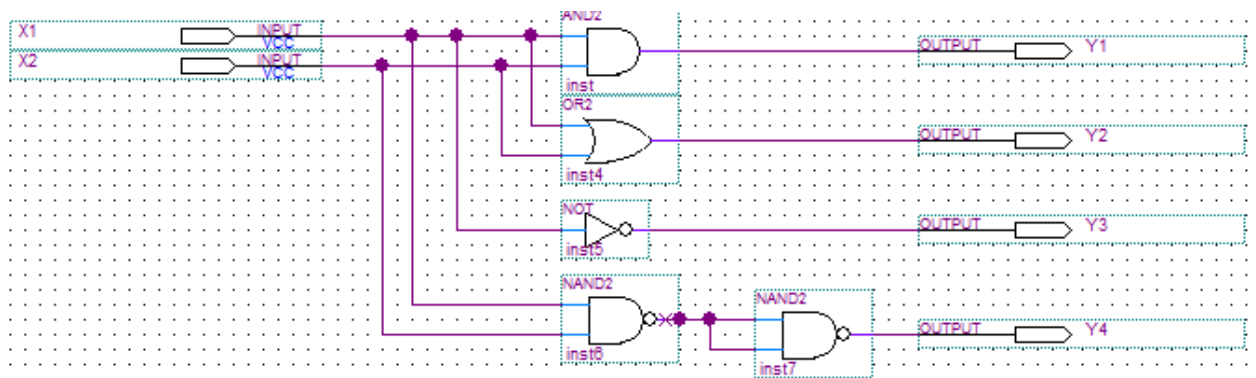


Рис. 1.9. Схема, до якої додано реалізацію функції І в базисі І-НЕ

17. Перейти до вкладки Simulator Tool та оновити Netlist, натиснувши кнопку Generate Functional Simulation (рис. 1.7). Натиснути кнопки Start та Report, отримавши часові діаграми роботи оновленої схеми.

18. Зіставити часові діаграми виходу обраного логічного елемента та реалізації його функції в обраному базисі. Впевнитись, що вони співпадають. Оновлену схему та часові діаграми скопіювати у звіт.

19. За результатами роботи записати висновки.

5. Зміст звіту

У звіті необхідно представити:

- назву і мету роботи;
- назви та умовні позначення логічних елементів, що досліджуються;
- таблиці істинності елементів, що моделювалися;
- функціональну схему для моделювання роботи заданих логічних елементів, створену в середовищі Quartus II 9.1, яку було складено в процесі виконання роботи; схема має містити три логічні елементи та реалізацію одного з них в обраному базисі;
- часові діаграми роботи схеми;
- висновки.

6. Контрольні запитання та завдання

Для успішного виконання та захисту роботи необхідно знати відповіді на такі запитання:

1. Поняття логічної змінної в алгебрі Буля. Які значення вона може приймати?
2. Поняття позитивної та негативної логіки.
3. Основні операції в алгебрі логіки: диз'юнкція, кон'юнкція, інверсія. Позначення, таблиці істинності.
4. Основні закони алгебри логіки.
5. Широковживані логічні функції: операції І-НЕ, АБО-НЕ, функції рівнозначності та нерівнозначності. Позначення, таблиці істинності.
6. Що таке логічний елемент? Умовні позначення на схемах логічних елементів, що відповідають основним та широковживаним логічним функціям.
7. Що таке функціонально-повна система (ФПС) логічних функцій? Що таке логічний базис? Які ФПС та логічні базиси існують?

Для успішного виконання та захисту роботи необхідно вміти виконувати такі завдання:

1. Вміти здійснювати перетворення над логічними функціями, записаними в алгебричній формі, застосовуючи основні закони алгебри логіки.
2. Вміти реалізовувати логічну функцію в певному базисі.
3. Вміти зображувати функціональну схему цифрового вузла на основі алгебричного запису функцій його виходів.

Лабораторна робота №2 Комбінаційні цифрові вузли

1. Мета роботи

- засвоїти загальний порядок синтезу цифрових вузлів;
- вивчити способи представлення логічних функцій та перехід від однієї форми до іншої;
- навчитись здійснювати мінімізацію логічної функції за допомогою карти Карно;
- вивчити основні типи комбінаційних цифрових вузлів та їх типові схемотехнічні реалізації;
- навчитись будувати функціональну схему цифрового вузла на основі логічних функцій його виходів.

2. Підготовка до виконання роботи

- Вивчити матеріал лекції № 3.
- Повторити матеріал практичного заняття №2, отримавши відповідні практичні навички.

Теоретичний матеріал, необхідний для виконання роботи: [1, с. 31 – 43], [1, с. 115 – 144].

3. Завдання роботи

1. Обрати цифровий вузол, який необхідно синтезувати, відповідно до варіанту (таблиця 2.1).

Таблиця 2.1

№ бригади	Назва схеми цифрового пристрою комбінаційного типу
1	Дешифратор без синхронізації в базисі І-НЕ. Кількість входів $m = 3$.
2	Дешифратор без синхронізації в базисі АБО-НЕ. Кількість входів $m = 3$.
3	Дешифратор з синхронізацією в базисі І-НЕ. Кількість входів $m = 3$.
4	Дешифратор з синхронізацією в базисі АБО-НЕ. Кількість входів $m = 3$.
5	Мультиплексор у вільному базисі (використовуються довільні логічні елементи). Кількість інформаційних входів $m = 4$.
6	Повний однорозрядний суматор у вільному базисі (використовуються довільні логічні елементи)
7	Шифратор у базисі І-НЕ. Кількість виходів $n = 3$.
8	Кодоперетворювач, у якому розрядність кодів на вході та виході однакова $m=n=3$, у вільному базисі

2. Застосовуючи процедуру синтезу цифрових вузлів, отримати рівняння виходів для заданого цифрового вузла, провівши мінімізацію функцій виходів там, де це необхідно.

3. Якщо у завданні варіанту зазначений базис, у якому необхідно реалізувати вузол, здійснити алгебричні перетворення для представлення логічних функцій виходів вузла у вигляді, зручному для реалізації його в заданому базисі. Якщо у завданні варіанту

вказаний вільний базис, можна використовувати будь-які логічні елементи, тобто роботи вказані перетворення не потрібно.

4. За отриманими рівняннями виходів вузла скласти його функціональну схему в середовищі Quartus II 9.1. Складену схему скопіювати у звіт.

5. Провести імітаційне моделювання схеми вузла, отримавши часові діаграми його роботи. Часові діаграми скопіювати у звіт.

6. На основі порівняння загальної характеристики цифрових вузлів заданого типу та отриманих результатів зробити висновки та навести їх у звіті.

4. Послідовність виконання роботи

1. Відповідно до варіанту, записати назву цифрового вузла, який необхідно синтезувати.

2. Зобразити умовне позначення вузла, позначивши його відповідні входи та виходи назвами вхідних та вихідних змінних.

3. Відповідно до функціонального призначення вказаного цифрового вузла скласти його таблицю істинності, використовуючи назви вхідних та вихідних змінних, якими було позначено входи та виходи вузла на умовному позначенні.

4. Отримати оптимальні рівняння виходів вузла, застосовуючи там, де це доцільно, процедуру мінімізації з використанням карт Карно. При цьому хід мінімізації необхідно відобразити у звіті.

Примітка 1. У випадку мультиплексора необхідно спочатку побудувати його схему з використанням дешифратора. Після цього задача синтезу мультиплексора зводиться до синтезу дешифратора, для якого виконуються всі дії відповідно до вимог даного пункту.

Примітка 2. У випадку шифратора застосування загальної процедури синтезу довільного цифрового вузла є недоцільним, адже призводить до громіздких та збиткових перетворень. Отримання рівнянь виходів у цьому випадку є доцільним безпосередньо з таблиці істинності. Оптимальний шлях синтезу шифратора за необхідності можна знайти в [1].

5. Якщо в завданні варіанту зазначений логічний базис, відмінний від вільного, необхідно здійснити алгебричні перетворення для перетворення функцій виходів вузла до вигляду, зручного для реалізації у вказаному базисі. Хід алгебричних перетворень навести у звіті.

6. На основі отриманих рівнянь виходів вузла скласти його функціональну схему. На основі даної схеми отримати імітаційну модель вузла в середовищі Quartus II 9.1, використовуючи процедуру створення моделі, описану в лабораторній роботі №1. Схему вузла, створену в САПР, скопіювати у звіт.

7. Провести імітаційне моделювання вузла в середовищі Quartus II 9.1, отримавши часові діаграми роботи вузла. При цьому на часових діаграмах має бути наведено усі вхідні та вихідні змінні (зверху вниз: спочатку вхідні змінні, після цього вихідні змінні). Значення вхідних змінних задаються таким чином, щоб перевірити роботу схеми для всіх можливих двійкових комбінацій. Отримані часові діаграми перенести у звіт.

8. Порівняти результати моделювання (часові діаграми) із значеннями функцій виходів у таблиці істинності вузла для кожної комбінації вхідних змінних. Висновки за результатами зіставлення результатів моделювання та вихідної таблиці істинності навести у звіті.

5. Зміст звіту

У звіті необхідно представити:

- назву і мету роботи;
- назву й умовне позначення цифрового вузла, що синтезується;
- таблицю істинності цифрового вузла, що синтезується;
- хід отримання рівнянь виходів цифрового вузла, включаючи процедуру мінімізації там, де це необхідно;
- схему вузла, що було складено в процесі виконання роботи;
- часові діаграми роботи схеми;
- висновки.

6. Контрольні запитання та завдання

Для успішного виконання та захисту роботи необхідно знати відповіді на такі запитання:

1. Основні етапи синтезу цифрового вузла.
2. Диз'юнктивна та кон'юнктивна нормальні форми представлення логічних функцій
3. Класифікація цифрових вузлів. В чому полягає відмінність між комбінаційними та послідовнісними цифровими вузлами?
4. Основні типи комбінаційних цифрових вузлів: шифратор, дешифратор, кодоперетворювач, мультиплексор, демультиплексор, компаратор, суматор. Умовні позначення, таблиці істинності, призначення.
5. Що таке мінімізація логічної функції? Її призначення.
6. Що таке факультативні умови? У яких випадках вони використовуються.
7. Мінімізація за допомогою карти Карно: опис підходу та області його застосування.

Для успішного виконання та захисту роботи необхідно вміти виконувати такі завдання:

1. перетворення представлення довільної логічної функції від табличної форми до алгебричної (зчитування функції з таблиці в ДДНФ та ДКНФ).
2. здійснювати синтез довільного комбінаційного цифрового вузла за його таблицею істинності.
3. реалізувати довільний цифровий вузол в базисі І-НЕ чи АБО-НЕ.

Лабораторна робота №3 Дослідження тригерів

1. Мета роботи

- засвоїти принцип роботи тригерів;
- вивчити основні типи тригерів;
- засвоїти принципи побудови асинхронних та синхронних, одноступеневих та двоступеневих тригерів.

2. Підготовка до виконання роботи

- Вивчити матеріал лекцій № 4, 5.
- Повторити матеріал практичного заняття №3, отримавши відповідні практичні навички.

Теоретичний матеріал, необхідний для виконання роботи: [1, с. 85 – 112].

3. Завдання роботи

1. Обрати тип одноступеневого тригера відповідно до варіанту (таблиця 3.1). Умовне позначення, характеристичне рівняння та таблицю станів навести у звіті.

Таблиця 3.1

№ бригади	Назва схеми цифрового пристрою комбінаційного типу
1	Асинхронний RS-тригер в базисі І-НЕ
2	Асинхронний RS-тригер в базисі АБО-НЕ
3	Синхронний одноступеневий RS-тригер в базисі І-НЕ
4	Синхронний одноступеневий RS-тригер в базисі АБО-НЕ
5	Асинхронний D-тригер в базисі І-НЕ
6	Асинхронний D-тригер в базисі АБО-НЕ
7	Синхронний одноступеневий D-тригер в базисі І-НЕ
8	Синхронний одноступеневий D-тригер в базисі АБО-НЕ

2. Створити модель одноступеневого тригера в середовищі Quartus II 9.1. Провести імітаційне моделювання роботи тригера, отримавши часові діаграми його роботи. Схему тригера та часові діаграми його роботи навести у звіті.

3. Порівняти отримані в результаті моделювання результати роботи схеми одноступеневого тригера з його таблицею станів. Результати порівняння відобразити у висновках до роботи.

4. Обрати тип двоступеневого тригера відповідно до варіанту (таблиця 3.2).

Таблиця 3.2

№ бригади	Назва схеми цифрового пристрою комбінаційного типу
1	Двоступеневий RS-тригер в базисі І-НЕ
2	Двоступеневий RS-тригер в базисі АБО-НЕ
3	Двоступеневий D-тригер в базисі І-НЕ

№ бригади	Назва схеми цифрового пристрою комбінаційного типу
4	Двоступеневий D-тригер в базисі АБО-НЕ
5	Двоступеневий Т-тригер в базисі І-НЕ
6	Двоступеневий Т-тригер в базисі АБО-НЕ
7	Двоступеневий JK-тригер в базисі І-НЕ
8	Двоступеневий JK-тригер в базисі АБО-НЕ

5. Створити модель тригера в середовищі Quartus II 9.1. Провести імітаційне моделювання роботи двоступеневого тригера, отримавши часові діаграми його роботи. Схему тригера та часові діаграми його роботи навести у звіті.

6. Порівняти отримані в результаті моделювання результати роботи схеми двоступеневого тригера з його таблицею станів. Результати порівняння відобразити у висновках до роботи.

4. Послідовність виконання роботи

1. Відповідно до варіанту, записати назву одноступеневого тригера, який необхідно синтезувати.

2. Зобразити умовне позначення одноступеневого тригера, позначивши його відповідні входи та виходи назвами вхідних та вихідних змінних.

3. Навести таблицю станів, використовуючи назви вхідних та вихідних змінних, якими було позначено входи та виходи вузла на умовному позначенні.

4. Записати характеристичне рівняння заданого тригера;

5. Використовуючи процедуру створення моделі, описану в лабораторній роботі №1, створити модель заданого тригера в середовищі Quartus II 9.1. Схему моделі скопіювати у звіт. Схему тригера має бути створено в зазначеному в завданні базисі, тобто вона має складатися виключно з елементів певного типу (І-НЕ чи АБО-НЕ).

6. Провести імітаційне моделювання схеми тригера та отримати часові діаграми його роботи. На часових діаграмах має бути зображено зміну в часі сигналів на всіх входах та виходах тригера у такій послідовності (зверху вниз): вхідний сигнал синхронізації (якщо тригер синхронний), вхідні сигнали на входах тригера (таких може бути один або два в залежності від типу тригера), прямий вихід тригера Q , інверсний вихід тригера \bar{Q} . Вхідні сигнали мають бути визначені таким чином, щоб забезпечувати перебір усіх можливих комбінацій вхідних змінних. Часові діаграми скопіювати у звіт.

7. Зіставити отримані часові діаграми роботи одноступеневого тригера з його таблицею станів. Впевнитись, що робота зібраної схеми у часі відбувається у відповідності до таблиці станів тригера. За результатами порівняння зробити висновки та навести їх у звіті.

8. Виконати пп. 1 – 7 для схеми двоступеневого тригера відповідно до варіанту завдання.

9. Порівняти роботу одноступеневого та двоступеневого тригерів, змодельованих в ході виконання лабораторної роботи. Звернути увагу на моменти часу, у які відбувається спрацьовування (перемикання) тригера. Результати порівняння додати до висновків до лабораторної роботи.

5. Зміст звіту

У звіті необхідно представити:

- назву і мету роботи;
- назву та умовне позначення одноступеневого тригера;
- таблицю станів та характеристичне рівняння одноступеневого тригера;
- схему одноступеневого тригера в заданому базисі, яку було складено в процесі виконання роботи;
- часові діаграми роботи схеми одноступеневого тригера;
- назву та умовне позначення двоступеневого тригера;
- таблицю станів та характеристичне рівняння двоступеневого тригера;
- схему двоступеневого тригера в заданому базисі, яку було складено в процесі виконання роботи;
- часові діаграми роботи схеми двоступеневого тригера;
- висновки за результатами аналізу результатів моделювання.

6. Контрольні запитання та завдання

Для успішного виконання та захисту роботи необхідно знати відповіді на такі запитання:

1. Визначення тригера. Призначення тригерів в цифрових схемах.
2. Класифікація тригерів.
3. Типи тригерів за функціональним призначенням: D-, T-, RS-, JK-тригери. Їх умовні позначення, таблиці станів, характеристичні рівняння.
4. Принцип роботи двоступеневих тригерів. Навести часові діаграми.
5. Що таке тригери з динамічним керуванням за входом синхронізації? В чому полягають їх переваги у порівнянні з тригерами зі статичним керуванням?

Для успішного виконання та захисту роботи необхідно вміти виконувати такі завдання:

1. Отримання характеристичного рівняння тригера за його таблицею станів.
2. Побудова часових діаграм роботи тригерів різних типів.
3. Аналіз роботи схеми тригера шляхом підстановки початкових значень вхідних та вихідних сигналів та отримання результату роботи схеми.
4. Визначення типу тригера та побудова його функціональної схеми на основі його умовного позначення.

Лабораторна робота №4

Дослідження цифрового вузла послідовнісного типу

1. Мета роботи

- вивчити основні типи послідовнісних цифрових вузлів;
- засвоїти метод синтезу довільних послідовнісних цифрових вузлів;
- навчитись оцінювати необхідні вимоги до швидкодії елементів цифрового вузла виходячи з його максимальної робочої частоти.

2. Підготовка до виконання роботи

- Вивчити матеріал лекцій № 6, 7, 8.
- Повторити матеріал практичних занять №№4, 5, отримавши відповідні практичні навички.

Теоретичний матеріал, необхідний для виконання роботи: [1, с. 144 – 175].

3. Завдання роботи

1. Визначити тип та вимоги до цифрового вузла послідовнісного типу, який необхідно синтезувати, відповідно до варіанту. Варіант завдання на лабораторну роботу видається індивідуально викладачем та складається з чотирьох цифр (формат ABCD), де А – номер рядка в таблиці 4.1; В – номер рядка в таблиці 4.2; С – номер рядка в таблиці 4.3; D – номер рядка в таблиці 4.4.

Таблиця 4.1

№ позиції	Тип функціонального вузла	Модуль лічби
1	Лічильник-дільник паралельного типу	9
2	Лічильник-дільник паралельного типу	10
3	Лічильник-дільник паралельного типу	11
4	Лічильник-дільник паралельного типу	12
5	Лічильник-дільник паралельного типу	13
6	Лічильник-дільник паралельного типу	14
7	Лічильник-дільник паралельного типу	15
8	Лічильник-дільник зі змінним коефіцієнтом ділення	1-9
9	Реверсивний регістр зсуву паралельно-послідовний.	4 розряди

Таблиця 4.2

№	Тип тригера
1	RS двоступеневий
2	D двоступеневий
3	D з динамічним керуванням
4	JK

Таблиця 4.3

№	Логічний базис
1	I-НЕ
2	I, АБО, НЕ
3	АБО-НЕ

Таблиця 4.4

№	Частота F, МГц
1	1,0
2	5,0
3	20,0
4	50,0
5	100,0

2. Виконати синтез заданого цифрового вузла, застосовуючи загальний метод синтезу довільного послідовнісного цифрового вузла. Хід процедури синтезу відобразити

у звіті. Результатом процедури синтезу має бути функціональна схема вузла у заданому логічному базисі.

3. Створити модель отриманої схеми в середовищі Quartus II 9.1 та отримати результати її роботи у вигляді часових діаграм. Часові діаграми навести у звіті.

4. Визначити вимоги до швидкодії логічних елементів, з яких складено схему вузла. Розрахунок та величину часової затримки елементів відобразити у звіті.

5. Проаналізувати роботу схеми. Впевнитись, що схема працює у відповідності до вихідного завдання. За результатами аналізу скласти висновки та навести їх у звіті.

4. Послідовність виконання роботи

1. Скласти таблицю станів для заданого цифрового вузла..

2. Провести мінімізацію методом карт Карто функцій виходів кожного розряду (кожний розряд реалізується одним тригером заданого типу). Скласти карти Карно вихідних функцій кожного розряду та провести мінімізацію логічних функцій, визначивши контури склеювання. Хід мінімізації відобразити у звіті. Результатом виконання даного етапу мають бути прикладні рівняння для кожного розряду вузла.

3. Виконати сумісне рішення отриманих прикладних рівнянь та характеристичних рівнянь для кожного розряду вузла на основі заданого варіантом типу тригера. Результатом розв'язання мають бути рівняння входів для кожного тригера у схемі вузла.

4. Виконати перетворення рівнянь кожного розряду до форми, зручної для реалізації у заданому варіантом логічному базисі. Хід алгебричних перетворень відобразити у звіті.

5. На основі отриманих рівнянь входів скласти функціональну схему заданого вузла.

6. Розрахувати загальний час затримки вихідних сигналів відносно сигналів на вході та визначити вимоги до швидкодії тригерів і логічних елементів, які забезпечують задану частоту перемикань отриманого вузла. Розрахунок відобразити у звіті.

7. Провести імітаційне моделювання спроектованого функціонального вузла у середовищі Quartus II 9.1. Виконати аналіз роботи вузла за допомогою часових діаграм сигналів на вході, на виходах усіх розрядів та на загальному виході вузла. Часові діаграми мають відображати зміну в часі усіх сигналів на вході (входах) вузла, виходах кожного розряду (тригера), та на усіх виходах вузла (якщо такі є). Схему вузла та часові діаграми скопіювати у звіт.

8. Порівняти результати розрахунку затримки сигналів та експериментальних даних імітаційного моделювання. Записати висновки за результатами розрахунків та експериментальних досліджень.

5. Зміст звіту

У звіті необхідно представити:

- назву і мету роботи;
- таблицю станів цифрового вузла, що синтезується;
- хід отримання рівнянь виходів цифрового вузла, включаючи процедуру мінімізації там, де це необхідно;
- алгебричні перетворення рівнянь виходів розрядів до форми, зручної для реалізації в заданому логічному базисі;
- схему вузла, що було складено в процесі виконання роботи;
- часові діаграми роботи схеми;

- розрахунок вимог до швидкодії логічних елементів, з яких складено вузол.
- висновки.

6. Контрольні запитання та завдання

Для успішного виконання та захисту роботи необхідно знати відповіді на такі запитання:

1. Визначення послідовнісного цифрового вузла. Його відмінність від вузла комбінаційного типу.
2. Основні типи послідовнісних цифрових вузлів: регістри (зберігання та зсуву), лічильники, лічильники-дільники. Їх умовні позначення, призначення, таблиці станів.
3. Загальний порядок синтезу довільного послідовнісного цифрового вузла.
4. В чому полягає відмінність структури синхронного та асинхронного лічильників?

Для успішного виконання та захисту роботи необхідно вміти виконувати такі завдання:

1. синтезувати довільний послідовнісний цифровий вузол за його таблицею станів.
2. розраховувати вимоги до часу затримки базисного логічного елемента на основі заданої максимальної робочої частоти, на якій має забезпечуватись коректна робота цифрового вузла.

Література для підготовки

1. Лебедев О.М., Ладик О.І. Цифрова схемотехніка: Навчальний посібник / За ред.. М.Ю. Ільченка. – К.: Арістей, 2005. – 247 с. – ISBN 966-8458-77-X.
2. Угрюмов Е.П. Цифровая схемотехника. – СПб.: БХВ – Санкт-Петербург, 2000. – 528 с. – ISBN 5-8206-0100-9.
3. Бойт К. Цифровая электроника. – М.: Техносфера, 2007. – 472 с. – ISBN 978-5-94836-124-6.
4. Опадчий Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника: Учебник для вузов / под ред. О.П. Глудкина. – М.: Горячая линия – Телеком, 2000.
5. Сенько В.І., Панасенко М.В., Сенько Є.В., Юрченко М.М., Сенько Л.І., Ясінський В.В. Електроніка і мікросхемотехніка: У 4-х т. Том 3. Цифрові пристрої: Підручник / За ред. В.І. Сенька. – К.: Каравела, 2008. – 400 с. – ISBN 978-966-96076-7-6.