

## МЕТОД ВИПРАВЛЕННЯ ДВОКРАТНИХ ПОМИЛОК ПЕРЕДАЧІ ДАНИХ В КОМП'ЮТЕРНИХ СИСТЕМАХ УПРАВЛІННЯ РЕАЛЬНОГО ЧАСУ

В статті пропонується метод корекції двократних помилок передачі даних в комп'ютерних системах управління реального часу. Метод базується на використанні арифметичних зважених контрольних сум. Детально описані процедури формування контрольного коду та корекції одно і двократних помилок. Наведено числові приклади. Проведено теоретичне та експериментальне оцінювання часу корекції для запропонованого методу. Показано, що головною перевагою запропонованого методу є те, що час потрібний для корекції помилок не залежить від довжини блоку даних і те, що цей час суттєво менший в порівнянні з відомими методами виправлення пари помилок.

This paper investigates a simple and effective method for correction of double errors that occur during data transmission in computer system for real-time process control is proposed. The method is based on arithmetic weighted checksum. The proposed procedure for control code forming and correction of single and double data transmission errors are described in details. A numerical example for procedure are given. The theoretical and experimental estimation of error correction time for proposed method are presented. It has been shown that main advantage of proposed method is that errors correction time is not depend of data transmission block length and is significantly less in compare to known method of double errors correction.

### Вступ

Динамічний розвиток інтегральної технології дозволив на початку другого десятиліття нинішнього тисячоліття досягти якісно нового рівня комп'ютеризації функцій управління технологічними процесами та обладнанням. Створення портативних мікроконтролерів нового покоління з розвиненою периферією та з високим рівнем обчислювальних можливостей дозволяє ефективно реалізувати найскладніші алгоритми управління широким колом об'єктів в реальному часі.

Враховуючи той факт, що вихід з ладу, в результаті помилки управління, для значної частини таких об'єктів пов'язаний зі значними втратами і навіть техногенними ризиками, однією з найважливіших вимог до систем комп'ютерного управління складними об'єктами та технологічними процесами, що працюють в реальному часі, є забезпечення високого рівня надійності.

Аналіз показує, що в комп'ютерних системах управління найменш надійними є процеси обміну даними між їх компонентами. Значна частина об'єктів комп'ютерного управління працює в умовах інтенсивних зовнішніх завад, що різко знижує надійність передачі даних. Зокрема, це повною мірою стосується комп'ютерних систем управління бортовим обладнанням літальних апаратів.

Таким чином, проблема забезпечення високої надійності обміну даними в комп'ютерних системах управління об'єктами та процесами в реальному часі є важливою і актуальною.

### Аналіз існуючих методів виправлення помилок передачі даних

Для забезпечення високої надійності передачі даних в комп'ютерних системах використовується широкий арсенал засобів. Для їх аналізу з позицій використання в системах комп'ютерного управління доцільно сформулювати особливості виправлення помилок, що виникають при обміні даними в таких системах.

При обміні даними між компонентами комп'ютерних систем управління не використовуються складні методи спектральної модуляції і інформація, відповідно, передається у вигляді послідовності бітів. Основними причинами виникнення помилок є зовнішні завади та міжсигнальна інтерференція. Відповідно, виникаючі помилки мають характер бітових спотворень, причому кількість помилок, в цілому, підпорядкована біноміальному закону розподілу [1]. Фактично це означає, що домінуючим типом помилок є спотворення одного біту. Значно рідше трапляються двократні помилки і вже зовсім рідко – більшої кратності. Виходячи з цього, для більшості систем комп'ютерного управління потрібно гарантувати виправлення двократної помилки [1]. Відповідно, в рамках цієї ро-

боти розглядається задача корекції бітових спотворень, кратність яких не перевищує дві.

Як уже відмічалось, основою сучасних вбудованих комп'ютерних систем управління об'єктами та процесами є портативні мікроконтролери типу PIC або AVR32 [2]. Суттєвим, з точки зору збереження гнучкості та портативності вбудованих систем управління, є реалізація операцій контролю та виправлення помилок безпосередньо на мікроконтролерах, без використання додаткових апаратних засобів.

Для сучасних систем комп'ютерних систем управління об'єктами і процесами в реальному часі ключовою характеристикою є час, потрібний для виконання операції корекції помилок. З іншого боку, значимість об'єму контрольної інформації в сучасних умовах динамічного зростання швидкості передачі падає [1].

Для виправлення виникаючих при передачі цифрових даних помилок використовуються дві базові технології:

- виявлення виникаючих помилок і їх усунення шляхом повторної передачі;
- використання корегуючи кодів, які дозволяють виправляти помилки певної кратності без повторної передачі.

Перевагою першої технології є менша кількість контрольних розрядів та простота виявлення помилки. Основним недоліком є суттєві затримки при повторній передачі блоку даних. З огляду на специфіку комп'ютерних систем управління об'єктами та процесами, що працюють в реальному часі, вказаний недолік є доволі суттєвим.

З корегуючи кодів, що орієнтовані на виправлення бітових спотворень найбільш відомими є коди Хемінга [3] та БЧХ [4], а також коди на основі зважених сум [5]. Коди Хемінга доволі просто корегують однократні помилки. Значно складніше виконується корегування двократної помилки. Фактично, для локалізації позицій в блоці спотворених бітів потрібно розв'язувати систему нелінійних рівнянь на полях Галуа. Технологічно розв'язання такої системи рівнянь виконується шляхом перебору, об'єм якого пропорційний  $n^2$ , де  $n$  – довжина блоку. Перевагою застосування кодів Хемінга при корекції двократної помилки є те, що вони потребують мінімальної кількості контрольних розрядів -  $2 \cdot \log_2 n$ .

Більш досконаліми з точки зору часу корекції пари помилок є коди БЧХ, подальшим розвитком яких є коди Ріда-Соломона. Як і коди

Хемінга, в основі цих корегуючи кодів лежить використання арифметики полів Галуа. Для корекції двократних помилок ці коди використовують більше контрольних розрядів -  $4 \cdot \log_2 n$ . Це дає змогу зменшити об'єм перебору до  $n$  для локалізації позицій спотворених бітів.

Проте використання перебору за умови тенденції зростання довжини блоку до 1-2 Кбайтів робить використання кодів Хемінга і БЧХ для корекції помилок обміну даних в системах реального часу неефективним. Крім того, архітектура та система команд сучасних мікроконтролерів не пристосовані для виконання операцій в арифметиці полів Галуа.

Таким чином, існуючі корегуючи коди не забезпечують ефективною корекції двократних помилок обміну даними в сучасних вбудованих комп'ютерних системах управління об'єктами та процесами в реальному часі.

Ціллю роботи є створення методу корекції одно і двократних помилок передачі даних, який забезпечує високу швидкість локалізації спотворених бітів без використання перебору і орієнтований на арифметичні операції, що входять до системи команд мікроконтролерів.

### Метод корекції двократних помилок

В математичному сенсі головна складність виправлення двократних помилок полягає в формуванні та розв'язанні системи з двох рівнянь, коренями якої є позиції спотворених бітів. Контрольний код має формуватися таким чином, щоб на приймачеві можна було утворити систему рівнянь, що мають єдиний розв'язок.

Для цього пропонується формувати контрольний код на приймачеві та передавачеві у вигляді трьох компонент  $C = \{S_1, S_2, S_3\}$ . Якщо позначити через  $B = \{b_1, b_2, \dots, b_n\}$ ,  $\forall j \in \{1 \dots n\}$ :  $b_j \in \{0, 1\}$  блок даних, передача якого контролюється, то перша компонента  $S_1$  – це кількість одиничних бітів в інформаційному блоці за модулем 4:

$$S_1 = \left( \sum_{j=1}^n b_j \right) \bmod 4 \quad (1)$$

Другу компоненту  $S_2$  пропонується формувати як арифметичну суму порядкових номерів всіх одиничних бітів у блоці:

$$S_2 = \sum_{j=1}^n b_j \cdot j \quad (2)$$

Третю компоненту  $S_3$  контрольного коду пропонується обчислювати як арифметична

суму квадратів порядкових номерів всіх одиничних бітів у блоці:

$$S_3 = \sum_{j=1}^n b_j \cdot j^2 \quad (3)$$

Компоненти контрольного коду  $C_S$  обчисленого на передавачеві позначаються як  $C_S = \{S_{1S}, S_{2S}, S_{3S}\}$ . Контрольний код  $C_S$  разом з блоком  $B$  передається на приймач. Останній по прийнятому блоку  $B'$  згідно формул (1-3) обчислює контрольний код  $C_R = \{S_{1R}, S_{2R}, S_{3R}\}$ .

Процедура формування контрольного коду ілюструється наступним прикладом. Нехай, блок  $B$  даних довжиною 8 бітів ( $n=8$ ) має такий вигляд:  $B_S = \{b_1, \dots, b_8\} = \{0, 0, 1, 0, 1, 1, 1, 0\}$ . Компоненти контрольного коду передавача  $C_S = \{S_{1S}, S_{2S}, S_{3S}\}$  обчислюються у вигляді:  $S_{1S} = (0+0+1+0+1+1+1+0) \bmod 4 = 0$ ,  $S_{2S} = 3+5+6+7 = 21$ ,  $S_{3S} = 3^2+5^2+6^2+7^2=119$ .

Аналіз наявності помилок передачі та їх класифікації пропонується виконувати за значеннями різниці  $\Delta = \{\Delta_1, \Delta_2, \Delta_3\}$  компонент контрольного коду на приймачеві і передавачеві. Компоненти  $\Delta$  обчислюються у вигляді:

$$\begin{aligned} \Delta_1 &= |S_{1R} - S_{1S}| \\ \Delta_2 &= |S_{2R} - S_{2S}| \\ \Delta_3 &= |S_{3R} - S_{3S}| \end{aligned} \quad (4)$$

Якщо  $\Delta_1=0$ ,  $\Delta_2=0$  та  $\Delta_3=0$ , то вважається що при передачі помилки не виникли. Якщо  $\Delta_1 \neq 0$ , а  $\Delta_3 = \Delta_2^2$ , то ситуація класифікується як виникнення однократної помилки.

При класифікації двократних помилок пропонується розділяти два їх типи. Під двократною помилкою першого типу мається на увазі, що помилки передачі спричинили до інвертування одного одиничного біту та одного нульового біту. Двократною помилкою другого типу вважається помилка, що спричинила до інвертування двох нульових бітів або двох одиничних бітів. Якщо  $\Delta_1 = 0$  і  $\Delta_3 \neq \Delta_2^2$ , то така ситуація класифікується як двократна помилка першого типу. Якщо  $\Delta_1 \neq 0$  і  $\Delta_3 \neq \Delta_2^2$ , то така ситуація класифікується як двократна помилка другого типу.

При виникненні однократної помилки інвертується один біт блоку, позиція якого в блоці відповідає значенню компоненти різниці  $\Delta_2$ . Таким чином, виправлення такого помилки зводиться до інвертування біту, що знаходиться на позиції  $\Delta_2$ .

Це може бути проілюстровано наступним чином. Якщо, в рамках наведеного вище прикладу, припустити, що при передачі був спотворений 3-й біт ( $m = 3$ ), то блок даних на приймачі має вигляд  $B' = \{0, 0, 0, 0, 1, 1, 1, 0\}$ . Відповідно, компоненти контрольного коду на приймачеві обчислюються у наступному вигляді:  $S_{1R} = (0+0+0+0+1+1+1+0) \bmod 4 = 3$ ,  $S_{2R} = 5+6+7=18$ ,  $S_{3R} = 5^2+6^2+7^2=110$ . Компоненти різниці контрольних кодів приймача і передавача обчислюються у вигляді:  $\Delta_1 = |0-3|=3$ ,  $\Delta_2 = |18-21|=3$ ,  $\Delta_3 = |110-119|=9$ . Оскільки  $\Delta_1 \neq 0$  і  $\Delta_3 = \Delta_2^2$ , то ситуація класифікується як виникнення однократної помилки. Позиція спотвореного біту визначається значенням  $\Delta_2=3$ . Відповідно процес корекції полягає в інвертуванні 3-го біту блоку на приймачеві.

При виправленні двократних помилок вузловою задачею є локалізація спотворених бітів, тобто визначення  $x_1$  – номеру першого спотвореного біту і  $x_2$  – номеру другого спотвореного біту.

Для виправлення двократної помилки першого типу пропонується наступна процедура. Оскільки, при виникненні двократної помилки першого типу інвертується один одиничний та один нульовий біт, то кількість одиничних розрядів на передавачі рівна кількості одиничних розрядів на приймачі  $\Delta_1=0$ . В силу того, що обчислення компонент контрольного коду організовано по одиничним бітам блоку, то різниці компонент контрольного коду  $\Delta_2$  та  $\Delta_3$  за умови, що біт на позиції  $x_1$  трансформується з одиниці в нуль, а біт на позиції  $x_2$ , навпаки, трансформується з нуля в одиницю, можуть бути представлені у вигляді:

$$\begin{cases} \Delta_2 = |x_2 - x_1| \\ \Delta_3 = |x_2^2 - x_1^2| \end{cases} \quad (5)$$

Виключаючи змінну  $x_2$  з системи (5) можна отримати рівняння зі однією змінною  $x_1$ :  $\Delta_3 = \Delta_2^2 + 2 \cdot \Delta_2 \cdot x_1$ . Відповідно, значення позиції  $x_1$  першого із спотворених при передачі символів визначається наступним чином:

$$x_1 = \frac{\Delta_3 - \Delta_2^2}{2 \cdot \Delta_2} \quad (6)$$

В (6) використовується операція ділення цілих чисел і остача від такого ділення має дорівнювати нулю. Якщо при виконанні ділення виявиться, що остача не дорівнює нулю, то це означає, що трапилося більш ніж дві помилки.

Значення позиції  $x_2$  обчислюється у вигляді:  $x_2 = \Delta_2 + x_1$ . Описана процедура в рамках прикладу, що розглядався вище може бути проілюстрована наступним чином. Якщо при передачі блоку були спотворені біти, що знаходяться на  $x_1 = 4$  та  $x_2 = 6$  позиціях, то на приймачі  $B_R = \{0, 0, 1, 1, 1, 0, 1, 0\}$ . Компоненти контрольного коду обчислюються приймачем у вигляді:  $S_{1R} = (0+0+1+1+1+0+1+0) \bmod 4 = 0$ ,  $S_{2R} = 3+4+5+7=19$ ,  $S_{3R} = 3^2+4^2+5^2+7^2=99$ . Компоненти різниці контрольних кодів приймача і передавача обчислюються у вигляді:  $\Delta_1 = |0-0| = 0$ ;  $\Delta_2 = |19-21| = 2$ ;  $\Delta_3 = |99-119| = 20$ ; оскільки  $\Delta_1 = 0$ , і  $\Delta_2^2 = 4 \neq \Delta_3 = 19$ , то ситуація класифікується як двократна помилка першого типу. За формулою (6) виконується визначення позиції  $x_1$  спотвореного біту:

$$x_1 = \frac{\Delta_3 - \Delta_2^2}{2\Delta_2} = \frac{20 - 2^2}{2 \cdot 2} = \frac{20 - 4}{4} = 4$$

Позиція  $x_2$  знаходиться як  $x_2 = \Delta_2 + x_1 = 2+4=6$ . Виправлення бітів на 4-й і 6-й позиціях в блоці виконується шляхом їх інвертування.

Виправлення двократної помилки другого типу пропонується виконувати наступним чином. Так як при цьому типі помилки спотворення зазнають два одиничних біти чи два нульових, то  $\Delta_1 \neq 0$ , компонента  $\Delta_2$  складається із суми номерів спотворених бітів, відповідно компонента  $\Delta_3$  складається із суми їх квадратів номерів. Відповідно, знаходження невідомих позицій  $x_1$  і  $x_2$  спотворених бітів в блоці зводиться до розв'язання такої системи рівнянь:

$$\begin{cases} \Delta_2 = |x_2 - x_1| \\ \Delta_3 = |x_2^2 - x_1^2| \end{cases} \quad (7)$$

Неважко показати, що корені системи (7) обчислюються у вигляді:

$$\begin{aligned} x_1 &= \frac{\Delta_2 - \sqrt{2 \cdot \Delta_3 - \Delta_2^2}}{2} \\ x_2 &= \frac{\Delta_2 + \sqrt{2 \cdot \Delta_3 - \Delta_2^2}}{2} \end{aligned} \quad (8)$$

В рамках наведеного вище прикладу викладене можна ілюструвати таким чином. Якщо при передачі блоку одиниці на його 5-й та 7-й позиціях трансформувалися в нулі, то прийнятий блок має вигляд:  $B_R = \{0, 0, 1, 0, 0, 1, 0, 0\}$ . Компоненти контрольного коду приймача дорівнюють:  $S_{1R} = (0+0+1+0+0+1+0+0) \bmod 4 = 2$ ,  $S_{2R} = 3+6 = 9$ ,  $S_{3R} = 3^2+6^2=45$ , відповідно значення компонентів різниці дорівнюють:  $\Delta_1 = |0-$

$2| = 2$ ;  $\Delta_2 = |9-21| = 12$ ;  $\Delta_3 = |45-119| = 74$ . Оскільки  $\Delta_1 = 0$ , і  $\Delta_2^2 = 81 \neq \Delta_3 = 119$ , то ситуація класифікується як двократна помилка другого типу. За формулами (8) виконується визначення позицій  $x_1$  і  $x_2$  спотворених бітів:

$$\begin{aligned} x_1 &= \frac{\Delta_2 - \sqrt{2 \cdot \Delta_3 - \Delta_2^2}}{2} = \frac{12 - \sqrt{2 \cdot 74 - 12^2}}{2} = 5 \\ x_2 &= \frac{\Delta_2 + \sqrt{2 \cdot \Delta_3 - \Delta_2^2}}{2} = \frac{12 + \sqrt{2 \cdot 74 - 12^2}}{2} = 7 \end{aligned}$$

Виправлення бітів на 5-й і 7-й позиціях в блоці виконується шляхом їх інвертування.

З викладеного слідує, що операція корекції виконується доволі просто з використанням системи команд більшості мікроконтролерів, зокрема PIC та AVR32, на базі яких будуються сучасні системи управління об'єктами та процесами реального часу.

### Аналіз ефективності

Число  $k$  контрольних розрядів, що використовується в запропонованому методі корекції двократних помилок визначається наступним чином. Якщо вважати, що розрядність номера біту в блоці дорівнює  $\log_2 n$ , то для представлення другої компоненти контрольного коду потрібно  $\log_2 \log_2 n + \log_2(1+2+\dots+n) = \log_2 \log_2 n + 2 \cdot \log_2 n - 1 \approx 2 \cdot \log_2 n$  розрядів. Аналогічно, кількість розрядів потрібна для представлення третьої компоненти контрольного коду становить  $\log_2 \log_2 n + \log_2(1+2^2+\dots+n^2) = \log_2 \log_2 n + 3 \cdot \log_2 n - 2 \approx 3 \cdot \log_2 n$ . Таким чином, кількість  $k$  контрольних розрядів в запропонованому методі корекції двократних помилок пропорційна  $5 \cdot \log_2 n$ :

$$k \cong 5 \cdot \log_2 n \quad (9)$$

В порівнянні з відомими методами корекції двократних помилок, зокрема корегуючими кодами Хемінга та БЧХ, запропонований метод потребує більшої кількості контрольних розрядів. Проте у сучасних умовах зростання швидкості передачі даних між компонентами комп'ютерних систем, яка сягає десятки і сотні Мегабіт за секунду, значимість передачі додаткових десятків бітів не є значною.

Головною перевагою запропонованого методу корекції двократних помилок є прискорення програмної реалізації цього процесу. Як слідує з викладеної в попередньому розділі запропонованої методики корекції двократних помилок, вона не передбачає перебору і, відповідно час корекції не залежить від довжини блоку. Модифікація коду Хемінга [5] для коре-

кції двократних помилок прямо передбачає перебір всіх можливих позицій трансформованих при передачі бітів. Очевидно, що об'єм такого перебору пропорційний  $n^2$ , причому, для кожного з можливих значень позицій спотворених бітів виконуються операції піднесення до кубу та ділення, тобто виконується об'єм обчислень, складність яких приблизно співвідноситься з тими, що передбачені формулами (6,8) запропонованого алгоритму. Це означає, що час корекції двократних помилок в порівнянні з відповідною модифікацією коду Хемінгу при використанні запропонованого методу зменшується приблизно в  $n^2$  раз. Вважаючи, що нині довжини блоків обміну між компонентами комп'ютерних систем управління становлять 128-1024 байтів, вираш у часу корекції становить суттєву величину.

В кодах БЧХ [4], при корекції двократних помилок, використовується більша, в порівнянні з кодами Хемінга, кількість контрольних розрядів -  $4 \cdot \log_2 n$ . Це дає змогу значно прискорити процес корекції, але не виключити перебір, об'єм якого пропорційний довжині блоку -  $n$ . Спрощено і операції, які виконуються на кожному кроці перебору - фактично це віднаходження коренів системи з 2-х лінійних рівнянь. Складність цих обчислень приблизно в 2-3 рази менша в порівнянні з обчисленнями, передбаченими формулами (6,8) запропонованого методу корекції двократних помилок. Таким чином, при використанні запропонованого методу об'єм обчислень, потрібний для корекції двократних помилок не менше ніж в  $n/3$  рази менший в порівнянні з кодами БЧХ.

Проведені експериментальні дослідження показали, що використання запропонованого методу при довжині блоку в 512 байтів дозволяє прискорити процес корекції двократних

помилки приблизно на два-три порядки в порівнянні з БЧХ-кодами.

Зрозуміло, що таке суттєве підвищення швидкості корекції помилок обміну даних між компонентами комп'ютерних систем управління дозволяє відповідним чином скоротити максимальний час реакції цих систем на зміну стану об'єкту управління.

## Висновки

В результаті проведених досліджень запропоновано метод корекції помилок, кратність яких не перевищує двох, орієнтований для використання в низькочастотних лініях обміну даними між компонентами комп'ютерних систем управління об'єктами та процесами в реальному часі.

Локалізація позицій пари спотворених при передачі бітів блоку в запропонованому методі зводиться до розв'язання системи рівнянь, яке трансформується в розв'язання квадратного рівняння. Таким чином, метод, на відміну від аналогічних модифікацій коду Хемінга та БЧХ, для розв'язання системи рівнянь не використовує перебір, що забезпечує вираш в часу корекції, пропорційний довжині блоку даних. Досягнуте суттєве прискорення реалізації операцій корекції помилок є принципово важливим для систем управління об'єктами та процесами в реальному часі.

Ефект досягається за рахунок того, що компоненти контрольного коду формуються на основі не логічних, а арифметичних операцій. Такі операції просто реалізуються на програмному рівні сучасними портативними мікроконтролерами, що становлять основу систем управління об'єктами та процесами.

## Список літератури

1. Klove T. Error Detecting Codes: General Theory and Their Application in Feedback Communication Systems / T. Klove, V. Korzhik.- Norwell, MA: Kluwer, 1995. – 433 p.
2. Брэй Б. Применение микроконтроллеров PIC18. Архитектура, программирование и построение интерфейса с применением С и ассемблера / Б. Брэй.; пер. с англ. Л.Л.Литвина.- СПб.:Корона-Век, 2008.-576 с.
3. Хемминг Р.В. Теория кодирования и теория информации / Р.В.Хемминг.; пер.с англ. С.И.Гельдфанда.- М.:Радио и связь, 1983.- 176 с.
4. Морелос-Сарагоса Р. Искусство помехоустойчивого кодирования. Методы, алгоритмы, применение / Р. Морелос-Сарагоса.- М.: Техносфера, 2005.- 319 с.
5. Самофалов К.Г. Обнаружение и исправление ошибок передачи данных с использованием взвешенных контрольных сумм / К.Г. Самофалов, А.П. Марковский, Мулки Яссин Ахмед Ал Бадайнех. // Проблеми інформатизації та управління. Збірник наукових праць.- 2008.- Випуск 3(14).- С.121-128.