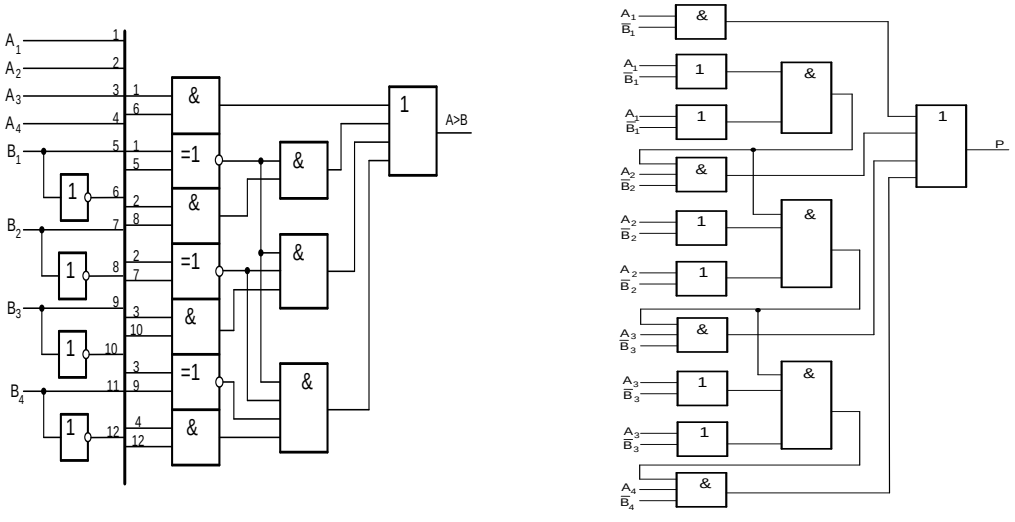
ДОСЛІДЖЕННЯ І ПРОЕКТУВАННЯ АПАРАТНИХ ОПЕРАЦІЙ ПОРІВНЯННЯ ДВІЙКОВИХ ЧИСЕЛ

Грига В. М.[1] , к.т.н, доцент., Мельничук С. І.[2] , д.т.н, професор., Мануляк І. З.[2] , к.т.н, доцент.

[1] ДВНЗ "Прикарпатський національний університет ім. В. Стефаника", Івано-Франківськ, Україна

[2] Івано-Франківський національний технічний університет нафти і газу, Івано-Франківськ, Україна

Операція сортування (впорядкування) є одною з типових проблем обробки даних і зазвичай розуміється, як задача розміщення елементів невпорядкованого набору значень масивів даних, в порядку монотонного зростання або спадання [1]. Відомою є значна кількість алгоритмів сортування двійкових даних, зокрема алгоритми "парно-непарної" перестановки, алгоритм "бульбашкового" сортування, алгоритм Бетчера, алгоритм "ідеального тасування", які можна реалізувати апаратним способом. Основною операцією при реалізації даних алгоритмів є операція порівняння двох двійкових даних "на більше". Відомо декілька схем порівняння, які дозволяють порівнювати двійкові дані між собою та визначати, яке з них більше. Проте відомі схеми порівняння мають велику апаратну складність та низьку часову складність, що не дає можливості покращити системні характеристики апаратних пристроїв сортування даних при реалізації відомих алгоритмів. Тому важливою задачею є розроблення нових схем порівняння з покращеними характеристиками складності, що дасть можливість прискорити виконання операцій сортування алгоритмів та зменшити апаратні затрати при їх реалізації.



а) б)

Рисунок. 1. Структури схем порівняння двох 4-розрядних чисел "на більше".

В роботі [2] наведено структуру схеми порівняння двох 4-розрядних чисел “на більше”, рис.1а Структурна схема подана на рис.1а, складається з логічних елементів “НЕ”, “І”, “АБО” та “Виключаюче АБО”. Логічний елемент “Виключаюче АБО” містить 4 вентилі та має часову затримку 3 мікротакти [6].

Апаратна складність даної схеми порівняння складає: A_1=24 (вентилі), а часова складність рівна: τ_1=6 (мікротактів).

В роботі [3] наведено структуру схеми порівняння двох 4-розрядних чисел “на більше”, рис. 1б.

Структурна схема подана на рис.1б, складається з логічних елементів “І” та “АБО”. Апаратна складність даної схеми порівняння складає: A_2=14 (вентилів), а часова складність рівна: τ_2=6 (мікротактів).

В роботі [4] запропоновано схему порівняння двох 4-розрядних чисел “на більше” на основі неповних двійкових суматорів (рис. 2)

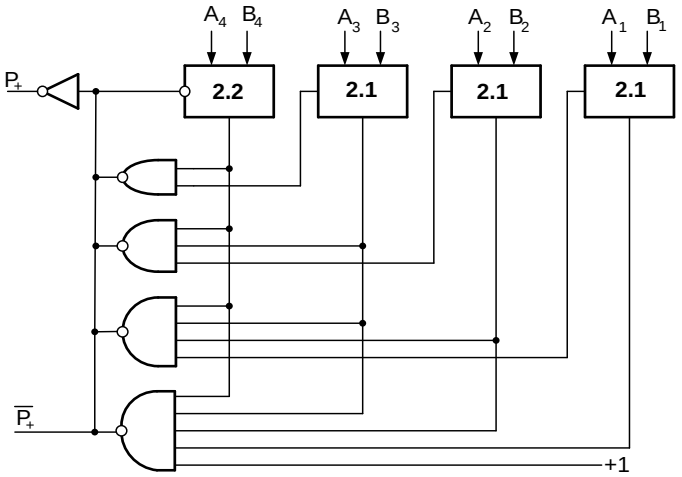


Рисунок. 2. Структура схеми порівняння двох 4-розрядних чисел ”на більше” на основі неповних суматорів.

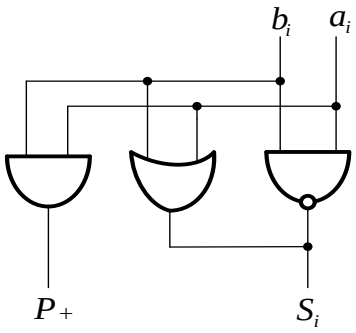


Рисунок. 3. Внутрішня структура неповного суматора

Структурна схема подана на рис.2, складається з неповних двійкових суматорів та логічних елементів “І-НЕ”. Внутрішня структура неповних суматорів складається із 3-х логічних елементів (рис. 3).

Апаратна складність даної схеми порівняння складає: A_3=17 (вентилів), а часова складність рівна: τ_3=2 (мікротакти).

У порівнянні із структурою схеми

порівняння, яка подана на рис. 1а, запропонована схема порівняння на основі неповних суматорів має в 3 рази більшу швидкодію та в 1,4 рази меншу апаратну складність.

У порівнянні із структурою схеми порівняння, яка подана на рис. 1б, запропонована схема порівняння на основі неповних суматорів має в 3 рази більшу швидкодію та в 1,2 рази більшу апаратну складність.

В таблиці 1 подано результати досліджень апаратної та часової складностей пристроїв сортування двійкових даних при реалізації різних алгоритмів сортування (для N=8) із застосуванням відомих та запропонованої схем порівняння.

Таблиця 1.

Тип алгоритму на базі якого реалізовано пристрій сортування	A_1	τ_1	A_2	τ_2	A_3	τ_3
Алгоритм “парно-непарної” перестановки	672	64	392	64	476	16
Алгоритм “бульбашки”	672	78	392	78	476	26
Алгоритм Бетчера	456	48	266	48	323	12

Отже, у порівнянні з відомими запропонована схема порівняння двох чисел дозволяє підвищити швидкодію пристроїв сортування в 4 рази.

Перелік посилань

1. Knuth, Donald E. The Art of Computer Programming, Volume 4A: Combinatorial Algorithms, Part 1. Addison-Wesley Professional, 2014. – 912 p.

2. V. Gryga, Y. Nykolaichuk, N. Vozna, B. Krulikovskyi Synthesis of a microelectronic structure of a specialized processor for sorting an array of binary numbers // Perspective technologies and methods in MEMS design. Proceedings of XIIIth International Conference. MEMSTECH 2017. – Lviv-Svalyava, Ukraine, 2017. – P. 170-173.

3. А.О. Мельник Пам'ять із впорядкованим доступом / Мельник А.О. – Львів: Видавництво Львівської політехніки, 2014. – 296 с.

4. Грига В.М., Николайчук Я.М. Пристрій сортування масивів двійкових чисел. Патент на корисну модель № 132346, бюл. №4, 2019р.

Анотація

Проаналізовано характеристики складності відомих схем порівняння двійкових чисел “на більше”. Запропоновано схему порівняння двійкових чисел на базі неповних однорозрядних суматорів. В результаті застосування запропонованої схеми порівняння досягнуто підвищення швидкодії в 4 рази при апаратній реалізації досліджуваних алгоритмів сортування двійкових чисел.

Ключові слова: операція порівняння, сортування, алгоритм, схема.

Abstract

The characteristics of the complexity of the known schemes for comparing binary numbers "by more" are analyzed. The scheme of comparison of binary numbers on the basis of incomplete one-bit adders is offered. As a result of application of the offered scheme of comparison increase of speed in 4 times at hardware realization of investigated algorithms of sorting of binary numbers is reached.

Keywords: comparison operation, sorting, algorithm, scheme.