

РЕАЛИЗАЦИЯ ФОРМАЛЬНОГО НЕЙРОНА НА ПРОСТЕЙШИХ ЭЛЕМЕНТАХ СЕТИ

Введение

Серьезные проблемы коннекционистской и доминантной школ не разрешены до сих пор в силу того, что элементу нейронной сети отводится очень незначительная роль в процессе переработки информации, т.е. модели нейрона, начиная от модели Мак-Каллока-Питса и до современных моделей, слишком упрощены. Использование же в качестве элемента нейронной сети микропроцессора или транспьютера повлечет за собой программирование каждого элемента сети, усложнит обмен между элементами сети и не позволит строить нейронные сети с громадным количеством процессоров, например, один миллион и выше, т.к. стоимость процессора велика, да и размеры все таки большие, хотя это и одна СБИС.

В данной работе предлагается модель нейрона с простой и гибкой структурой с одной стороны, не требующей программирования с другой стороны и имеющей равные или большие возможности в процессе переработки информации.

Постановка задачи

Если в качестве носителя информации использовать не параллельный двоичный код, как принято в ЭВМ и процессорах, а плотность потоков импульсов единичной амплитуды [1], то появляются реальные возможности реализовать арифметические и логические операции над потоками небольшими аппаратными затратами и упростить структуру модели нейрона. Исследования показали, что умножение двух целых чисел или чисел с фиксированной запятой можно выполнить на одной логической схеме “И”, а сложение, на схеме “ИЛИ”.

Использование логических схем “И”, “ИЛИ” в качестве арифметических устройств, значительно раздвигает границы их использования и позволяет строить более сложные модели нейронов с относительно небольшими аппаратными затратами. В настоящей работе предлагается несколько таких типов нейронов и их применение.

Простейшие элементы сети

Часто процесс переработки информации в нейронных сетях представляют таким образом, что вся переработка происходит в нейронах, а связующие их нервные волокна играют лишь пассивную передаточную роль. Однако есть основания считать, что при распространении возбуждения по ветвящему волокну, узел ветвления может выполнять роль логического элемента. В зависимости от физиологических условий реализуются те или иные логические функции.

© С.А. Львов, 2005

Это утверждение справедливо и в отношении дендритов, которые также могут генерировать спайки и, используя точки ветвления как логические элементы, участвовать в обработке информации. Поэтому простейший элемент сети в рамках клинивской теории “конечных автоматов” [2], обобщающей нейрологическую модель Мак-Каллока-Питса, определяется как объект с конечным числом “входных нитей” и с конечным числом “выходных нитей”. В любой момент из дискретного множества “моментов” каждая нить может находиться в одном из двух состояний – “спокойном” или “возбужденном”. Далее предполагается, что каждый элемент действует, как если бы он являлся “конечным автоматом” в смысле Клини, с входными нитями в роли “входных клеток” и выходными нитями, играющими роль некоторых “внутренних” клеток соответствующего автомата с конечным множеством внутренних состояний.

На рисунке 1 представлены такие элементы.

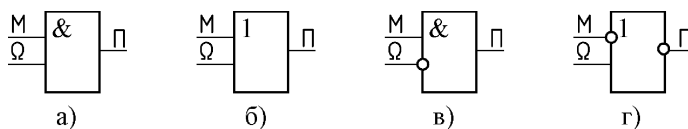


Рис. 1 – Элементы сети а)-умножитель, б)-сумматор, в) и г)-вычитатель

“Конъюнкция” (рис. 1а) – это элемент выдает на выходе поток $\Pi = \Omega \wedge M = (\pi_1, \pi_2, \dots, \pi_t, \dots)$, где $\pi_t = \varpi_t \wedge \mu_t$, $(t = 1, 2, \dots)$, плотность которого будет $d(\Pi) = d(\Omega)d(M)$, то есть данный элемент реализует функцию умножения двух потоков.

“Дизъюнкция” (рис. 1б) – этот элемент выдает на выходе поток $\Pi = \Omega \vee M = (\pi_1, \pi_2, \dots, \pi_t, \dots)$, где $\pi_t = \varpi_t \vee \mu_t$, $(t = 1, 2, \dots)$, плотность которого будет $d(\Pi) = d(\Omega) + d(M) - d(\Omega)d(M)$, то есть данный элемент реализует функцию квазисложения двух потоков.

На рис.1 в и 1 г представлен элемент, который выдает на выходе поток $\Pi = \bar{\Omega} \wedge M = (\pi_1, \pi_2, \dots, \pi_t, \dots)$, где $\pi_t = \bar{\varpi}_t \wedge \mu_t$, $(t = 1, 2, \dots)$, плотность которого будет $d(\Pi) = d(M) - d(\Omega)d(M)$, то есть данный элемент реализует функцию квазивычитания из одного потока другого.

Сеть, составленная из таких элементов, определяется как некоторый набор этих элементов, у которых выходные нити некоторых элементов соединены с входными нитями других элементов. Допустимо расщепление выходных нитей на любое число нитей. Расщепление входных нитей недопустимо.

Синтез нейронов в данной работе проводится на базе вышеизложенных простейших элементов сети.

Преобразователь числа в поток

Для работы нейронов необходимо входные данные $Z(t)$ преобразовать в поток [3] $\Delta(\delta_1, \delta_2, \dots, \delta_t, \dots)$, где $\delta_t \in \{0, 1\}$. При этом плотность этого потока должна быть равна:

$$d(\Delta) = Z(t)/2^m.$$

Величину m выбирают из условия $m \geq \log_2(Z_{\max})$, где $Z_{\max}$ – максимально возможное входное число.

Запишем плотность потока в виде числа W ($W < 1$):

$$W = w_m 2^{-m} + w_{m-1} 2^{-(m-1)} + \dots + w_2 2^{-2} + w_1 2^{-1}, \quad (1)$$

где $w_i = \{0, 1\}$ – разряды регистра для хранения числа W (w_m – старший, w_1 – младший разряд).

Для преобразования числа в поток используем эталонные потоки $\Lambda_i = (\lambda_{i1}, \lambda_{i2}, \dots, \lambda_{it}, \dots)$ такие что:

$$d(\Lambda_i) = 2^{-i} \quad (2)$$

$$P(\lambda_{it} = \lambda_{jt} = 1) = 0, \quad 1 \leq i < j \leq m, t = 1, 2, \dots \quad (3)$$

Структурная схема формирователя эталонных потоков представлена на рис. 2.

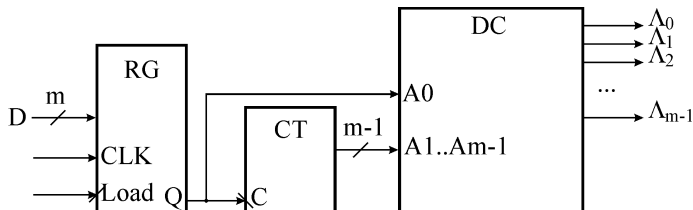


Рис. 2 – Схема формирования эталонных потоков

На вход схемы поступает случайное число D (нормальное распределение), которое по сигналу на входе Load сохраняется в регистре сдвига RG. По сигналу на входе CLK сохраненное значение “выталкивается” из регистра на выход Q. Так как распределение исходного числа D нормальное, то вероятность появления нуля или единицы одинакова, то есть на выходе Q получаем бинарный поток с плотностью 0,5. С выхода регистра поток поступает на счетчик, который производит подсчет нулей в потоке. Преобразование подсчитанного количества нулей в потоки с требуемой вероятностью осуществляется в дешифраторе DC, по таблице дешифрации табл. 1.

При выполнении условий (2) и (3) плотность выходного потока $d(\Delta) = W$, если $\delta t = (w_m \wedge \lambda_{it}) \vee (w_{m-1} \wedge \lambda_{2t}) \vee \dots \vee (w_1 \wedge \lambda_{mt})$, $t = 1, 2, 3, \dots$

На рис. 3 показана схема формирования потока из числа, синтезированная согласно вышеизложенной формуле.

Преобразователь потока в число

В работе [4] предлагается схема следящего преобразователя числопоток, который расширяет возможности построения потоковых схем различной архитектуры.

Табл. 1. Таблица истинности дешифратора

комбинация на входах $A_{m-1} \dots A_0$	выход устанавливающийся в единицу	вероятность события
$x \dots x x 1$	Λ_0	0.5
$x \dots x x 20$	Λ_1	0.25
$x \dots x 100$	Λ_2	0.125
...	...	...
$1 \dots 000$	Λ_{m-1}	$1/2^{m-1}$
$x \dots x x 1$	Λ_0	$1/2^{m-1}$

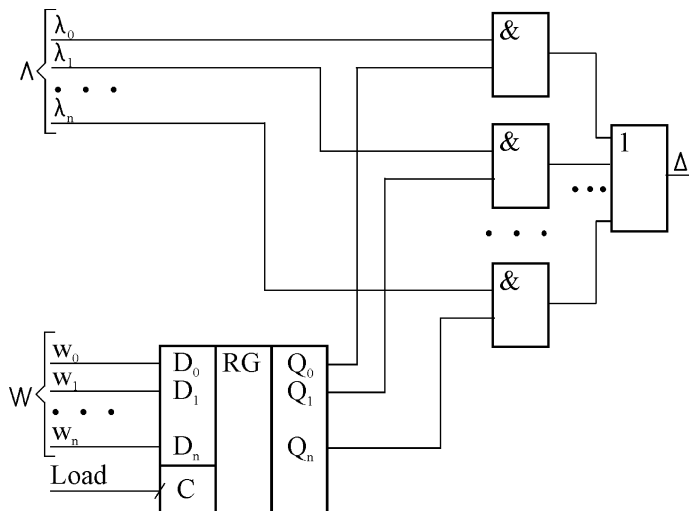


Рис. 3 – Схема формирования потока из числа

Применение такого преобразователя к потоку, значения которого в различные моменты времени независимы, дает в результате поток с той же плотностью и также независимый.

Рассмотрим устройство, определяющее плотность случайного потока рис. 4. Устройство состоит из реверсивного m разрядного счетчика СТ, блока сравнения В1 и блока преобразования числа в поток В2, описанного выше. Значение в счетчике СТ $\xi(t)$ изменяется согласно значению в текущий момент времени входного бинарного потока $\Omega(t)$ и потока $\Pi(t)$ путем добавления или вычитания единицы из последнего разряда счетчика. Поток $\Pi(t)$ получен с помощью преобразователя В2 из числа $\xi(t)$, находящегося в счетчике в текущий момент времени t .

В блоке В1 выходной поток Ω сравнивается с потоком Π в каждый момент времени, если $\varpi t > \pi t$, то $\xi(t+1) = \xi(t) + 1$, если $\varpi t < \pi t$, то $\xi(t+1) = \xi(t) - 1$, иначе $\xi(t+1) = \xi(t)$.

Формальный нейрон

Искусственный нейрон выходное значение формирует из суммы произведений каждого входного сигнала нейрона на весовой коэффициент. Так как весовой коэффициент является знаковой величиной, то простейшим элементом нейрона является умножитель двух значений (весового коэффициента и входного сигнала) с последующим суммированием или вычитанием из накопленной суммы. Структурная схема такого элемента показана на рис. 5. В основу схемы легли рассмотренные ранее простейшие элементы сети. На логическом элементе “И” реализовано перемножение потока, полученного из преобразователя с2s числа W в поток и потока входного сигнала M . Так как значение весового коэффициента имеет знак, то в преобразователь подаются все биты, кроме старшего, который кодирует знак числа. На основании схем рис. 1б и рис. 1г, была синтезирована схема универсального элемента, который может выполнять действие сложение или вычитание в зависимости от значения управляющего вывода, который связан с старшим битом регистра RG, хранящего знак весового коэффициента. В качестве управляемых инверторов используются элементы “исключающее ИЛИ”.

Аппаратная реализация

Из схемы элемента формального потокового нейрона рис. 5 было создано описание на языке AHDL (язык описания аппаратуры фирмы Altera). Для описания был создан файл символа рис. 6, который в дальнейшем можно использовать для построения потоковой нейронной сети. Особенностью реализации формального нейрона является параметрически заданная разрядность весового коэффициента, а также разрядность шины генератора случайных чисел, который используется для преобразования числа в поток.

Входные параметры для символа: CLK – вход тактовых импульсов, Reset – вход первоначальной инициализации схемы, Load – вход стробирования данных, RND_Data – вход случайных чисел, W – вход зна-

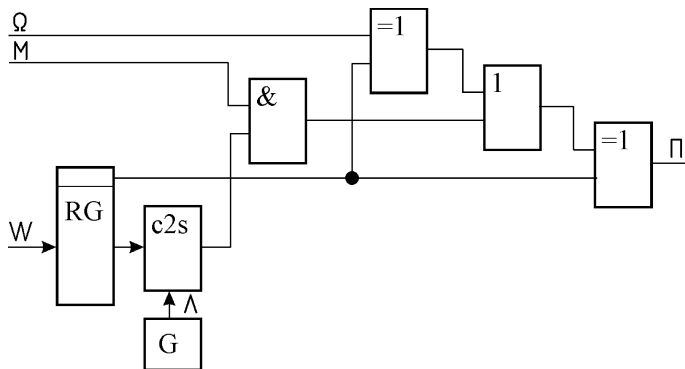


Рис. 4 – Схема элемента формального потокового нейрона

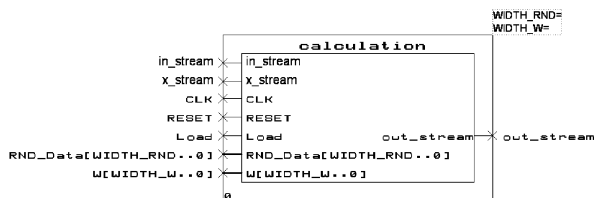


Рис. 5 – Файл символа формального нейрона в среде Max2Plus

чения весового коэффициента, `x_stream` – поток с входного сигнала нейрона, `in_stream` – поток накапливаемой суммы. Выходные параметры: `out_stream` – выходной поток накопленной суммы.

Выводы

В статье показано, что в качестве носителя информации в нейроне и в нейросетях можно использовать плотность потока импульсов единичной амплитуды. Преимущество такого подхода состоит в том, что реализация арифметических операций над потоками и соответственно самого нейрона тоже, требует небольших аппаратных затрат. При таком способе представления информации можно достичь высокого параллелизма вычислений (быстродействие схемы не зависит от числа весов и входов у данного нейрона). Простота реализации позволяет разместить на кристалле сравнительно большое число нейронов, так, например, реализованный на рис. 6 формальный нейрон содержит примерно 420 эквивалентных вентилях при реализации его на кристалле ЕРМ3032А.

Целью дальнейшей работы является построение и обучение с помощью генетических алгоритмов потоковой нейронной сети для распознавания радионуклидов.

Литература

1. Маматов Ю.А., Булычев С.Ф., Карлин А.К., Малков А.Н. Поточковый нейрон на цифровых элементах // Нейрокомпьютер. 1993. 3-4. С.23-31.
2. С.К. Клини. Представление событий в нервных сетях и конечных автоматах. Нейрокомпьютер: научно-технический журнал 1,2 с. 45, Москва, 1993.
3. Львов С.А. Реализация потоковых вычислителей на ПЛИС. // Інформаційні технології. / Міжвід. наук.-техн. зб.- вип.30(1) 04. Дніпропетровськ. 2004. С.17-22.
4. Маматов Ю.А., Булычев С.Ф., Карлин А.К., Тимофеев Е.А., Штерн Г.П. Цифровая реализация потокового нейрона. // Радиотехника и электроника, 11, 1995, стр. 1652-1660.