

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ імені ІГОРЯ СІКОРСЬКОГО»

Приладобудівний факультет

Кафедра інформаційно-вимірювальних технологій

До захисту допущено:

Завідувач кафедри

_____ Володимир ЄРЕМЕНКО

«__» _____ 20__ р.

Дипломний проєкт

на здобуття ступеня бакалавра

за освітньо-професійною програмою

«Інформаційні вимірювальні технології екологічної безпеки»

спеціальності 152 «Метрологія та інформаційно-вимірювальна техніка»

на тему: Засіб зменшення ефекту джиттера вимірювача фази сигналу

Виконав студент IV курсу, групи ПН-з91
Годлевський Михайло Петрович _____

Керівник
доцент, к.т.н.
Божко К.М. _____

Рецензент
асистент, к.н.
Котляр Світлана Сергіївна _____

Засвідчую, що у цьому дипломному проєкті немає запозичень з праць інших авторів без відповідних посилань.

Студент _____
(підпис)

Київ – 2023

Національний технічний університет України
«Київський політехнічний інститут імені Ігоря Сікорського»
Приладобудівний факультету
Кафедра інформаційно - вимірювальних технологій

Рівень вищої освіти – перший (бакалаврський)

Спеціальність – 152 «Метрологія та інформаційно-вимірювальна техніка»

Освітньо-професійна програма «Інформаційні вимірювальні технології екологічної безпеки»

ЗАТВЕРДЖУЮ

Завідувач кафедри

_____ Володимир ЄРЕМЕНКО

« ___ » _____ 2023 р.

ЗАВДАННЯ

на дипломний проєкт студенту

Годлевський Михайло Петрович

1. Тема проєкту «Засіб зменшення ефекту джиттера вимірювача фази сигналу», керівник проєкту Божко Костянтин Михайлович, к.т.н., затверджені наказом по університету від «26» 05.2023 р. №2002с
2. Термін подання студентом проєкту
3. Вихідні дані до проєкту 1. Величина джиттеру 0,25 пс 2. Вихідна частота 491,52 МГц 3. Частота опорна 30,72 МГц; ключа: від 50 кГц до 200 кГц 4. Коефіцієнт придушення джиттера 200.
4. Зміст пояснювальної записки розрахунково-пояснювальної записки (перелік завдань, які потрібно розробити) ТЗ. Вступ. Теоретичні аспекти дослідження ефекту джиттера Розробка схеми генератора тактових імпульсів на ІМС AD9540 із зменшеним джиттером в програмі ADIsimCLC.
5. Перелік графічного матеріалу (із зазначенням обов'язкових

креслеників, плакатів, презентацій тощо) Генератор тактових імпульсів. Схема електрична структурна. Блок генератора опорної частоти. Схема електрична структурна. Генератор тактових імпульсів. Схема електрична принципова.

6. Дата видачі завдання 07 квітня 2023 року

Календарний план

№ з/п	Назва етапів виконання дипломного проєкту (роботи)	Термін виконання етапів проєкту (роботи)	Примітка
1.	Розробка та узгодження технічного завдання	12.04.2023 р.	
2.	Огляд і аналіз існуючих технічних рішень	19.04.2023 р.	
3.	Розробка схем електричних структурних	26.04.2023 р.	
4.	Розробка схеми електричної принципової	10.05.2023 р.	
5.	Оформлення графічних матеріалів	27.05.2023 р.	
6.	Оформлення пояснювальної записки	31.05.2023 р.	
7.	Перевірка з плагіату	10.06.2023 р.	
8.	Відгук керівника	12.06.2023 р.	
9.	Попередній захист дипломного проєкту	12.06.2023 р.	
10.	Нормоконтроль	14.06.2023 р.	
11.	Рецензування дипломного проєкту	14.06.2023 р.	
12.	Затвердження у зав. кафедрою	19.06.2023 р.	
13.	Захист дипломного проєкту	20-22.06.2023 р.	

Студент _____

Михайло ГОДЛЕВСЬКИЙ

Керівник проєкту _____

Костянтин БОЖКО

АНОТАЦІЯ

Дипломний проект на тему «Засіб зменшення ефекту джиттера вимірювача фази сигналу» має обсяг 51 аркуш із 30 рисунками, містить три графічних додатки та 11 посилань на джерела.

Проект призначений дослідженню важливого ефекту тремтіння фронту сигналу (джиттеру). Зменшення негативного впливу даного ефекту дозволяє покращити характеристики цифрової апаратури: підвищити частоту синхронізації, зменшити частоту появи похибок при передачі даних.

В результаті виконання проекту було розроблено схему генератора імпульсів вимірювача фази сигналу на основі технології від компанії Analog Devices.

Ключові слова: джиттер, синхронізація, генератор імпульсів.

SUMMARY

Bachelor's thesis "A means of reducing the jitter effect of the signal phase meter" have 51 pages, 30 illustrations and 3 graphics applications. The list of references includes 11 bibliographic titles.

The project is to investigate the important effect of jitter on the signal front. Reducing the negative impact of this effect allows you to improve the characteristics of digital equipment increase the synchronization frequency of data transmission errors.

A pulse generator scheme of a signal phase meter based on technology from Analog Devices was developed.

Keywords: jitter, synchronization, pulse generator.

Зміст

ВСТУП	7
РОЗДІЛ 1 АНАЛІЗ ЛІТЕРАТУРНИХ ДЖЕРЕЛ ЗА ТЕМОЮ ДОСЛІДЖЕННЯ	8
1.1 Теоретичні аспекти дослідження ефекту джиттера.....	8
1.2 Засоби моделювання ефекту джиттера.....	9
РОЗДІЛ 2 СУЧАСНІ ДОСЛІДЖЕННЯ ЕФЕКТУ ДЖИТЕРА.....	13
2.1 Джитер та його характеристики	13
2.2 Дослідження джитеру в Україні	20
РОЗДІЛ 3 РОЗРОБКА СХЕМИ ГЕНЕРАТОРА НА ІМС AD9540 ІЗ ЗМЕНШЕНИМ ЕФЕКТОМ ДЖИТЕРА	23
3.1 Моделювання джиттеру у програмі ADIsimCLK.....	23
3.2 Схема електрична структурна генератора тактових сигналів із мінімальним джитером на мікросхемі AD9540	30
3.4 Аналіз застосованої елементної бази	37
3.5 Моделювання роботи схеми у програмі ADIsimCLK.....	40
3.6 Отримання уточненої моделі роботи схеми.....	48
3.7 Розрахунок параметрів вузлів схеми за результатами моделювання.....	53
ВИСНОВКИ.....	54
СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ	55
Додаток А. Генератор тактових імпульсів. Схема електрична структурна	
Додаток Б. Блок генератора опорної частоти. Схема електрична структурна	
Додаток В. Генератор тактових імпульсів. Схема електрична принципова	

ВСТУП

Аналіз ефекту джиттера – тремтіння фронту високочастотних імпульсів – є важливим аспектом теоретичних досліджень у проектуванні та вдосконаленні різних систем передачі даних, включаючи мережі зв'язку, цифрові аудіо- та відеосистеми, аудіо- та відеоконференції, системи зберігання даних та інші. Джиттер - це непередбачувані зміни у часовому інтервалі між сигналами, що приходять на пристрій, і може виникати в результаті різних факторів, таких як шуми на лінії зв'язку, недосконалості в обладнанні або процесах передачі сигналу.

Придушення ефекту джиттера є нагальною проблемою при побудові швидкісних цифрових каналів передачі даних в сучасних інформаційно-вимірювальних системах.

В проєкті розглянуто генератор тактових імпульсів, який застосовують, зокрема, у вимірювачах фази сигналу. Особливістю схеми генератора є зменшення ефекту джиттера, яке досягнуто застосуванням нової елементної бази від Analog Devices. Проектування схеми генератора забезпечено фірмовою САПР під назвою “ADIsimCLC”.

РОЗДІЛ 1 АНАЛІЗ ЛІТЕРАТУРНИХ ДЖЕРЕЛ ЗА ТЕМОЮ ДОСЛІДЖЕННЯ

1.1 Теоретичні аспекти дослідження ефекту джиттера.

Теоретичні дослідження аналізу ефекту джиттера зазвичай пов'язані з аналізом його впливу на різні системи зв'язку та передачі даних. Дослідження можуть включати математичні моделі, експериментальні вимірювання та симуляції для оцінки впливу джиттера на якість передачі сигналу та визначення кращих методів його управління. Деякі з основних висновків, що можуть бути зроблені з теоретичних досліджень ефекту джиттера, полягають у визначенні меж його прийнятності для конкретної системи та розробці методів компенсації джиттера для забезпечення оптимальної якості передачі даних. Також можуть бути розглянуті питання забезпечення стандартів для мінімізації ефекту джиттера в різних системах передачі даних.

У контексті мереж зв'язку, джиттер може впливати на якість передачі даних, швидкість передачі та надійність.

Джиттер є важливою проблемою у мережах зв'язку та цифрових аудіо-відеосистемах, яка може погіршувати якість звуку та зображення. Для управління джиттером використовуються різні методи, такі як синхронізація часу, буферизація, маршрутизація, рівномірна відсортовка, розширення діапазону частот, цифрова регулювання частоти та інші.

Теоретичні дослідження ефекту джиттера є важливими, оскільки вони допомагають зрозуміти природу цього ефекту та розробляти ефективні методи його управління для покращення якості передачі даних у різних системах. Існує кілька методів компенсації джиттера, таких як використання буферів, технологія PLL (Phase-Locked Loop) та алгоритми компенсації джиттера, наприклад, алгоритм AD-Jitter та адаптивний фільтр Kalman.

Загалом, ефект джиттера є проблемою у різних системах передачі даних, проте застосування відповідних методів управління та компенсації може допомогти зменшити його вплив і покращити якість передачі даних.

1.2 Засоби моделювання ефекту джиттера.

Існує багато різних методів моделювання ефекту джиттера, які дозволяють вивчати його вплив на системи передачі даних та розробляти ефективні методи компенсації. Один з таких методів - моделювання джиттера як стохастичного процесу, що відповідає випадковим змінам часового інтервалу між двома сигналами. Цей підхід дозволяє досліджувати різні характеристики джиттера, такі як його статистичні властивості та кореляційну функцію. Інший метод - це моделювання джиттера як збурення фази сигналу, що може бути описано за допомогою моделі фазового шуму. Цей підхід дозволяє досліджувати вплив джиттера на фазову та амплітудну характеристики сигналу, а також розробляти методи компенсації джиттера на основі фазової корекції. Крім того, існують методи моделювання джиттера, які використовуються для вивчення впливу джиттера на різні типи мереж та протоколів передачі даних. Наприклад, моделювання джиттера може бути корисним для дослідження впливу джиттера на якість передачі голосу в IP-мережах або для вивчення впливу джиттера на продуктивність мережевих протоколів, таких як TCP або UDP. Усі ці методи моделювання джиттера можуть бути корисними для розробки ефективних методів компенсації джиттера та покращення якості передачі даних у різних системах. Джиттер є однією з основних проблем, які виникають у системах передачі даних. Різні види джиттера, такі як випадковий джиттер, циклічний джиттер та джиттер, що виникає в результаті використання різних типів кодування даних, можуть впливати на часові параметри сигналу та знижувати якість передачі даних.

Для моделювання джиттера можна використовувати різні математичні моделі, такі як модель Гаусса, модель Лапласа та інші. Для аналізу джиттера можна використовувати різні інструменти, такі як аналізатори джиттера та осцилографи.

Методи компенсації джиттера можуть включати в себе використання різних алгоритмів корекції фази сигналу, використання буферів для вирівнювання затримок у передачі даних та використання спеціального

обладнання, такого як цифрові PLL, для забезпечення стабільної передачі даних. Теоретичні дослідження засобів компенсації джиттера можуть сприяти розробленню нових технологій та методів для забезпечення більш якісної передачі даних.

Для моделювання ефекту джиттера використовують різні засоби, зокрема технологію мережевої синхронізації, таку як PrecisionTimeProtocol (PTP). PTP дозволяє синхронізувати часові затримки між вузлами мережі та забезпечує точний часовий штамп для кожного пакету даних, що підтримує стабільну передачу даних з високою точністю та надійністю, незалежно від наявності джиттера в мережі.

Однак, важливою складовою при моделюванні ефекту джиттера є визначення метрик якості передачі даних. Наприклад, джиттер-буфер (jitterbuffer) використовується для вирівнювання затримок у передачі даних та компенсації джиттера. Крім того, рівень бітових помилок може бути використаний для оцінки якості передачі даних у присутності джиттера та інших шумів.

В цілому, теоретичні дослідження ефекту джиттера є важливою темою в області мережевих технологій та телекомунікацій, оскільки джиттер може впливати на якість передачі даних та надійність мережі. Розвиток нових методів компенсації джиттера та вдосконалення інструментів для його аналізу є актуальними напрямками досліджень в цій області.

Схему для дослідження джиттеру наведено на рисунку 1.1.

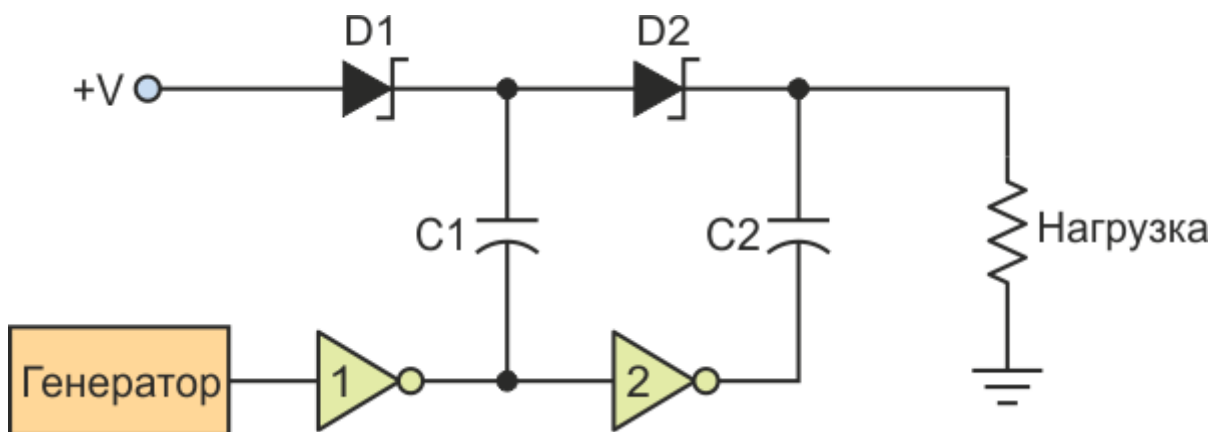


Рис.1.1 – Схема для дослідження джиттера

Під час проектування систем високочастотного сигналу з аналого-цифровим перетворенням, ключовою проблемою є отримання тактового сигналу з мінімальним тремтінням фронтів, так званим джитером. Положення фронту імпульсу визначається середнім значенням розподілу, наприклад, Гауса, та середньоквадратичним відхиленням фронту імпульсу від середнього значення. Джитер, що має розмірність часу, визначається величиною середньоквадратичного відхилення фронту імпульсу. Важливо зауважити, що тремтіння фронту і джитер еквівалентні терміни, оскільки нестабільність фази імпульсу з часом призводить до тремтіння фронту або джитеру. Джитер є ключовим параметром, який обмежує роздільну здатність аналого-цифрових систем в цілому. При перетворенні вхідного сигналу на цифровий формат, результат перетворення, особливо для швидко змінюваних сигналів, залежить від положення фронту тактового імпульсу. Відношення сигнал/шум оцифрованого синусоїдального сигналу залежить від величини джитера, що можна виразити за формулою (1.1).

$$\text{SNR} = 20\log(1/(2\pi f \cdot t_{\text{дж}})); \quad (1.1)$$

де $t_{\text{дж}}$ – середньоквадратична величина джитера; f – частота сигналу.

Розділова здатність системи залежить від частоти тактових сигналів та величини джитеру, а не від частоти дискретизації. Якщо сигнал має малу ширину смуги частот, то частота отримання відліків може бути низькою, але до тактового сигналу вимоги є високими. Це означає, що для отримання високої розділової здатності при наявності сигналу з малою величиною тремтіння фази, величина джитера повинна бути меншою ніж 1 пс.

Тремтіння фази можуть бути викликані різними шумами, завадами та нестабільністю порогу спрацювання логічних елементів. Щоб зменшити вплив цих факторів на генерацію тактових сигналів, фірма AnalogDevices розробила мікросхеми генераторів з мінімальним джитером. Зокрема, генератор AD9540 та мікросхема формування і розподілення тактових сигналів AD9510 дозволяють створити генератор тактових сигналів з мінімальним тремтінням фази - джитером.

Для моделювання роботи схеми генератора тактових сигналів із мінімальним тремтінням фази - джитером використовують програмний симулятор ADIsimCLK, створений спеціально фірмою AnalogDevices.

РОЗДІЛ 2 СУЧАСНІ ДОСЛІДЖЕННЯ ЕФЕКТУ ДЖИТЕРА

2.1 Джитер та його характеристики

Цифрові системи відрізняються від аналогових двома основними властивостями. По-перше, вони перетворюють неперервний сигнал на фіксовану кількість дискретних чисел. По-друге, ці числа представляють сигнал тільки в певні моменти часу, які називають моментами квантування. [1] Для визначення моментів квантування використовуються аналого-цифровий перетворювач (АЦП) та цифро-аналоговий перетворювач (ЦАП), які здійснюють перетворення сигналу з аналогової форми у цифрову та навпаки, з використанням генератора тактових сигналів для управління частотою квантування або частотою дискретизації.

Моменти квантування також можна задати за допомогою перетворювача частоти дискретизації (SRC), який застосовує математичні обчислення для перетворення цифрового сигналу однієї частоти у іншу. Якщо фізичний пристрій SRC відсутній, то моменти квантування можна задати за допомогою віртуального тактового генератора.

Використання цифрової системи (наприклад, для обробки сигналів аудіо) має кілька переваг порівняно з аналоговим записом та передачею сигналу. А саме, цифрова система не має проблем зі спотворенням, шумами на лінії, шумами плівки, детонаціями, взаємним проникненням каналів та іншими недоліками, які характерні для аналогового запису та передачі сигналу.

Проте на практиці з цифровим сигналом виникають нові проблеми, такі як нестабільність тактового генератора, падіння характеристик сигналу у кабельній лінії, паразитні наведення тощо. Ці проблеми можуть призвести до зміни форми сигналу та невеликих зсувів у часовій області, що називається джитером (див. Рис.2.1).

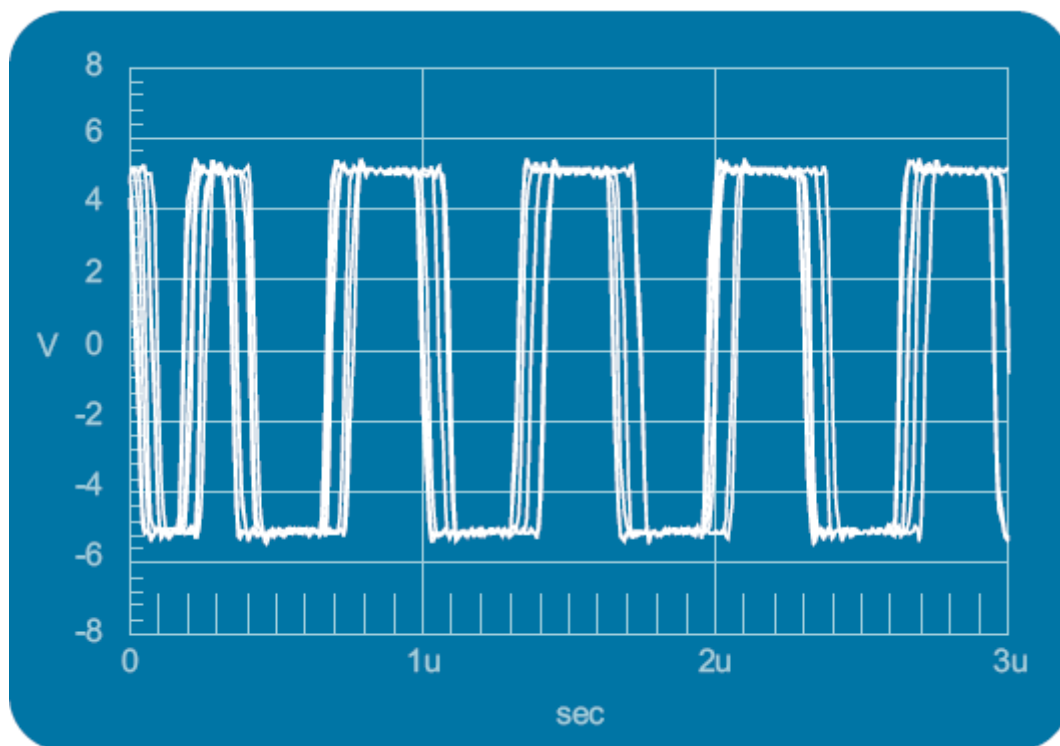


Рис. 2.1 – Цифровий сигнал (формату AES3) під дією джитера

У випадку сигналу з власним тактуванням (S/PDIF), джитер може виникати, що може погіршити точність цифрового кодування у процесі квантування [1]. Джитер представляє відхилення в часі параметру сигналу тактування від номінального значення.

Для генератора тактових сигналів, джитер є фазовою модуляцією форми цифрового сигналу, яка проявляється у вигляді тремтіння фронту та спаду імпульсів. Це стає можливим через те, що точка перетину нуля фронту реального сигналу для різних імпульсів може відрізнитись у часі.

Амплітудою джитера називають величину зміщення фронту імпульса у часі, яку можна вимірювати в долях секунди (наносекунди, пікосекунди) або в інтервальних одиницях (unitinterval). Частотою джитера називають частоту, з якою відбувається фазовий зсув сигналу.

Вплив джитера на сигнал подібний до впливу шуму або завади і може мати вигляд синусоїди, складного коливання або бути повністю випадковим процесом. Інтервальна одиниця (UI – unitinterval) визначається як мінімальний часовий інтервал у обраній схемі кодування. Наприклад, для сигналу в

стандарті AES3, що передає дані з частотою 48 кГц, у кожному субфреймі є 32 біти, а кожен фрейм містить 64 біти, що дає 128 імпульсів на фрейм після застосування двофазної модуляції.

У цьому випадку, одиницею вимірювання джитеру є 1 UI, що дорівнює 163 нс за умови, що частота дискретизації дорівнює 48 кГц. Для визначення джитеру цифрового сигналу необхідно спостерігати зміщення імпульсів, які відстають від ідеального тактового сигналу. Проте, на практиці не завжди можна використовувати ідеальний тактовий сигнал для порівняння з випробуваним сигналом. Тому, замість цього, визначення джитеру проводять за допомогою вимірювання зміщення сигналу відносно самого себе. Проте, для цього необхідно виконати емуляцію ідеального тактового сигналу з використанням ФАПЧ (фазового автоматичного підлаштування частоти) з низьким рівнем джитера. Отриманий ідеальний тактовий сигнал можна використати для зовнішньої синхронізації осцилографа або як опорний сигнал при спостереженні на двоканальному осцилографі. Характеристикою джитеру є відкриття ока на діаграмі, яка отримується при синхронізації осцилографа від референсного сигналу з ФАПЧ та масштабуванні його по часу в 1 UI. Величина відкриття ока залежить від зміщення в часі фронтів імпульса, а величина окового просвітлення показує рівень джитеру (Рис. 2.2)

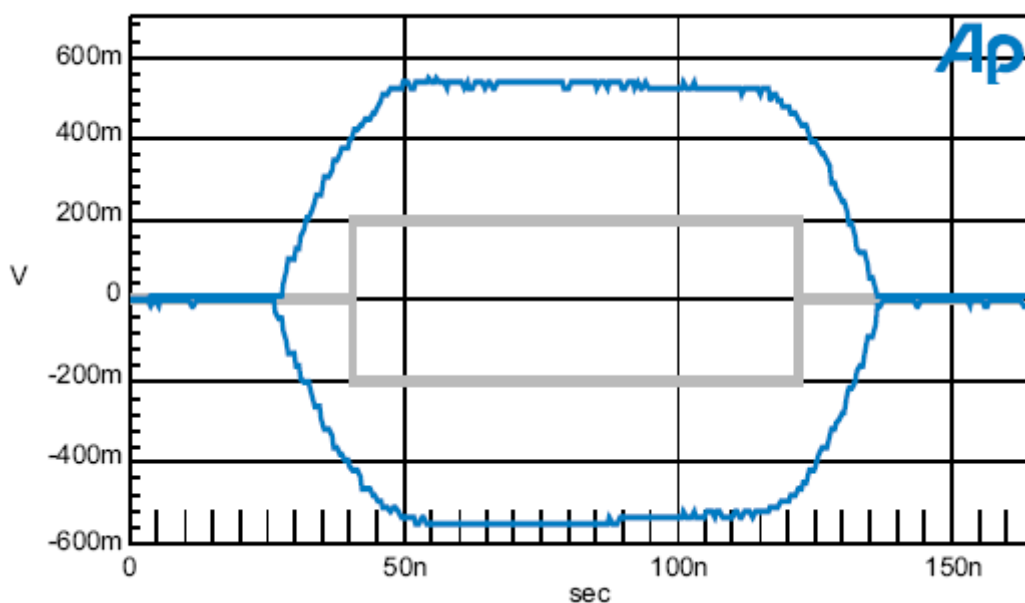


Рис. 2.2 – Око́ва діаграма

На Рис. 2.2 можна побачити лінію, яку утворює вимірювальний сигнал, і відповідний прямокутник, який показує мінімальний допустимий рівень відповідно до стандарту AES3. Відхилення від цього допустимого рівня не допускається. Шляхом застосування цифрової обробки сигналів (DSP) можна обчислити ідеальний тактовий сигнал шляхом усереднення вимірювального сигналу. Це дозволяє точно виділити сигнал і його джитер. На основі цих даних можна побудувати графіки відхилень імпульсів по амплітуді та часу у вигляді окової діаграми (Рис. 2.2) і відобразити джитер у часовій області (Рис. 2.3) за допомогою аналізатора.

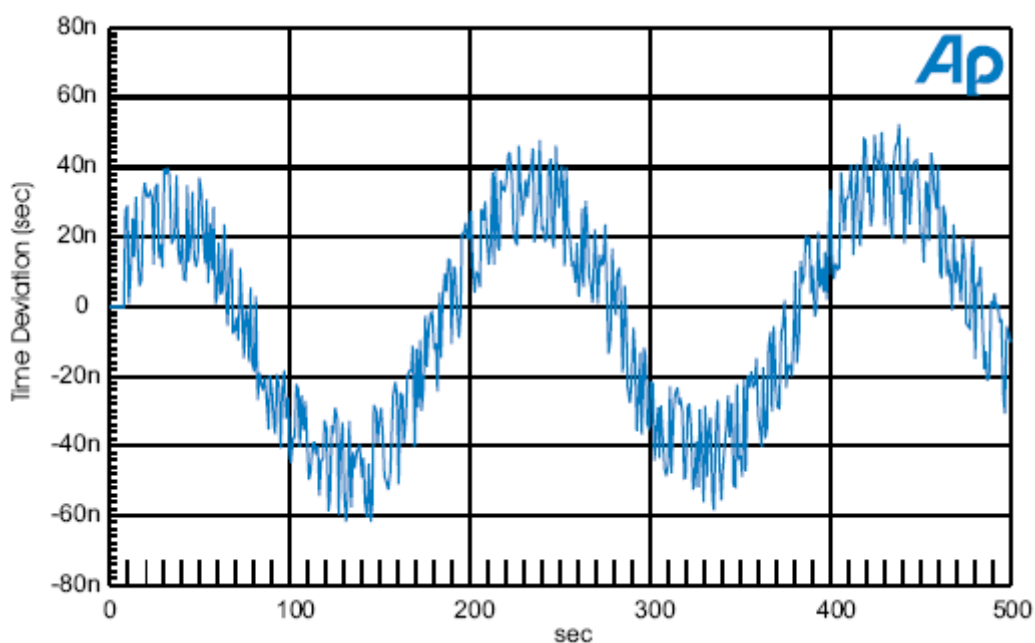


Рис. 2.3 – Джитер із основною частотою 5 кГц у часовій області

Шляхом використання методу швидкого перетворення Фур'є (FFT), можна отримати спектральний розклад джитеру (Рис. 2.4).

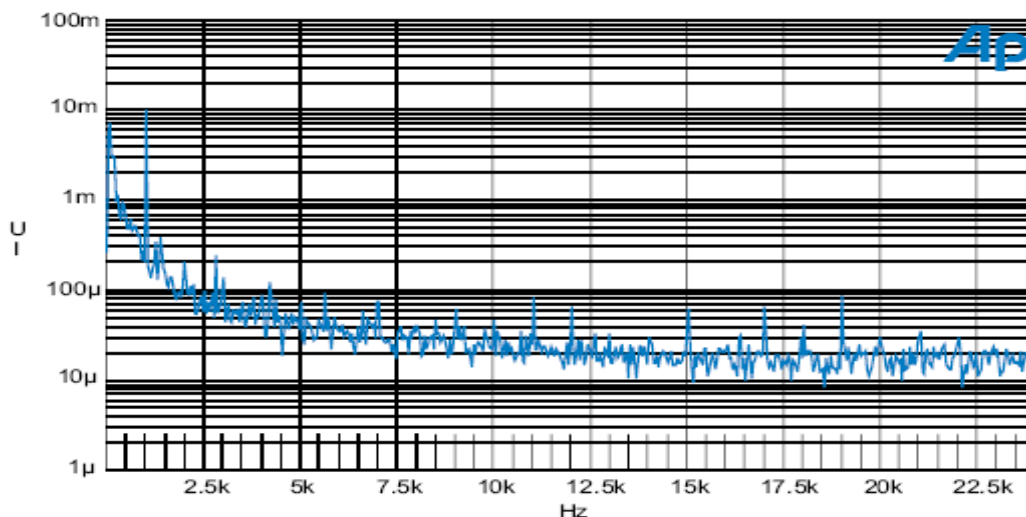


Рис. 2.4 – Спектральний аналіз виділеного із сигналу джитера

У сфері цифрових сигналів існує два основних види джитеру: джитерсемплінгу та джитер інтерфейсу. Помилки вибору моментів часу квантування в процесі оцифрування в АЦП або при перетворенні в аналоговий сигнал в ЦАП називають джитером дискретизації або джитеромсемплінгу. Джитер інтерфейсу виникає при передачі цифрових сигналів та визначається джитером тактового генератора. Щоб врахувати джитерсинхросигналу, необхідно додати його до джитера тактового генератора, якщо тактовий генератор має зовнішню синхронізацію. Можливе фільтрування джитеру сигналу синхронізації, для чого необхідно визначити характеристики джитера генератора синхросигналу.

Один зі способів реалізації автоматичного підлаштування частоти - це використання фазово-чутливого керування частотою (ФАПЧ). На вході ФАПЧ знаходиться фазовий детектор, який порівнює фази вхідного сигналу та зворотного зв'язку та формує сигнал управління. Потім цей сигнал пройде через ФНЧ та генератор із управлінням напругою (VCO). Управління можливе за наявності кола зворотного зв'язку з заданим коефіцієнтом підсилення (PLL LoopGain). Якщо фазова різниця дорівнює нулю, контур замкнений, а вплив управління відсутній. Якщо є різниця фаз, то вона управляє джерелом струму, яке подає періодичний дельта-сигнал на ФНЧ.

Функціонування системи автоматичного регулювання частоти полягає у використанні відфільтрованого дельта-сигналу для керування генератором VCO. Останній перетворює вхідну напругу на похідну фази по часу (частоту), після чого відбувається регулювання частоти з метою досягнення нульової фазової різниці. Таким чином, забезпечується автоматичне підлаштування частоти. Фільтр нижніх частот (ФНЧ) використовується для згладжування високочастотних шумів у вхідному сигналі та зменшення ширини смуги частот, на якій стабілізується частота VCO за допомогою системи фазового автоматичного керування (ФАПЧ). Передаточні характеристики ФАПЧ можна знайти на рисунку 2.5.

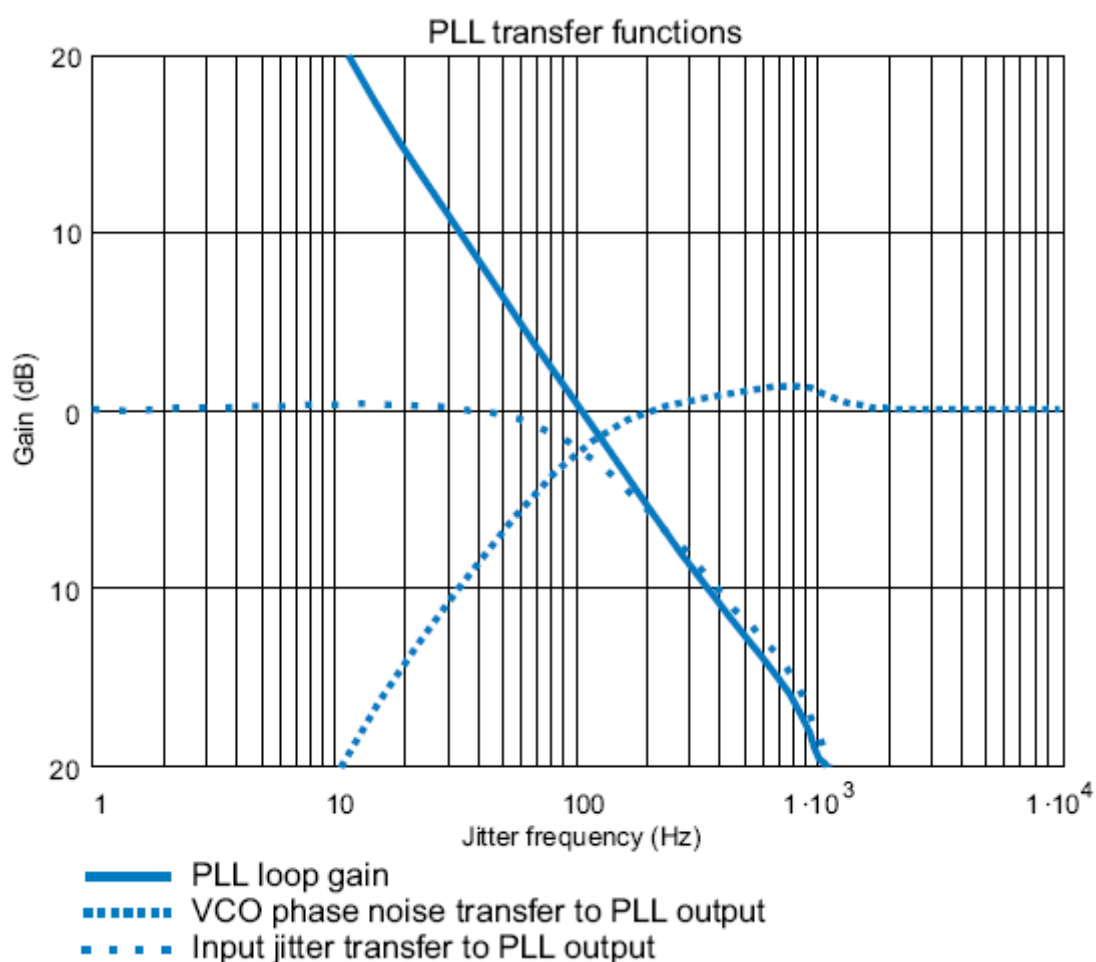


Рис. 2.5 – Передаточні характеристики ФАПЧ: PLL loop gain – коло від’ємного зворотного зв’язку ФАПЧ; VCO (phase noise transfert output) PLL– фазовий шум на виході ГУН; Input jitter transfert PLL – вхідний джитер ФАПЧ

Нижчі за частотою спряження значення зворотного зв'язку (ВЗЗ) дозволяють вихідному сигналу ФАПЧ майже точно відтворювати сигнал на її вході, при цьому підтискаючи фазовий шум ГУН. Однак, зі зростанням частоти ВЗЗ, джитер на виході ФАПЧ стає більше залежним від власного фазового шуму ГУН і менше від джитера вхідного сигналу.

Головним викликом при реалізації ФАПЧ приймача або передавача є досягнення компромісу між власним джитером та його підтискуванням.

Параметр передачі джитера визначається як відношення вихідного джитера до вхідного, що залежить від частоти. Цей параметр називається коефіцієнтом підсилення джитера (jittergain).

На Рис. 2.6 зображено передачу джитера для ФАПЧ з частотою зрізу 100 Гц.

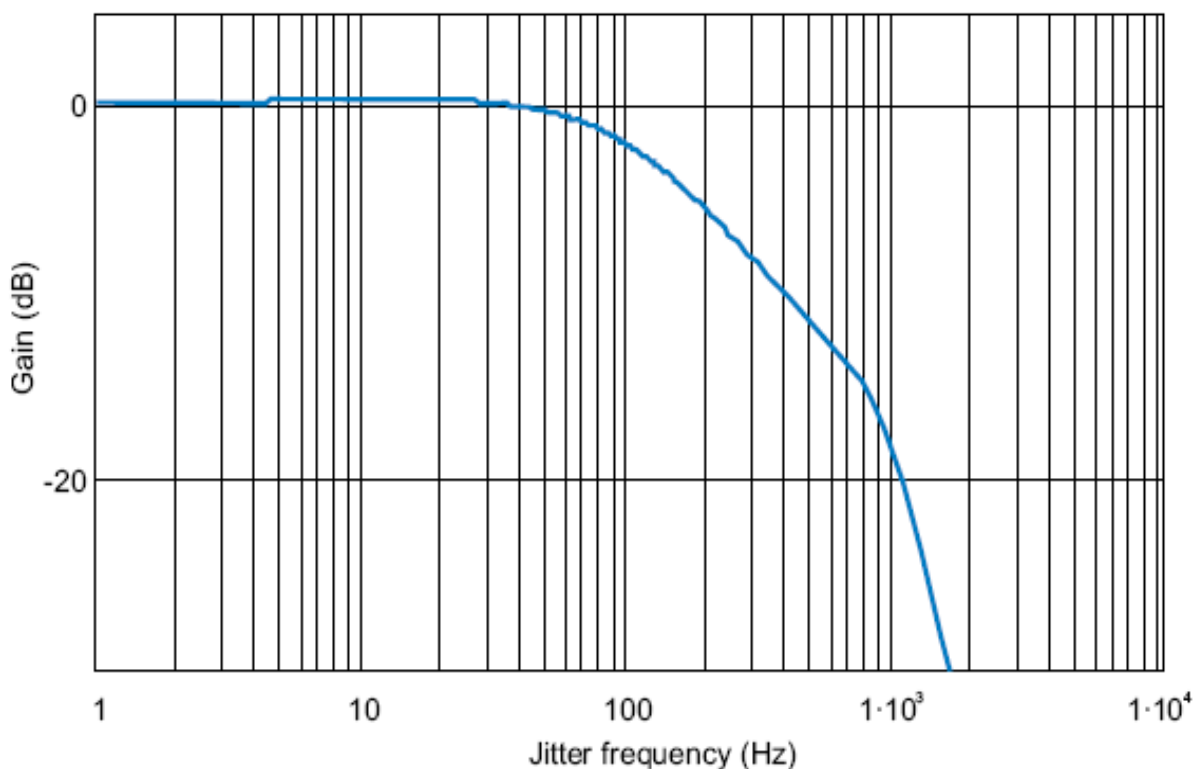


Рис. 2.6 – Передаточна характеристика джитера для ФАПЧ

При частотах, які менші за частоту зрізу, коефіцієнт підсилення дорівнює наблизі до нуля децибелів. При перевищенні частоти зрізу, ФАПЧ розпочинає зменшення джитеру з нахилом характеристики 6 дБ на октаву. Схема включає

фільтр нижніх частот другого порядку зі зворотним зв'язком із частотою зрізу 1 кГц. Вище зазначеної частоти, нахил характеристики збільшується до 18 дБ на октаву (див. Рисунок 2.5). Нижче частоти зрізу (100 Гц) маємо невеликий піковий сплеск джитеру, рівень якого становить близько 0,5 дБ (див. Рисунок 2.5). Причиною цього сплеску є особливості фазової характеристики кола зворотного зв'язку ФАПЧ.

2.2 Дослідження джитеру в Україні

Наукове дослідження джитеру в Україні проводилося в різних галузях, включаючи телекомунікаційну техніку та радіотехніку. Наприклад, В.І. Слюсар та М.В. Бондаренко провели дослідження потенціальної точності пеленгації в цифрових антенних решітках в умовах джиттеру АЦП, що було опубліковано у Військово-технічному збірнику Академії сухопутних військ у 2010 році. М.В. Васильківський та О.В. Стальченко провели дослідження впливу джитеру на якість передачі даних у складних телекомунікаційних мережах, яке було опубліковано в журналі "Вимірювальна та обчислювальна техніка в технологічних процесах" у 2008 році. Крім того, питання розвитку транспортних мереж також було висвітлено в літературі з дослідження джитеру, зокрема в книгах Бакланова І.Г. "SDH-NGSDH: практический взгляд на развитие транспортных сетей" та Шепелявого В.Г. "Оптические сети связи", де розглядалися технічні питання із зменшенням джитеру у транспортних мережах.

Ці дослідження дозволили розкрити вплив джитеру на якість передачі даних та розробити методи зменшення його впливу на телекомунікаційну техніку та радіотехніку. Окрім того, вони сприяли покращенню якості транспортних мереж і збільшенню ефективності їх роботи. У майбутньому, дослідження джитеру можуть продовжуватись у різних галузях техніки.

Дослідження джитеру в Україні проводилися у різних галузях, включаючи телекомунікації та оборонну промисловість. Наприклад, в одному з досліджень, проведених у 2010 році В.І. Слюсарем та М.В. Бондаренко, розглядалися проблеми точності пеленгації в цифрових антенних решітках в умовах

джиттеру АЦП [3]. У іншому дослідженні, проведеному М.В. Васильківським та О.В. Стальченко у 2008 році, досліджувалися проблеми джиттеру в складних телекомунікаційних мережах [2].

Крім того, існує багато літератури, що присвячена різним аспектам телекомунікацій та цифрових систем зв'язу, у яких джиттер є важливою проблемою. Наприклад, в книзі І.Г. Бакланова "SDH-NGSDH: практический взгляд на развитие транспортных сетей" розглядається розвиток транспортних мереж SDH-NGSDH та їхнє використання у різних областях [3]. У книзі "NGN: принципы построения и организации" той же автор розглядає принципи побудови і організації NGN (Next Generation Network) [4].

Також варто згадати про книгу Т.А. Колинько "Измерения в цифровых системах связи", яка присвячена питанням вимірювань у цифрових системах зв'язу [5].

Отже, дослідження джиттеру в Україні проводилися у різних галузях, включаючи телекомунікації та оборонну промисловість, і були відображені у літературі з цих питань.

У дослідженні Гороховського Ю. Н. та Попова І. В. з заголовком "Исследование влияния джиттера на качество передачи данных в сетях Ethernet", що було опубліковане в 2014 році в журналі "Информационные технологии и вычислительные системы", досліджується вплив джиттера на передачу даних в мережах Ethernet. Джиттер, а саме неперіодичне колювання в часі затримки передачі даних відносно часу відправки даних, може призводити до помилок при передачі даних та погіршення якості передачі відео та голосу.

Автори статті досліджують різні методи компенсації джиттера, такі як регулювання затримки передачі даних та використання буферів для зберігання даних. У результаті дослідження було встановлено, що використання буферів є ефективним методом компенсації джиттера в мережах Ethernet. Отже, дана стаття є важливим внеском у дослідження проблеми джиттера та розробку ефективних методів його компенсації в мережах зв'язу. [6]

У дослідженні Ковальчука С. І. Розглядається вплив джиттеру на якість передачі голосу в інтернет-телефонії. Дослідник проводить аналіз якості передачі голосової інформації з використанням різних значень джиттеру за допомогою програми Wireshark.

На основі власних досліджень Ковальчук приходять до висновку, що збільшення значення джиттеру призводить до погіршення якості передачі голосу в інтернет-телефонії.

Він також досліджує ефективність різних методів компенсації джиттеру в інтернет-телефонії, таких як JitterBuffer та Packet LossConcealment.[7]

У статті Чумака А. С. описано різні алгоритми компенсації джиттера, такі як FIFO (First In First Out), LIFO (Last In First Out), AQM (Active Queue Management) та FQ (Fair Queuing). Для кожного з алгоритмів наведено опис принципу роботи та переваги і недоліки використання.

Дані дослідження підтверджують результати статті Чумака, де автор дійшов висновку, що використання AQM-алгоритмів є найбільш ефективним методом компенсації джиттера в мережах зв'язку [8].

Рисунок 2.6, що представляє схему експериментального дослідження джиттеру, є важливим доповненням до вищезгаданих досліджень. Ця схема дає можливість краще зрозуміти методи дослідження та обробки даних, які використовувалися у проведенні експерименту.

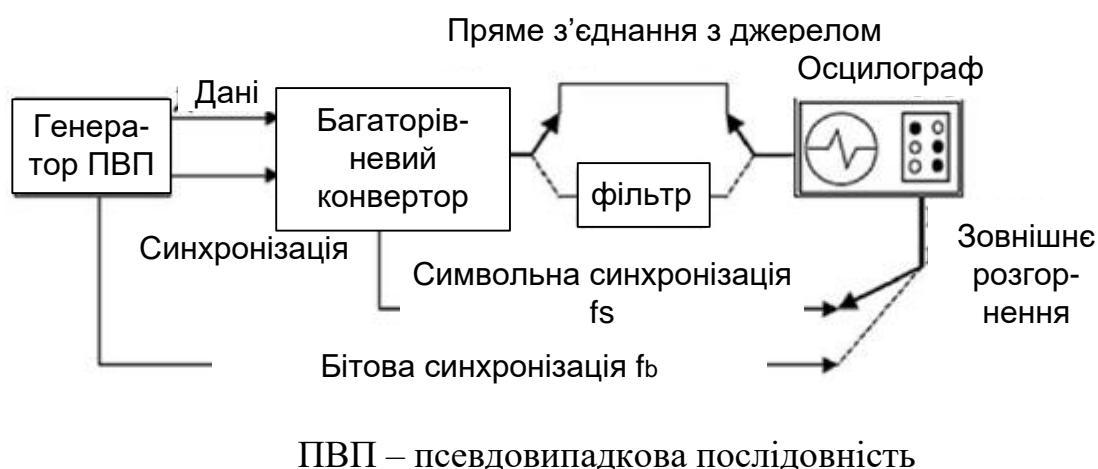


Рис. 2.7 – Схема експериментального дослідження джиттеру

РОЗДІЛ 3 РОЗРОБКА СХЕМИ ГЕНЕРАТОРА НА ІМС AD9540 ІЗ ЗМЕНШЕНИМ ЕФЕКТОМ ДЖИТЕРА

3.1 Моделювання джиттеру у програмі ADIsimCLK

Для перегляду роботи джиттеру була вибрана програма симулятор ADIsimCLK від компанії Analog Devices.

Analog Devices створили програму ADIsimCLK для моделювання схем роботи генераторів тактових сигналів. Дана програма має великий список генераторів і в том числі AD9540 та багатоканальну мікросхему розділення тактових сигналів AD9510.

Запропоновано схему генерування тактових сигналів із малим джиттером, яка базується на цих двох мікросхемах. Аналізуючи різні варіанти фільтрів низьких частот у колі зворотного зв'язку генератора з ФАПЧ за допомогою програми ADIsimCLK, можна оптимізувати схему та досягти максимально можливих параметрів її роботи, зокрема, зменшити рівень джиттеру до мінімуму. Після завантаження програми ADIsimCLK, проектування схеми генератора тактових сигналів відбувається у інтерактивному режимі, а початкове вікно програми зображено на рисунку 3.1.

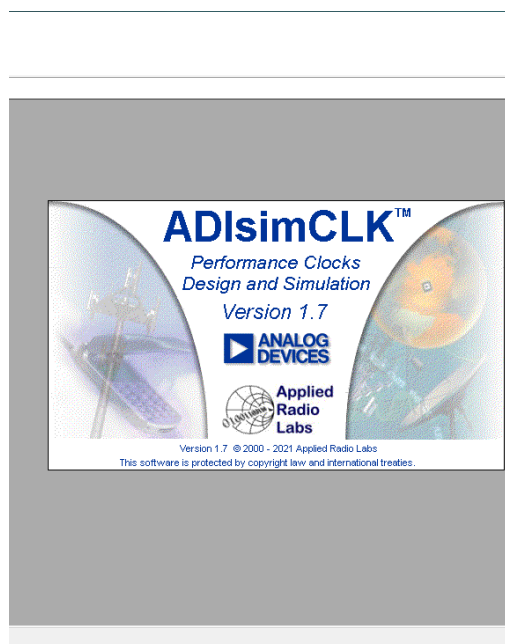


Рис. 3.1 – Початкове вікно програми ADIsimCLK

Після запуску програми ADIsimCLK, для успішного проектування генератора тактових сигналів необхідно пройти через наступні вікна в послідовності:

1. Клікнути на вкладку "Help".
2. Вибрати опцію "ADIsimCLKTutorial".
3. Прочитати відповідні матеріали на сторінках "TheTutorialDesign" та "DesignGoals".
4. Натиснути на вкладку "IntroducingtheNewDesignWizard".
5. Виконати налаштування та вибрати необхідний інтегральний мікросхему у вікні "SelectingtheClock IC".
6. Продовжити налаштування параметрів та вибрати підходящі варіанти на сторінці "PerformanceClocksChipSelection".

Рисунок 3.2 надає ілюстрацію до структурної схеми системи, що відображає використання генератора тактових сигналів у вікні TheTutorialDesign. Оскільки мікросхема AD9510 є кінцевим елементом в схемі генерації тактових сигналів, вона має вирішальний вплив на величину джитера пристрою в цілому. Тому вибір саме цієї мікросхеми є критичним для забезпечення якісної роботи пристрою.

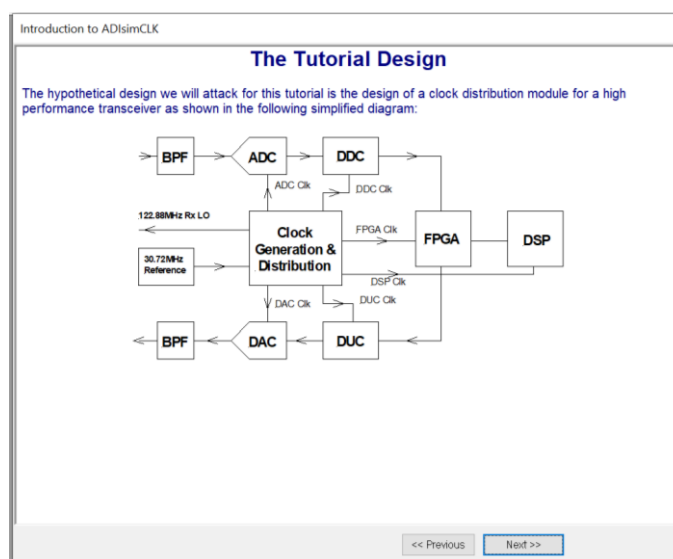
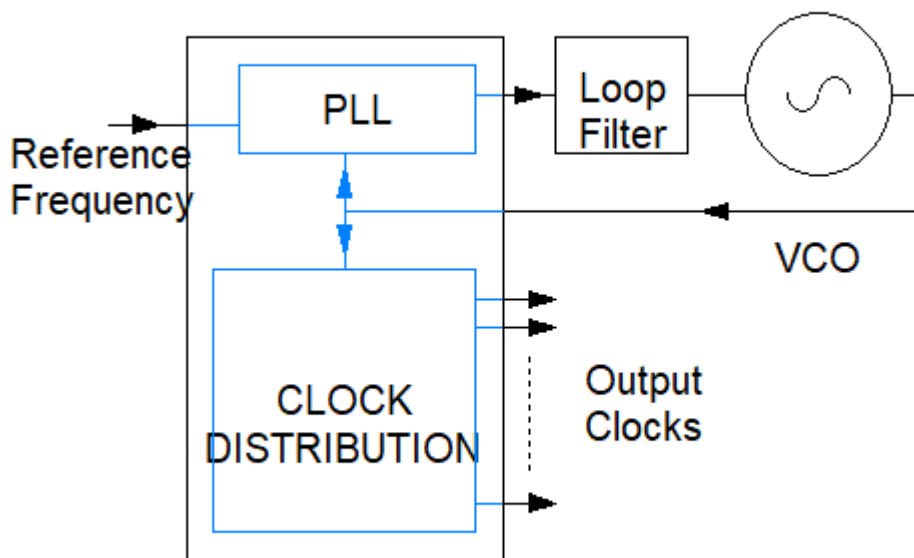


Рис. 3.2– Вікно із структурною схемою системи, в якій використовують генератор тактових сигналів

За допомогою вікон NewPLLWizard – Tutorial: Selecting the Configuration та Select Configuration можна вибрати структурну схему генератора з ФАПЧ чи генератора з управлінням напругою – ГУН, які проілюстровані на рисунку 3.3.

На рисунку 3.3 зображена структурна схема, яку ми обрали для застосування ФАПЧ у генераторі тактових сигналів. Ця схема є однією з рекомендованих компанією AnalogDevices.

На рисунку 3.3 зображена структурна схема, що складається з декількох вузлів, включаючи джерело опорної частоти, ФАПЧ, вузол розподілу тактових сигналів, ГУН та ФНЧ кола зворотного зв'язку.



ReferenceFrequency – опорна частота; PLL – ФАПЧ; VCO – ГУН; LoopFilter – фільтр зворотного зв'язку; CLOCK DISTRIBUTION – пристрій формування та розподілу тактових сигналів

Рис. 3.3 – Структурна схема генератора із ФАПЧ: Reference Frequency – опорна частота; PLL – ФАПЧ; VCO – ГУН; Loop Filter – фільтр зворотного зв'язку; CLOCK DISTRIBUTION – пристрій формування та розподілу тактових сигналів

Підготовка до моделювання проекту передбачає встановлення параметрів ФАПЧ в вікні ADIsimCLK PLL FrequencySetup, як зображено на рисунку 3.4.

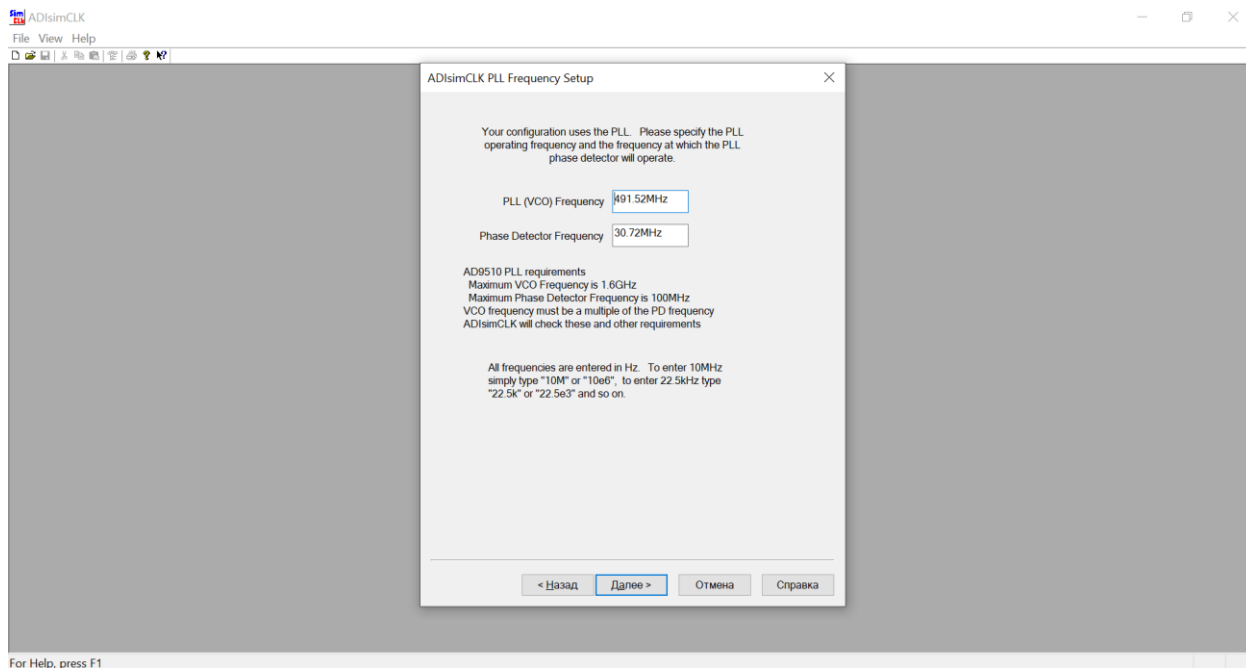


Рис. 3.4 – Встановлення параметрів ФАПЧ

Із зазначених даних можна виокремити типові значення для частоти ФАПЧ та фазового детектору: 491,52 МГц та 30,72 МГц відповідно, як рекомендовані в компанії AnalogDevices . Після вибору структурної схеми у вікнах Selection the VCO та VCO Selection встановлюють параметри генератора з управлінням напругою (ГУН). Наприклад, для ГУН типу VCO190 - 490T від компанії Sierenza, вихідна частота ФАПЧ складає 492,00 МГц при напрузі 2,58 В. Під час підготовки до моделювання проекту встановлюють параметри фільтру низьких частот (ФНЧ) для зворотного зв'язку ФАПЧ у вікні "Selecting the Loop Filter". В цьому вікні обирають тип ФНЧ, який відповідає потребам проекту. Можна вибрати між пасивним RC-фільтром і активним фільтром.

Якщо ви оберете активний фільтр, то в меню настройки PLL виберете тип мікросхеми операційного підсилювача для фільтру, зазвичай це мікросхема AD711 від компанії AnalogDevices. Вікна настройки ClockDistribution та конфігурації ClockDistribution використовуються для визначення призначення виходів генератора тактових сигналів, який складається з мікросхем AD9540 та AD9510 (див. Рис. 3.5).

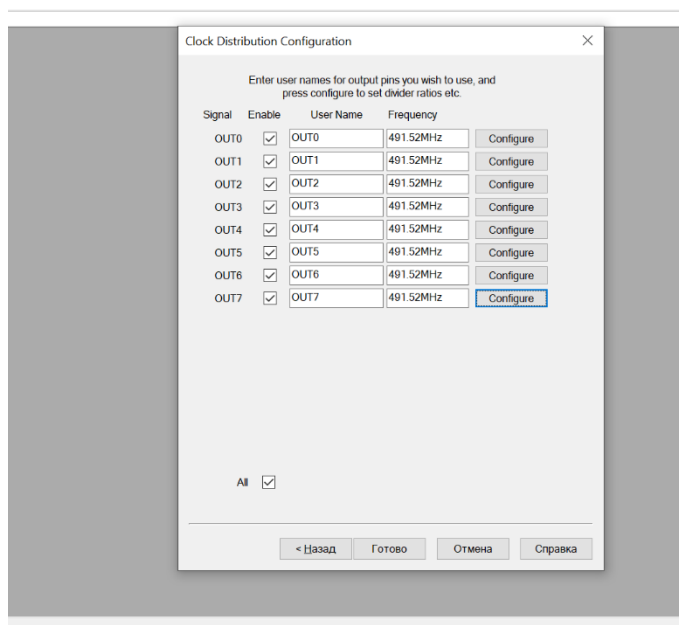


Рис. 3.5 – Вибір призначення вихідних сигналів схеми

Як тільки натиснуто кнопку "Готово" у вікні (Рис. 3.5), програма ADIsimCLK починає запуск проекту.

У головному меню програми можна знайти вікна, де можна переглянути результати виконання проекту та його оптимізації.

Tutorial, Freq Domain, Time Domain, Schematic, Timing, Report, OUT0, OUT1, OUT2, OUT3, OUT4, OUT5, OUT6, OUT7 - це назви вікон, що є частинами головного меню програми.

Кожне вікно можна відкрити, натиснувши відповідну клавішу з нижнього рядка кожного вікна в основному меню.

На рисунку 3.6 зображено приклад схеми електричної принципової генератора тактових сигналів на мікросхемі AD9510, що відкрито у вікні Schematic з основного меню.

Тип ГУН, який використовується у схемі на рисунку 3.6, не вказано, хоча він є продуктом компанії AnalogDevices.

Ігнорування типу генератора опорної частоти (Reference Frequency) було помічено в програмі ADIsimCLK. Для вирішення цієї проблеми, ми

рекомендуємо застосувати мікросхему AD9540, що випускається компанією Analog Devices, в якості генератора опорної частоти.

Незважаючи на сучасні версії програми ADIsimCLK, мікросхема AD9540 відсутня в бібліотеці. Тому для оцінки джитеру генератора, ми проводимо аналіз на основі моделювання роботи вихідного каскаду, побудованого на мікросхемі AD9510. Цей метод є ефективним, оскільки джитер мікросхеми AD9540 значно менший, а в схемі генератора його джитер визначається в основному вихідним каскадом.

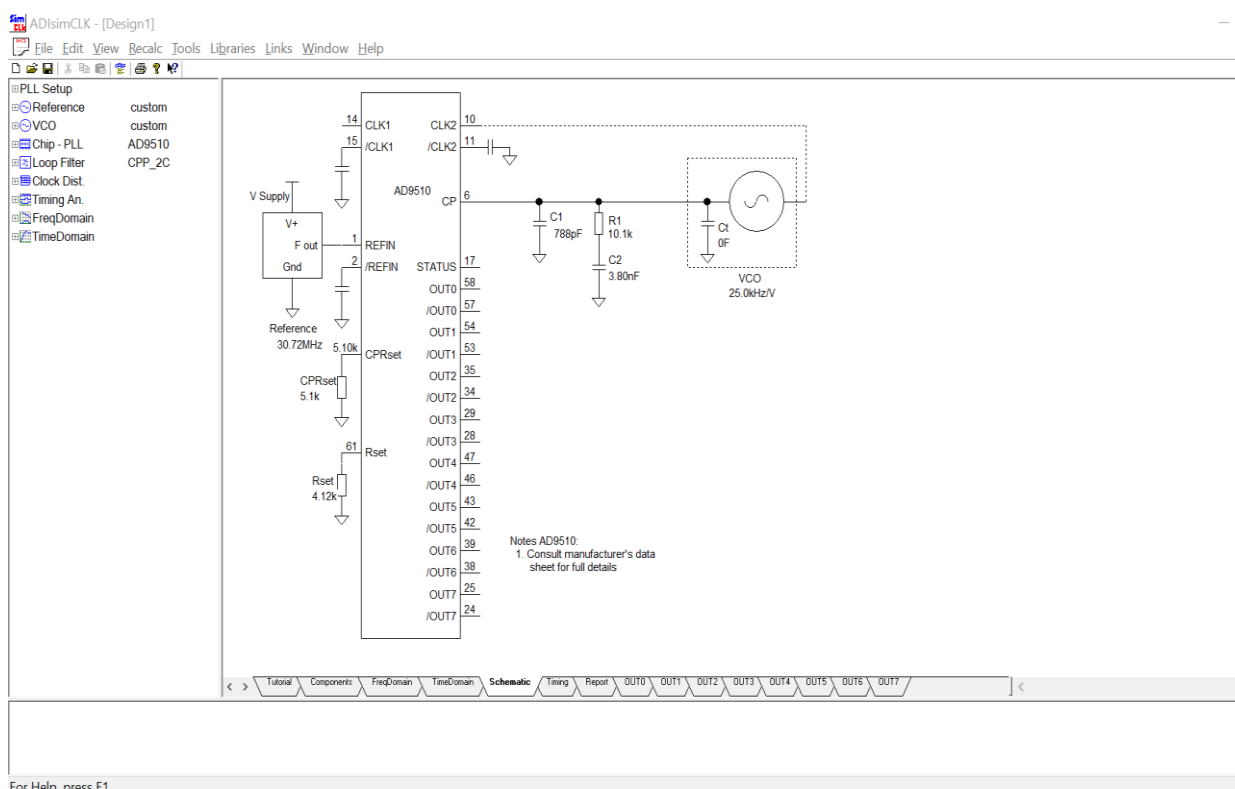


Рис. 3.6 – Результат роботи програми ADIsimCLK у вікні Schematic

Під час проведення моделювання проекту отримується інформація про часові параметри роботи окремих елементів схеми, включаючи виходи OUT0-OUT7, що є важливими для оцінки її ефективності. Виходячи зі зібраних даних, можна здійснювати аналіз величини джитера, що надходить з виходу OUT0. Для уявлення про характеристики сигналів на виходах схеми використовуються графіки часових діаграм, які містяться в вікні Timing. Ці графіки є корисним інструментом для більш глибокого розуміння функціональних можливостей схеми (див. Рис. 3.7).

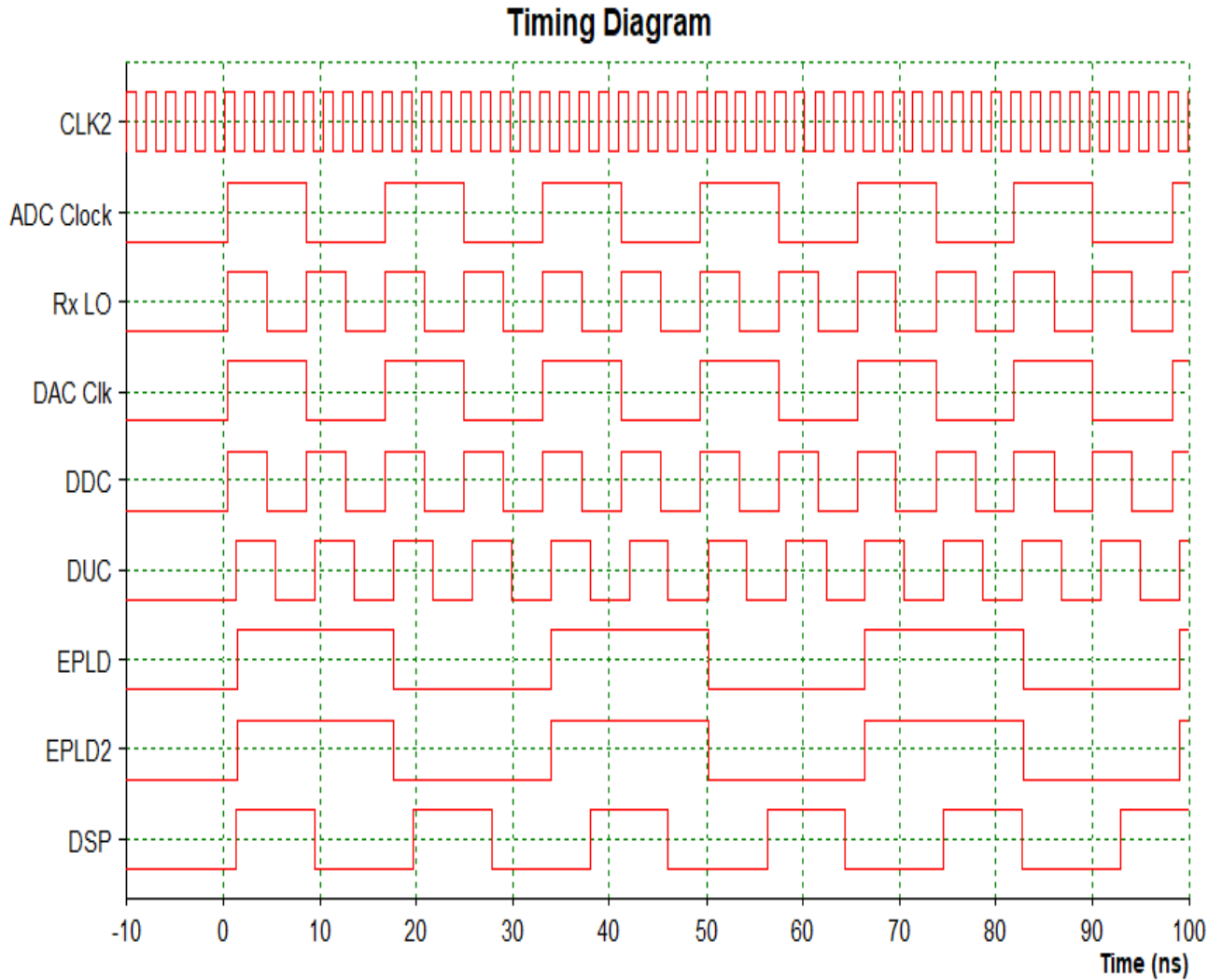


Рисунок 3.7 – Часові діаграми сигналів на виходах схеми

Результати моделювання надають інформацію про амплітудно-частотні характеристики (АЧХ) окремих вузлів в досліджуваній схемі, які є ключовими для оцінки її продуктивності. Амплітуда на АЧХ вимірюється у децибелах, а частота - у герцах.

Приклад АЧХ фазового шуму на виході OUT0 наведено на рисунку 3.8.

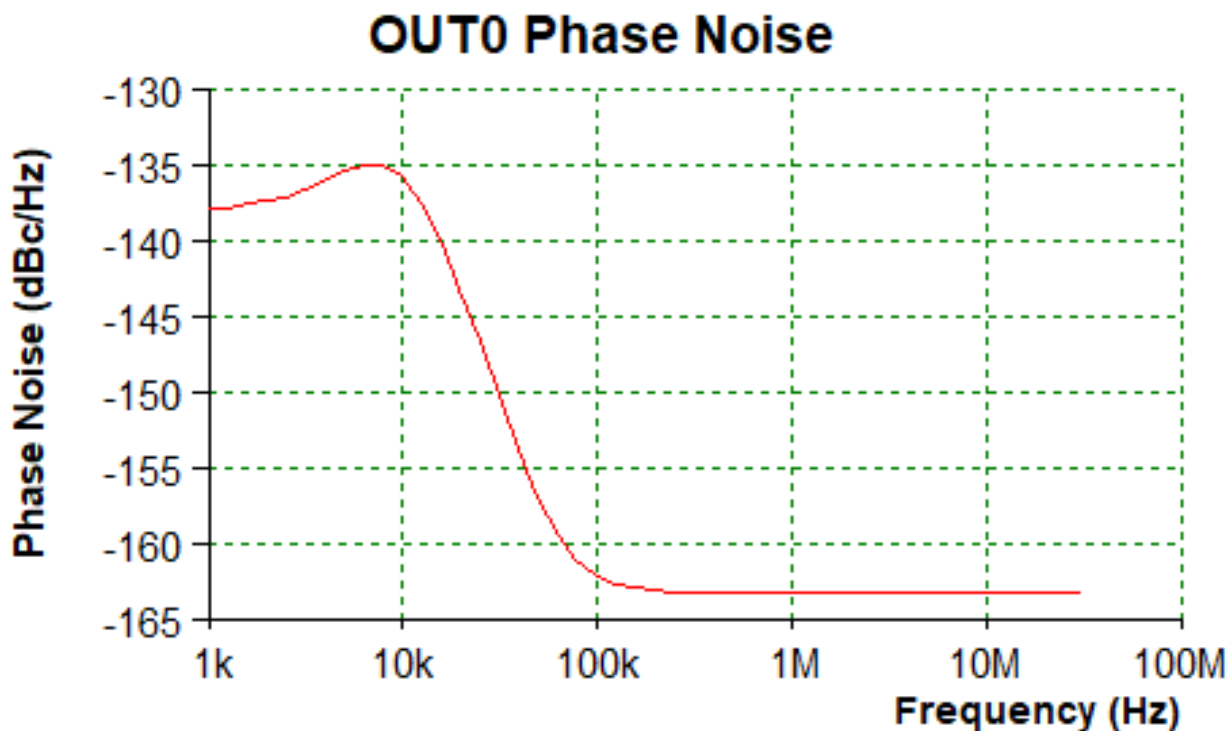


Рис. 3.8 – АЧХ фазового шуму на виході OUT0

3.2 Схема електрична структурна генератора тактових сигналів із мінімальним джитером на мікросхемі AD9540

Структурна схема генератора тактових сигналів з мінімальним рівнем фазового шуму - джитеру на базі мікросхеми AD9540 є електричною схемою, яка складається з різноманітних електронних компонентів та з'єднань між ними. Вона розроблена з метою забезпечення високої точності генерації тактових сигналів, яка досягається завдяки застосуванню мікросхеми AD9540.

Ця схема є надзвичайно важливою для різних технічних застосувань, де точність і стабільність тактових сигналів є ключовими показниками продуктивності.

Ми плануємо використовувати мікросхему AD9540 як джерело високостабільного сигналу опорної частоти.

Рисунок 3.9 ілюструє приклад застосування ІМС AD9540 згідно з [9]. За допомогою схеми на рисунку 16 можна отримати сигнал пониженої частоти в

каналі В, що досягається шляхом ділення високочастотного сигналу в каналі А націло.

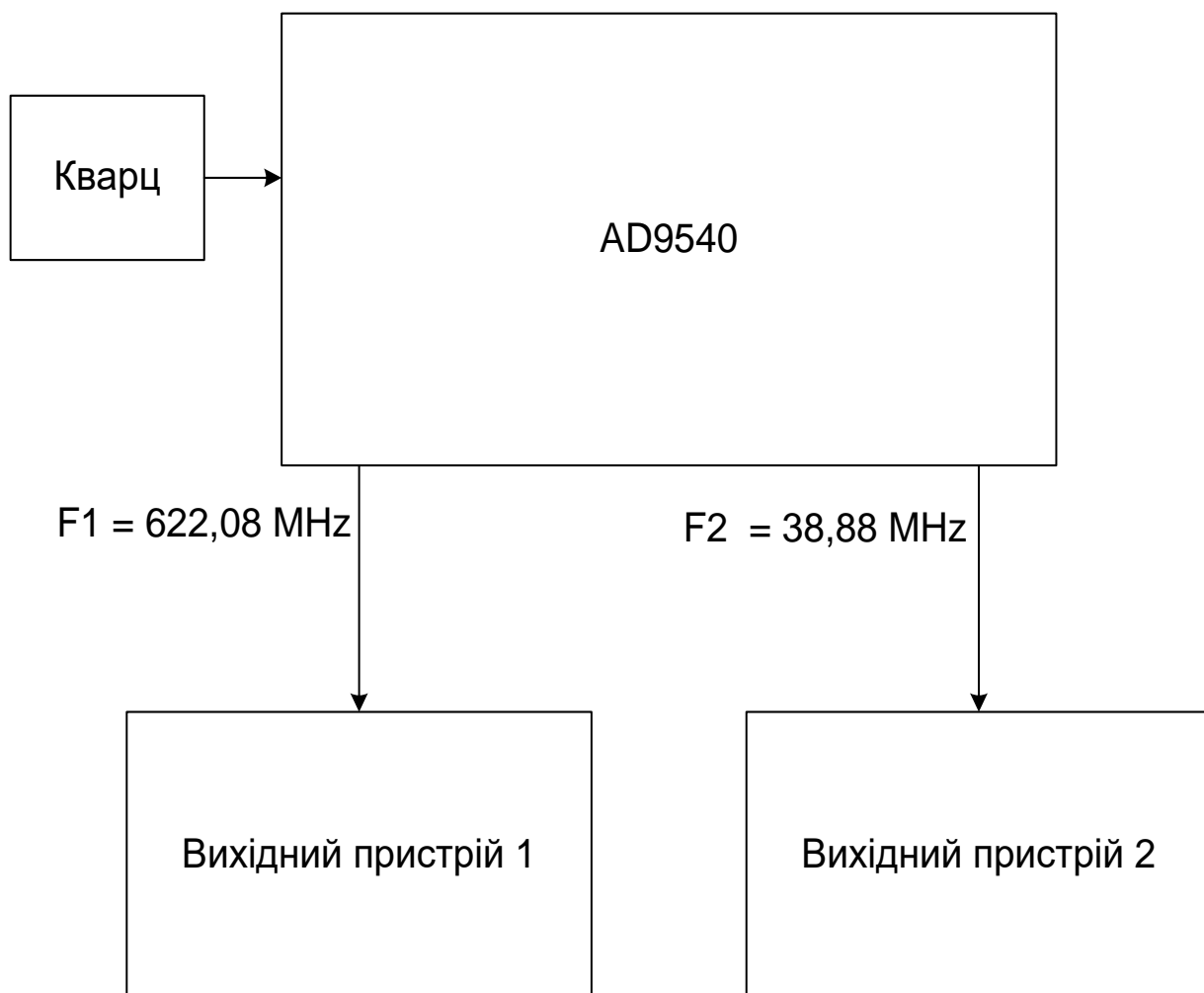


Рис. 3.9 – Застосування мікросхеми AD9540 в якості генератора опорних частот на 622,08 МГц та 38,88 МГц

Ми плануємо використовувати мікросхему AD9510 як вихідний каскад схеми генератора для формування та розподілу тактових сигналів по восьми каналах.

На рисунку 3.10 представлено приклад використання ІМС AD9510 як вихідного каскаду генератора тактових сигналів. Сигнали тактової частоти будуть надходити до таких блоків, як:

- аналого-цифровий перетворювач (ADC);
- цифро-аналоговий перетворювач (ЦАП);
- цифровий блок перетворення зі збільшенням частоти (DUC);

- цифровий блок перетворення зі зменшенням частоти (DDC).

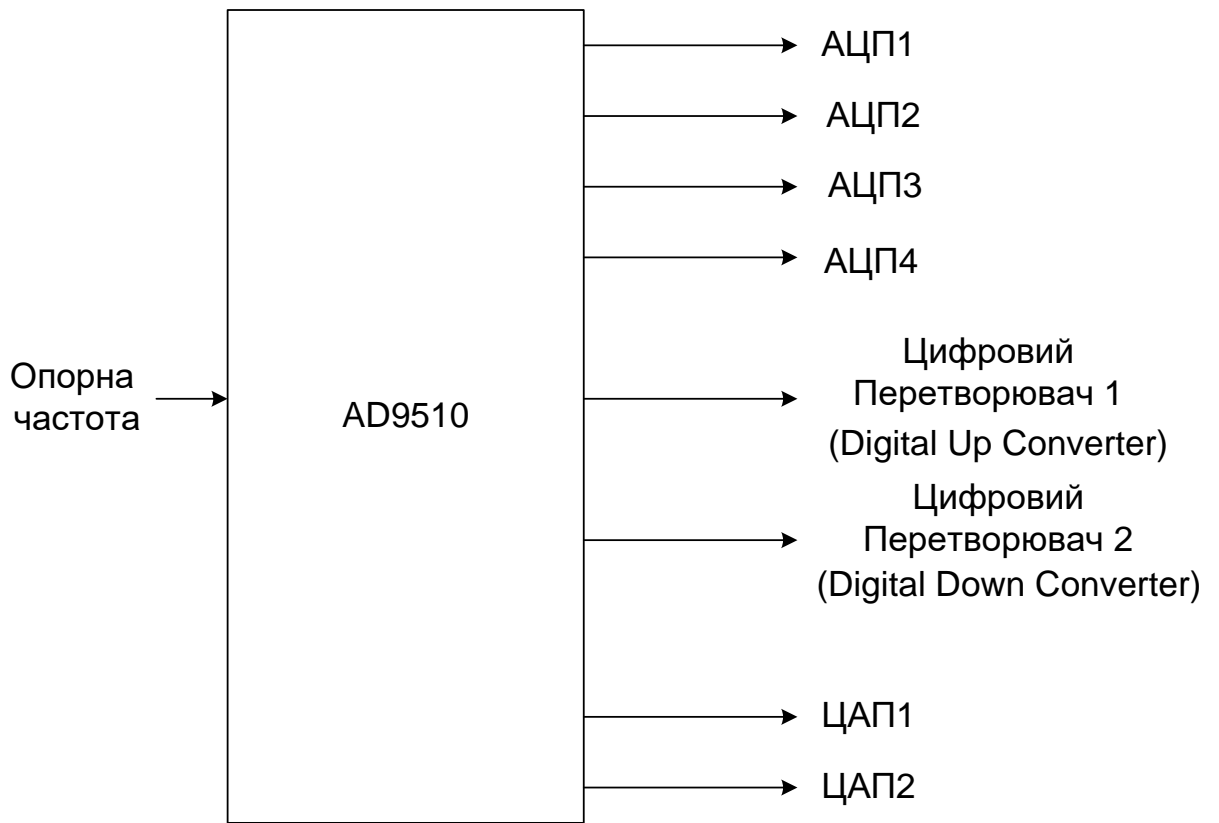


Рис. 3.10 – Застосування мікросхеми AD9510

У додатку А наведено схему електричну структурну генератора тактових сигналів з мінімальним тремтінням фази - джитером на мікросхемі AD9540. Основними блоками та вузлами цієї схеми є:

- блок генератора опорної частоти;
- блок формування та розподілу тактових сигналів;
- вузол інтерфейсу.

До блоку формування та розподілу тактових сигналів належать наступні вузли:

- вузол розподілу, що розподіляє сигнал опорної частоти до внутрішніх блоків генератора;
- схема ФАПЧ (фазового кола автоматичного під-налаштування), яка забезпечує автоматичну стабілізацію частоти сигналу;

- фільтр каналу зворотного зв'язку схеми ФАПЧ, що відфільтровує шум та спотворення, що можуть з'явитися на каналі зворотного зв'язку;
- генератор із управлінням напругою (ГУН), який забезпечує зміну напруги сигналу та регулювання частоти вихідного сигналу.

Конструктивно вузол розподілу та схема ФАПЧ належать до мікросхеми AD9510, яка відповідає за формування та розподіл тактових сигналів. За своєю чергою, генератор опорної частоти побудований на мікросхемі AD9540, яка виконує важливу роль в забезпеченні мінімального тремтіння фази - джитеру.

Схема електрична структурна блоку генератора опорної частоти була показана у додатку Б технічного звіту. На електричній схемі структурного блоку генератора опорної частоти продемонстровано різні компоненти та вузли, що включають:

- Кварцевий резонатор, який слугує джерелом опорної частоти;
- Дільник частоти на M , що ділить вхідну частоту на ціле число M ;
- Дільник частоти на N , який подібно до дільника на M ділить вхідну частоту на ціле число N ;
- Фазочастотний детектор, який порівнює фазу опорної частоти з фазою вихідного сигналу і виводить помилку фази;
- Зарядовий насос, який розрахований на збільшення або зменшення напруги на конденсаторі у ФАПЧ;
- ФНЧ - фільтр нижніх частот, що використовується для підсилення низькочастотної складової помилки фази, що надійшла з ФАПЧ;
- ГУН - генератор із управлінням напругою, що використовується для формування нової частоти, що буде виведена з генератора;
- Дільник частоти на R , який ділить нову частоту на ціле число R ;
- Драйвер виходу, який забезпечує необхідні рівні сигналу для використання наступними блоками;
- Цифровий синтезатор частоти, який відповідає за генерацію вихідної частоти з цифровим управлінням;

- Схему управління, яка відповідає за управління всіма блоками генератора опорної частоти;

- Послідовний інтерфейс, що використовується для обміну даними між генератором опорної частоти та іншими пристроями.

Вихід OUT0 генератора опорної частоти є вихідним сигналом для синхронізації (тобто як опорна частота) для блоку формування та розподілення тактових сигналів. В свою чергу, вихід OUT1 також може бути використаний для створення тактових сигналів, але перед використанням потребує підсилення та фільтрації в схемі споживача. Цей сигнал є результатом цифрового синтезу частоти (DDS), що дозволяє задавати будь-який коефіцієнт ділення.

Схема ФАПЧ використовується для автоматичного підлаштування частоти генератора до заданої опорної частоти. Фазочастотний детектор порівнює фазу вихідного сигналу з опорною фазою та генерує сигнал залежно від різниці фаз між ними. Зарядовий насос використовує цей сигнал для підлаштування частоти генератора. ГУН та ФНЧ використовуються як елементи зворотного зв'язку для забезпечення стабільності частоти генератора та підтримки низької рівнів шумів та джиттера. Кварцевий резонатор використовується як точний джерело опорної частоти для генератора.

3.3 Схеми електрична принципова генератора тактових імпульсів із мінімальним джиттером на мікросхемі AD9540

На схемі електричній принциповій генератора тактових імпульсів із мінімальним тремтінням фази – джиттером – на мікросхемі AD9540 можна побачити наступні елементи:

1. Кварцевий резонатор, який виконує функцію джерела опорної частоти.
2. ФНЧ (фільтр нижніх частот), який використовується для фільтрації шумів та перешкод на виході генератора.
3. ГУН (генератор управління напруги), який відповідає за створення напруги для керування частотою.

4. Фазочастотний детектор, який визначає різницю фаз між опорною частотою та вихідним сигналом.
5. Зарядовий насос, який використовується для підвищення частоти.
6. ФАПЧ (фазове автоматичне під-налаштування частоти) - схема, яка забезпечує стабільність частоти на виході генератора за рахунок зворотного зв'язку від ФНЧ та ГУН.

Ці елементи утворюють складну схему генератора тактових імпульсів із мінімальним тремтінням фази – джитером – на мікросхемі AD9540, яка дозволяє забезпечити високу точність та стабільність частоти на виході генератора.

В додатку В наведено схему електричну принципову генератора тактових імпульсів з мінімальним тремтінням фази, що відоме як джитер, на мікросхемі AD9540.

Генератор опорної частоти на базі мікросхеми AD9540 включає в себе зворотний зв'язок ФАПЧ, в якому застосовано фільтр нижніх частот (ФНЧ) та генератор із управлінням напругою (ГУН) на мікросхемі DA1. Фільтр нижніх частот складається з компонентів C2, R4 та C5. У зв'язку з тим, що схема ФАПЧ мікросхеми AD9540 аналогічна до схеми у мікросхемі AD9510, значення елементів C2, R4 та C5 відповідають значенням C8, R8 та C10 відповідно.

В якості джерела опорної частоти для мікросхеми формування та розподілу тактових сигналів DD2 (типу AD9510) використовується вихід OUT0 мікросхеми DD1. Кварцевий резонатор ZQ1 на 25 МГц підключений до виводів REFIN та /REFIN мікросхеми DD1. Ця частота є опорною для мікросхеми генератора AD9540.

Послідовний інтерфейс складається з чотирьох сигнальних ліній: лінії передачі даних, лінії прийому даних, лінії синхронізації та лінії дозволу передачі даних.

Основні мікросхеми пристрою, а саме AD9540 та AD9510, з'єднані між собою за допомогою цього ж серійного інтерфейсу. Крім того, генератор

тактових імпульсів з'єднаний з зовнішнім модулем управління також через цей інтерфейс.

Мікросхема AD9510 може виконувати різні функції, пов'язані з формуванням та розподілом тактових сигналів. Зокрема, вона може бути використана як генератор тактових сигналів зі стабільною частотою, а також як розподільник тактових сигналів до різних компонентів системи.

Мікросхема AD9510 має вісім вихідних каналів, які можна налаштувати на видачу тактових сигналів з різними частотами та фазами. Ці виходи можуть бути використані для синхронізації роботи складних систем на основі АЦП, ЦАП та драйверів дисплеїв на рідких кристалах.

Вихідні сигнали мікросхеми AD9510 можуть бути доступні на виходах OUT0 – OUT7 та їх інвертованих видах /OUT0 – /OUT7. Ці виходи зазвичай з'єднуються зі зовнішньою системою через роз'єднання X1.

Джиттер - це неперіодичні відхилення частоти або фази сигналу від його ідеальної форми. Чим менший рівень джиттеру, тим більш точним буде сигнал і тим менше буде його спотворень.

У даному випадку, якщо генератор AD9540 має на виході джиттер величиною до 0,7 пс, це означає, що опорна частота для мікросхеми AD9510 буде досить точною та стабільною. Таким чином, можна забезпечити високу точність та стабільність вихідних сигналів мікросхеми AD9510, що є важливим для правильної синхронізації складних систем на основі АЦП, ЦАП та інших елементів. На виході ІМС AD9510 джиттер не перевищує 1 пс.

Так, малий рівень джиттеру на виході мікросхеми AD9510 дозволяє створювати високоточні системи збирання інформації від аналогових датчиків, а також утворювати стійкі високошвидкісні цифрові канали прийому-передачі даних. Джиттер є важливим параметром у багатьох застосуваннях, де необхідно забезпечити стабільну та точну роботу системи. Наприклад, високоточні системи телекомунікацій, медичні прилади, наукові дослідження та багато інших застосувань вимагають мінімального рівня джиттеру для забезпечення точності та стабільності роботи системи.

Мікросхема AD9510 включає в себе фазово-авто-під-налаштувальне коло (ФАПЧ), яке використовує фільтр нижніх частот, побудований з елементів C8, R8 та C10. Крім того, в коло зворотного зв'язку включений генератор із управлінням напругою (ГУН) на мікросхемі DA2.

У схемі генератора тактових сигналів з мінімальним тремтінням фази (джитером), мікросхема AD9540 живиться з трьох різних джерел напруги. Канал плюс 5 В призначений для живлення вузла зарядового насосу схеми ФАПЧ ІМС DD2 типу AD9510 та живлення обох ГУН - DA1 та DA2.

Канал «Плюс 3,3 В» використовується для живлення послідовного інтерфейсу та вузла зарядового насосу мікросхеми DD1 типу AD9540, а також для живлення ядра мікросхеми AD9510. Канал «Плюс 1,8 В» призначений для живлення ядра мікросхеми AD9540.

3.4 Аналіз застосованої елементної бази

Інтегральна мікросхема AD9540 є потужним генератором тактових імпульсів з частотою, що досягає 655 МГц. Ця мікросхема забезпечує дуже низький рівень джитера, менше 0,7 пс в широкій смузі частот. Основними компонентами мікросхеми є цифровий синтезатор частоти DDS та коло ФАПЧ. Для управління мікросхемою використовується послідовний інтерфейс SPI. Генератор AD9540 має наступні основні параметри та характеристики:

- тремтіння фази (джитер) менше 0,7 пс;
- швидкість передачі послідовного інтерфейсу 25 Мб/с;
- фазовий шум при зсуві 1 кГц менше мінус 135 дБ;
- динамічний діапазон на частоті 160 МГц (зсув 100 кГц) 80 дБ;
- можливість встановлювати 8 програмних профілів фази/частоти;
- диференціальний вихід CML до 655 МГц (сумісний із PECL – логікою);
- фазовий детектор до 200 МГц;
- наявність схеми підтвердження «захвату» кола ФАПЧ.

AD9540 є гнучким генератором часу та частоти, який може бути використаний в різноманітних застосуваннях, де необхідно забезпечити точність та стабільність сигналу.

На рисунку 3.11-а зображено генератор із двома незалежними вихідними сигналами, які мають однакову частоту та довільний зсув фази. Це може бути корисно в деяких застосуваннях, наприклад, у радіохвильових системах, де потрібно забезпечити фазову синхронізацію сигналів.

На рисунку 3.11-б зображено генератор із двома вихідними сигналами, частоти яких мають довільне (не ціло-числене) співвідношення. Це може бути корисно в застосуваннях, де потрібно забезпечити точне відношення частот між двома сигналами, наприклад, у супутниковій комунікації, де потрібно забезпечити точну синхронізацію між сигналами.

У обох випадках AD9540 забезпечує точність та стабільність сигналу за допомогою свого фазового детектора та схеми підтвердження «захвату» кола ФАПЧ. Крім того, AD9540 має ряд додаткових параметрів та характеристик, які забезпечують високу якість сигналу, таких як низьке тремтіння фази (джиттер) та фазовий шум.

У першому варіанті застосування мікросхеми генератора AD9540 (зображеному на рисунку 3.11-а) використовується внутрішнє джерело опорної частоти з кварцевим резонатором, що має частоту 25 МГц.

У другому варіанті (зображеному на рисунку 3.11-б) опорну частоту отримують від зовнішнього джерела.

Використання першого варіанту дозволяє отримати два незалежні вихідні сигнали з однаковою частотою та довільним зсувом фази, що може бути корисним у деяких додатках.

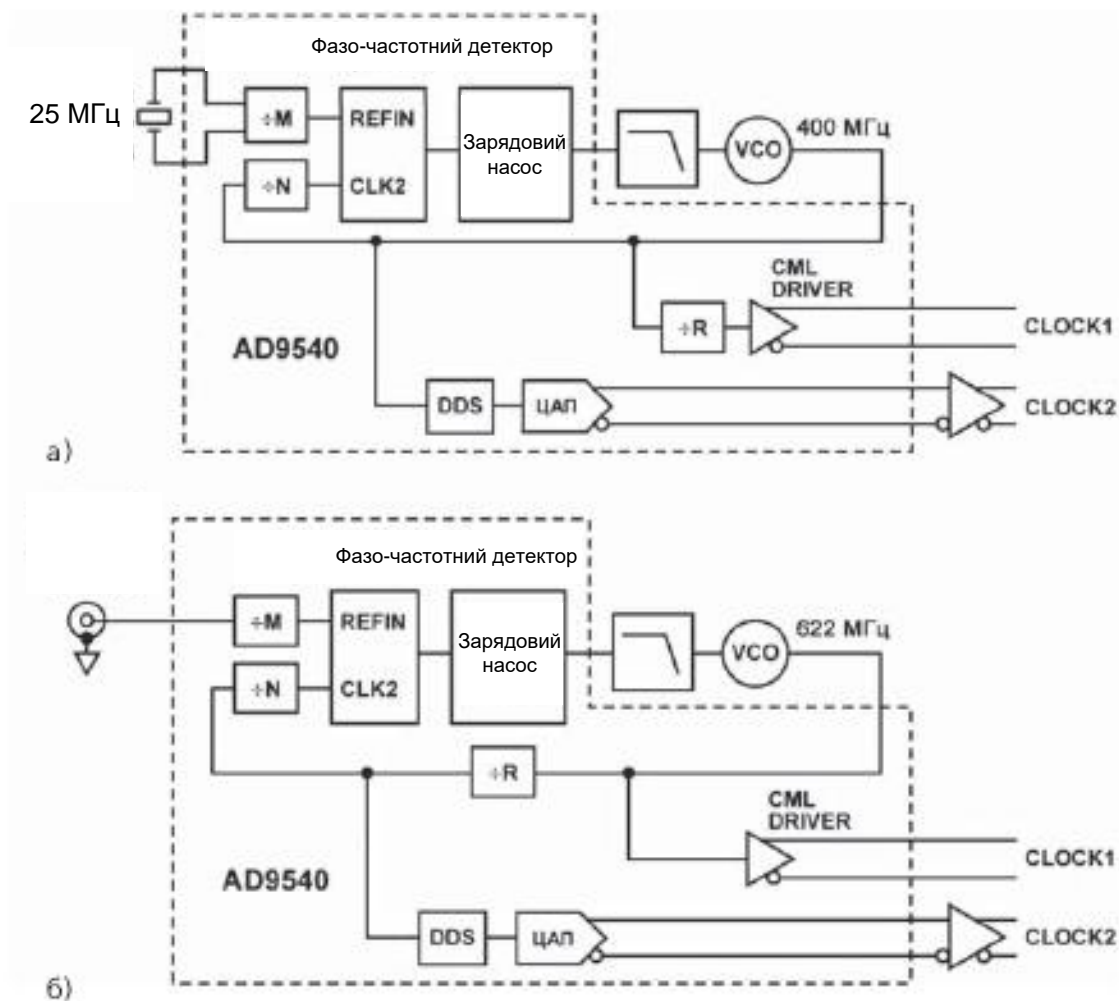


Рисунок 3.11 – Варіанти застосування мікросхеми AD9540:

- а) генератор двох сигналів однієї частоти; б) генератор двох сигналів з довільним співвідношенням частот

Мікросхема AD9510 є ефективним засобом для генерації, формування та розподілу тактових сигналів з частотою до 1,2 ГГц [9].

Вона має вісім незалежних вихідних каналів тактових сигналів, які включають чотири канали LVPECL (LowVoltagePositiveEmitterCoupledLogic - низьковольтна позитивна логіка із емітерними зв'язками) на частоту до 1,2 ГГц та чотири програмовані канали LVDS/CMOS (LowVoltage Differential Signaling/Complimentary Metal-Oxide-Semiconductor - низьковольтний диференціальний сигнал/сигнал компліментарної метал-оксид-напівпровідникової логіки) на частоти 800 МГц/250 МГц.

Мікросхема AD9510 була спеціально розроблена для використання в вузлах тактування високошвидкісних АЦП/ЦАП та системи в цілому [9].

Мікросхема AD9510 має характеристики, що включають менше 1 пс джиттеру, можливість управління часовими параметрами тактування, високу роздільну здатність та зменшення кількості елементів системи. Вона містить генератор з ФАПЧ на частоту до 1,6 ГГц, 8 програмованих дільників частоти з коефіцієнтами ділення від 1 до 32 та додатковий джиттер на каналах LVPECL і LVDS/CMOS.

Схема включає два генератори з управлінням напругою DA1 та DA2.).

- Перша мікросхема ГУН (DA1) з моделі VCO190-630T від фірми Sirena пропонує вихідну частоту від 600 до 660 МГц, напругу регулювання в діапазоні від 0,5 до 4,5 В та рівень фазового шуму на частоті вхідного сигналу 100 Гц, що складає мінус 132 дБ.

- Друга мікросхема ГУН (DA2) з моделі VCO190-490T також від фірми Sirena має вихідну частоту від 482 до 498 МГц, напругу регулювання в діапазоні від 1,0 до 4,0 В та рівень фазового шуму на частоті вхідного сигналу 100 Гц, що складає мінус 135 дБ.

3.5 Моделювання роботи схеми у програмі ADIsimCLK

Проведемо моделювання проекту в програмі ADIsimCLK з використанням мікросхеми AD9510 для формування та розподілу тактових сигналів.

Після запуску проекту та виклику діалогового вікна Tutorial, ми отримуємо параметри вузлів та елементів схеми блоку формування та розподілу тактових сигналів, які зображені на рисунку 3.12.

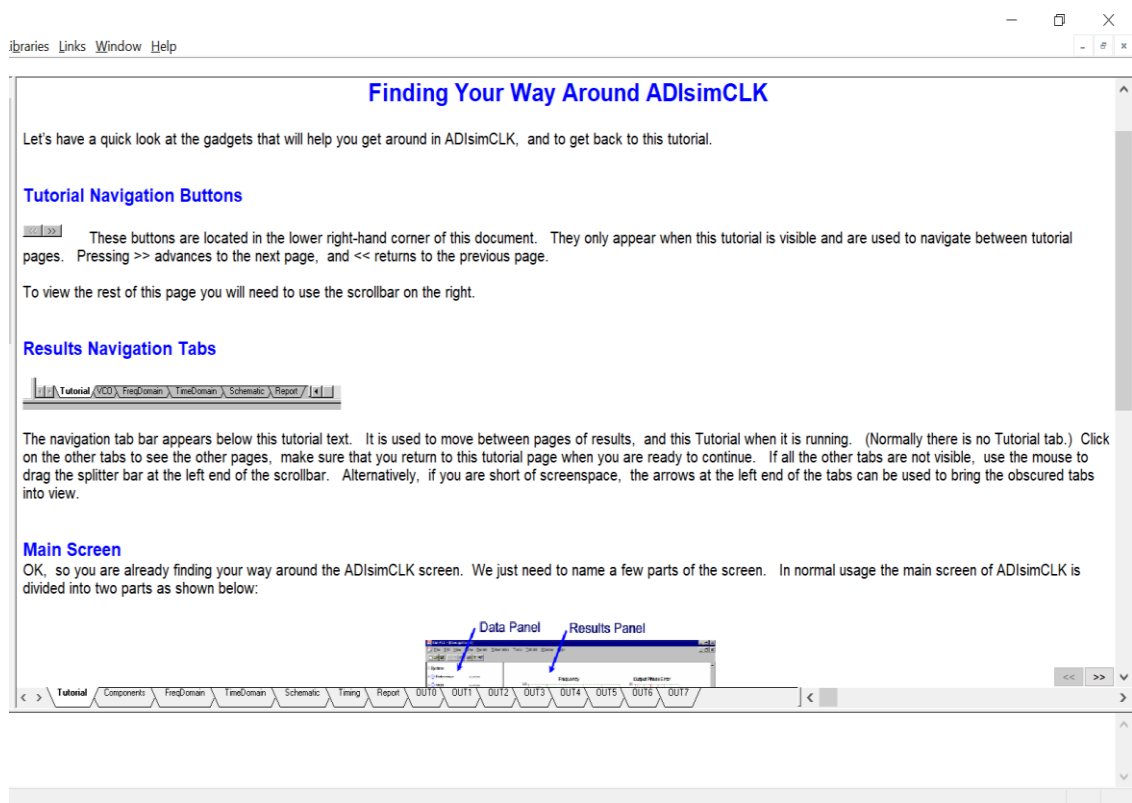


Рис. 3.12 – Результати роботи меню Tutorial

Під час проектування отримані наступні результати:

- частота опори, або частота синхронізації, складе 30,72 МГц;
- центральна вихідна частота вузла ФАПЧ дорівнюватиме 491,52 МГц;
- для кола зворотного зв'язку вузла ФАПЧ буде використаний ГУН типу VCO190–490T;
- вхідна напруга ГУН при відхиленні частоти $\Delta F = 0$ становитиме 2,50 В;
- коефіцієнт девіації частоти складе 25,0 кГц/В;
- резистор зарядового насосу у колі фазового детектора CPRset матиме значення 5,10 кОм;
- номінальний струм зарядового насосу в колі ФАПЧ буде 3,00 мА;
- ширина смуги проникнення фільтру нижніх частот в колі зворотного зв'язку ФАПЧ становитиме 10,0 кГц;
- граничний фазовий кут ФАПЧ складе 45 градусів;
- полюс характеристики ФАПЧ дорівнюватиме 24,1 кГц;
- нуль характеристики ФАПЧ буде 4,14 кГц;

- величина ємності конденсатора C8 вузла фільтра ФАПЧ становитиме 788 пФ (за попереднім значенням);
- величина резистора R8 вузла фільтра ФАПЧ буде 10,1 кОм (за попереднім значенням);
- величина резистора C10 вузла фільтра ФАПЧ складе 3,80 нФ (за попереднім значенням);
- сигнал CLK2 матиме такі параметри: частота 491,52 МГц, тип сигналу – синусоїда, розмах амплітуди – 648мВ;
- Для виходів OUT0 - OUT3, параметри вихідного тактового сигналу мають наступні значення: частота 61,44 МГц або 122,88 МГц для тактування АЦП та ЦАП, або до 1,200ГГц для сигналу LVPECL; амплітуда сигналу становить 0,780 В.
- Для виходів OUT4 - OUT7, параметри вихідного тактового сигналу мають наступні значення: частота 30,72 МГц або 122,88 МГц для тактування АЦП та ЦАП, або до 800 МГц для сигналу LVDS; вихідний струм становить 3,50 мА.

Після аналізування результатів роботи у меню Tutorial переходимо до активації меню Components (див. Рис. 3.13).

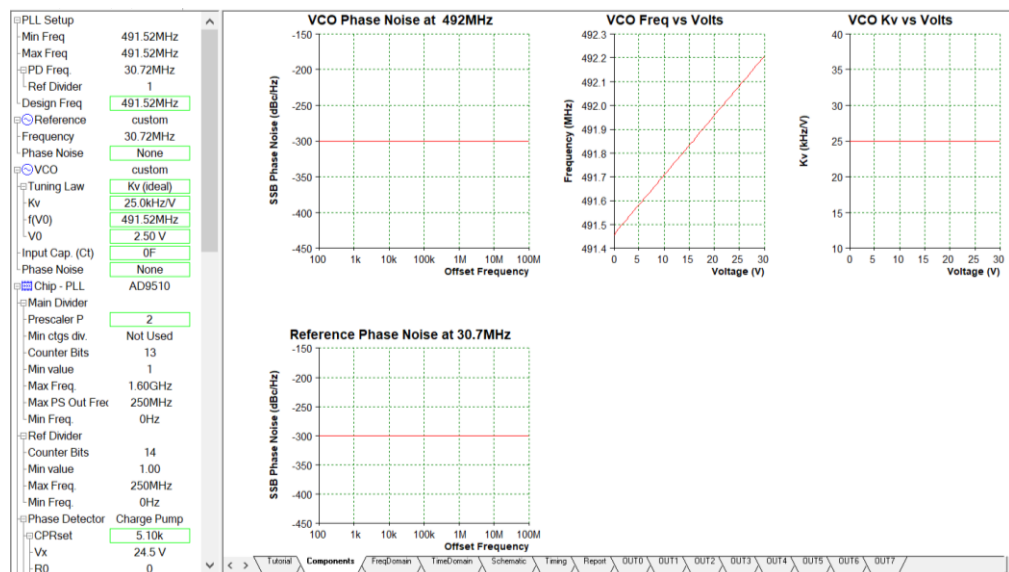


Рис. 3.13 – Результат роботи в меню Components

Після завершення роботи з Tutorial меню, переходимо до Components і визначаємо рівень фазового шуму наступним чином:

- для опорної частоти 30,72 МГц рівень фазового шуму становить мінус 300 дБн/Гц (або мінус 300 децибел при відхиленні частоти від несучої частоти 30,72 МГц);
- для вихідної частоти 491,52 МГц рівень фазового шуму становить мінус 300 дБн/Гц. Далі, у меню FreqDomain можна переглянути фазо-частотну та амплітудно-частотну характеристики фільтра нижніх частот, який використовується у зворотному зв'язку ФАПЧ (див. Рис. 3.14).

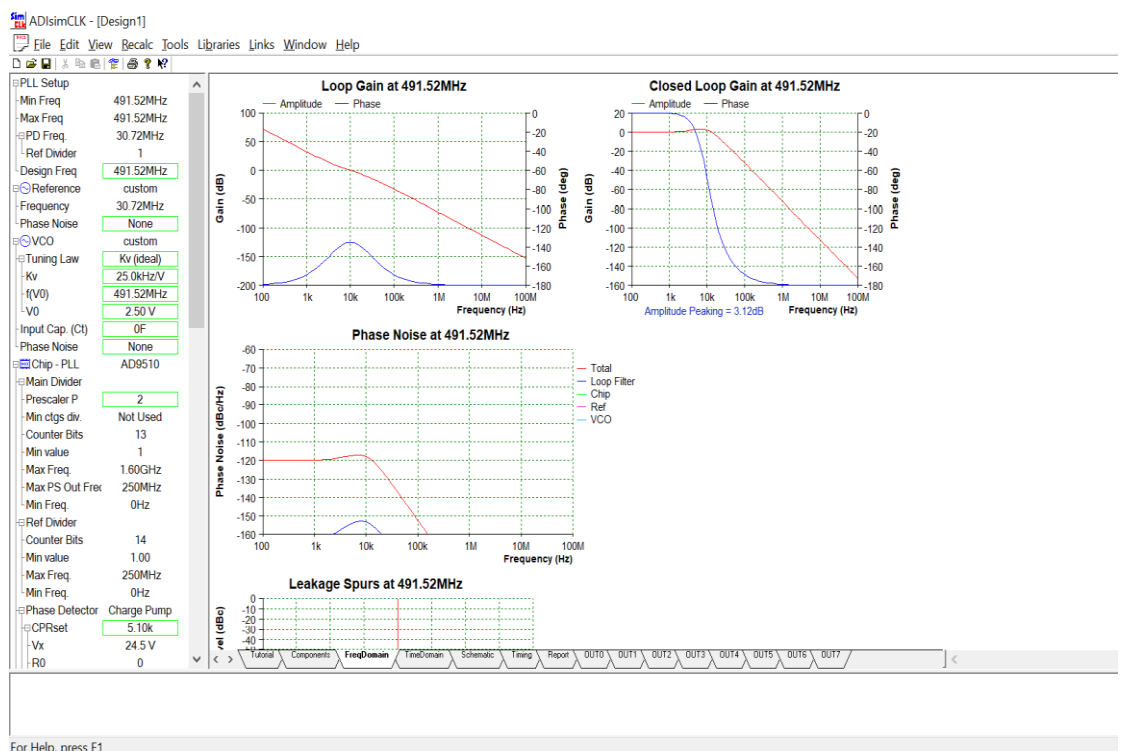


Рис. 3.14 – Результат роботи у меню FreqDomain

У меню TimeDomain (зображеному на рисунку 3.15) можна отримати характеристики схеми ФАПЧ в часовому домені, а саме:

- швидкість налаштування на номінальну частоту ГУН 491,52 МГц;
- залежність фазової помилки від часу при налаштуванні на номінальну частоту 491,52 МГц;
- похибка налаштування на номінальну частоту;
- залежність величини вихідного струму фазового детектора від часу.

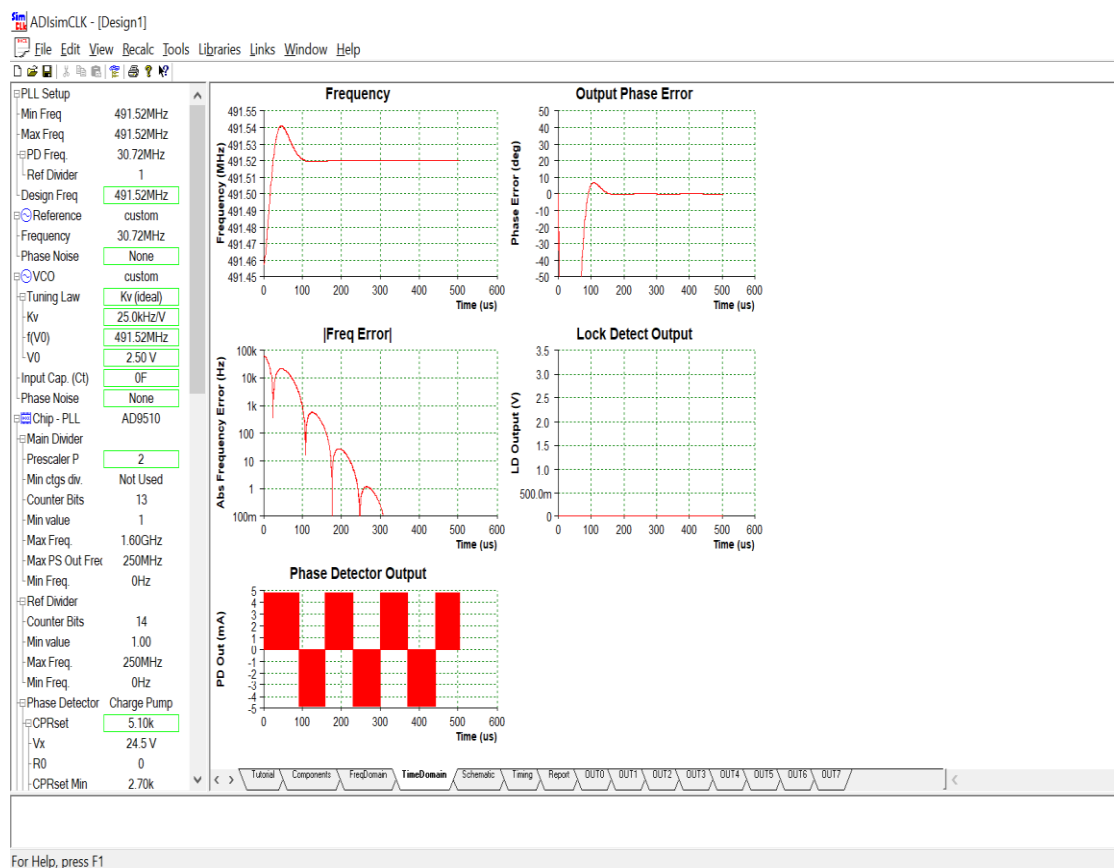


Рис. 3.15 – Результати проектування у вікні TimeDomain

Після відкриття меню Schematic доступна принципова електрична схема ФАПЧ блоку формування та розподілу тактових сигналів, яка є базовою для створення електричної принципової схеми генератора тактових сигналів з мінімальним джитером на мікросхемі AD9540.

В меню Timing можна переглянути часові діаграми тактових сигналів, що подаються на виходах мікросхеми AD9510 (див. Рис. 3.8).

Результати моделювання роботи електричної принципової схеми надходять через меню Report, де можна ознайомитися з параметрами сигналів на виходах OUT0 - OUT3, наведених на рисунку 3.16.

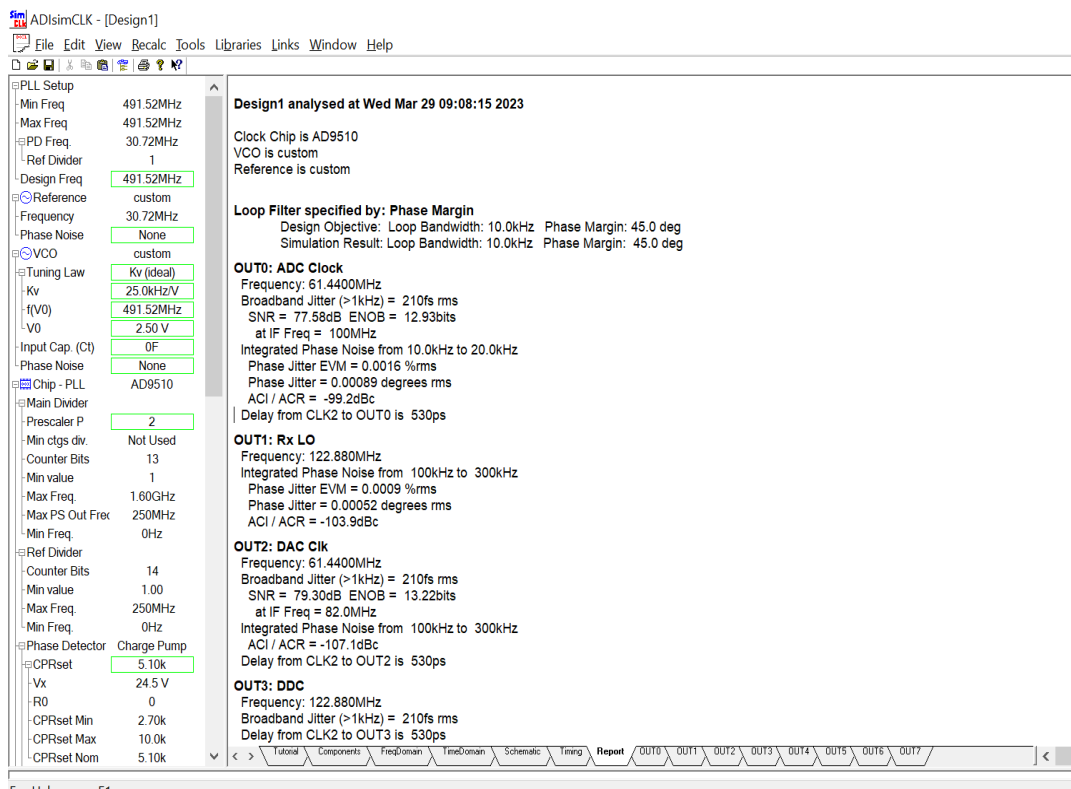


Рис. 3.16 – Меню Report: параметри сигналів на виходах OUT0 – OUT3

На виході OUT0, згідно результатів моделювання, тактовий сигнал має такі характеристики:

- частота сигналу - 61,440 МГц;
- середньоквадратична часова величина джитеру в усіх частотних діапазонах не перевищує 0,210 пс;
- відношення сигнал/шум (SNR) на частоті 100 МГц складає 77,58 дБ;
- точність перетворення сигналу АЦП на фоні шуму (ENOB) становить 12,93 біт (для 14-бітового перетворення);
- відносна середньоквадратична (RMS) величина фазового джитеру (EVM) у частотному діапазоні від 10 кГц до 20 кГц дорівнює 0,0016%;
- середньоквадратична величина у кутових величинах фазового джитеру в частотному діапазоні від 10 кГц до 20 кГц становить 0,00089 градуса;
- рівень власного шуму на несучій частоті складає мінус 99,2 дБ;
- затримка сигналу OUT0 відносно сигналу CLK2 дорівнює 530 пс;
- використовується вихід для синхронізації АЦП.

На виході OUT1 після моделювання отримано тактовий сигнал з наступними параметрами:

- Частота сигналу складає 122,880 МГц.
- Відносна середньоквадратична величина фазового джитеру в діапазоні частот від 100 кГц до 300 кГц становить 0,0007%.
- Середньоквадратична величина фазового джитеру в кутових одиницях в діапазоні частот від 10 кГц до 20 кГц становить 0,00038 градусів.
- Рівень власних шумів на несучій частоті становить -106,5 дБ.

Після моделювання, на виході OUT2 отримали такі параметри тактового сигналу:

- частота сигналу дорівнює 61,440 МГц;
- використовується як сигнал для синхронізації ЦАП;
- середньоквадратична величина часового джитеру в усій смузі частот не перевищує 0,210 пс;
- відношення сигнал/шум (SNR) на частоті 82 МГц дорівнює 79,30 дБ;
- точність перетворення сигналу ЦАП на фоні шуму (ENOB) складає 13,22 біта для 14-бітового перетворення;
- рівень власних шумів на несучій частоті складає мінус 109,9 дБ;
- затримка сигналу OUT2 відносно сигналу CLK2 дорівнює 530 пс.

На виході OUT3 після моделювання отримано такий сигнал:

- частота сигналу дорівнює 122,880 МГц;
- середньоквадратичне відхилення часу (джиттер) в межах всієї смуги частот не перевищує 0,210 пс;
- затримка сигналу OUT3 відносно сигналу CLK2 становить 530 пс.

У меню "Report" також можна знайти параметри сигналів на виходах OUT4–OUT7, а також таблицю, що містить інформацію про фазовий шум вузла ФАПЧ блоку формування та розподілу тактових сигналів (див. Рис. 3.17).

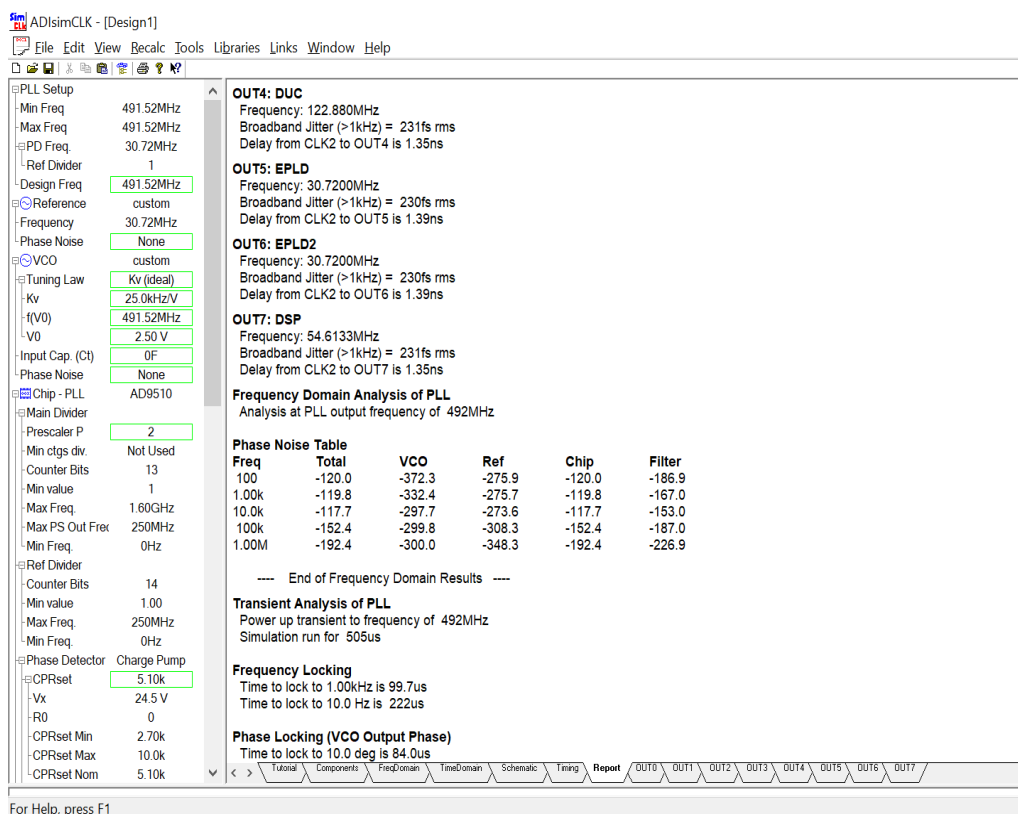


Рис. 3.17 - Меню Report: параметри сигналів на виходах OUT4 – OUT7 і таблиця фазового шуму для різних вузлів схеми ФАПЧ

У меню "Report" на рисунку 3.17 представлені параметри сигналів, що надходять на виходи OUT4-OUT7. Зокрема, на виході OUT4 зафіксовано частоту 122,880 МГц, часову величину джитеру 0,231 пс та затримку сигналу відносно сигналу CLK2 у величині 1,35 нс.

На виходах OUT5 та OUT6 частота становить 30,720 МГц, часова величина джитеру - 0,230 пс, а затримка сигналу відносно сигналу CLK2 - 1,39 нс. На виході OUT7 частота становить 54,6133 МГц, часова величина джитеру - 0,231 пс, а затримка сигналу відносно сигналу CLK2 - 1,35 нс.

На рисунку 3.18 представлений результат моделювання тактового сигналу на виході OUT0. Можна побачити, що сигнал має період 8,192 мкс (частота 122,880 МГц) та часову величину джитеру 0,231 пс. Також на графіку зображена форма сигналу та його спектральна щільність потужності.

Такі дані про параметри сигналів та фазовий шум допомагають аналізувати якість роботи схеми ФАПЧ та планувати можливі покращення.

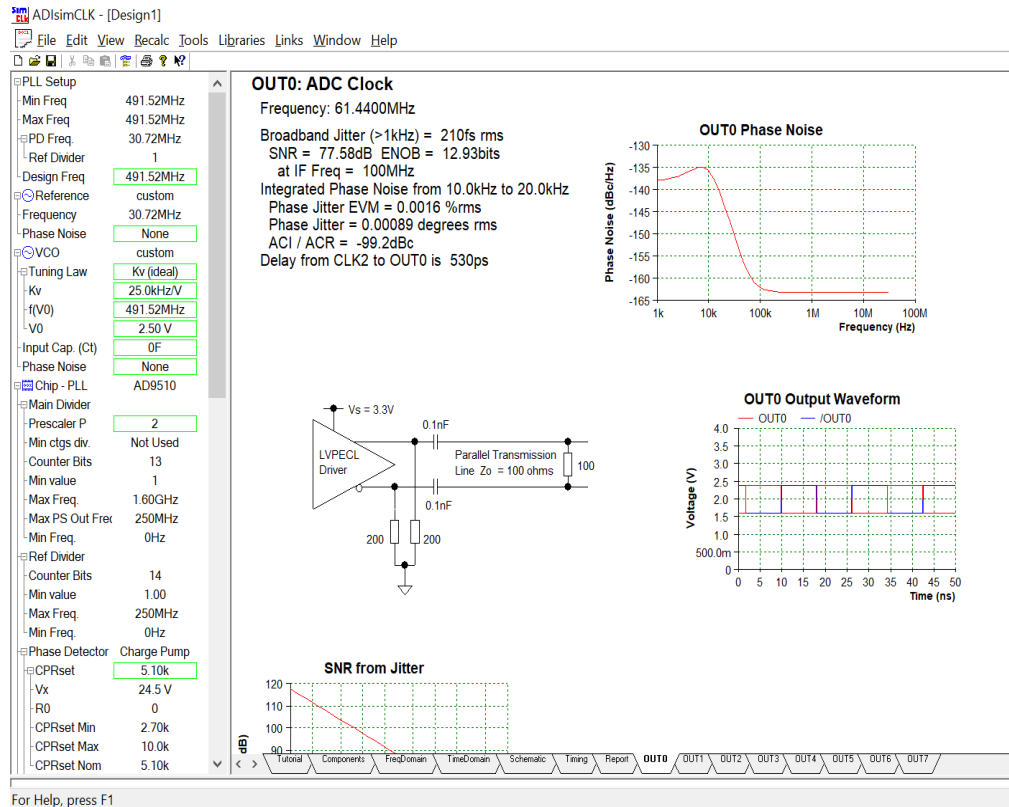


Рис. 3.18 – Результат роботи в меню OUT0

Для отримання реалістичної моделі роботи схеми у меню Tutorial необхідно провести налаштування параметрів моделювання.

Зокрема, необхідно вказати входні параметри для схеми, такі як входню частоту інформаційного сигналу та рівень сигналу. Також можна вибрати тип шуму та його рівень.

Для отримання реалістичних результатів моделювання необхідно врахувати вплив різних факторів, які можуть впливати на роботу схеми. Наприклад, можна врахувати неідеальність елементів схеми, такі як опорні резистори та конденсатори, а також вплив температури на параметри схеми.

Після налаштування параметрів моделювання необхідно запустити процес моделювання та проаналізувати результати. Зазвичай, для отримання найбільш реалістичних результатів моделювання необхідно проводити декілька ітерацій та вносити необхідні зміни в параметри схеми.

3.6 Отримання уточненої моделі роботи схеми

Після запуску програми уточнення моделі будуть отримані параметри та характеристики сигналів, які більш точно відображають роботу генератора

тактових імпульсів на мікросхемі AD9540, з врахуванням мінімального тремтіння фази, відомого як джитер.

На рисунку 3.19 зображені реальні залежності фазового шуму від частоти для генератора управління тактовими імпульсами та схеми ФАПЧ в цілому. Порівнюючи ці залежності з варіантом моделювання, показаним на рисунку 3.14, можна помітити, що величина фазового шуму збільшилася, при цьому вплив фільтра зворотного зв'язку ФАПЧ на фазовий шум став менш помітним.

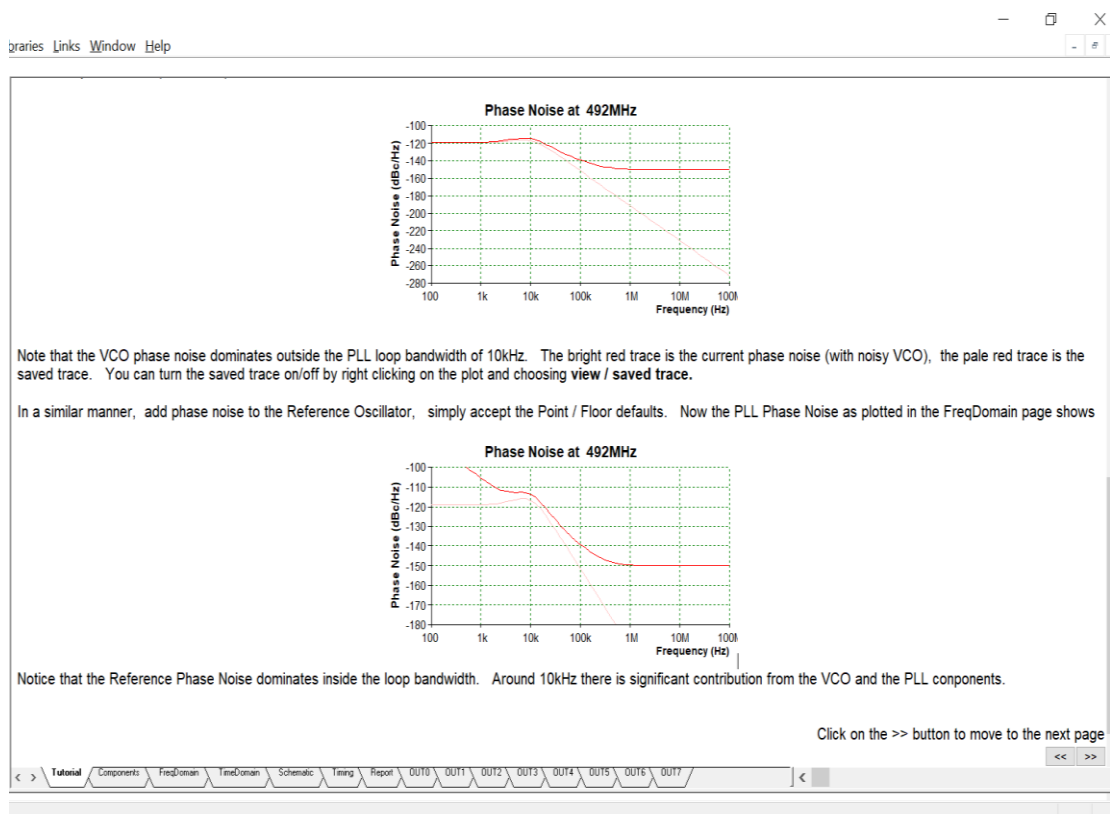


Рис. 3.19 – Реальні характеристики фазового шуму для ГУН та схеми ФАПЧ в цілому

На рисунку 3.20 наведено уточнені параметри вихідного тактового сигналу OUT0.

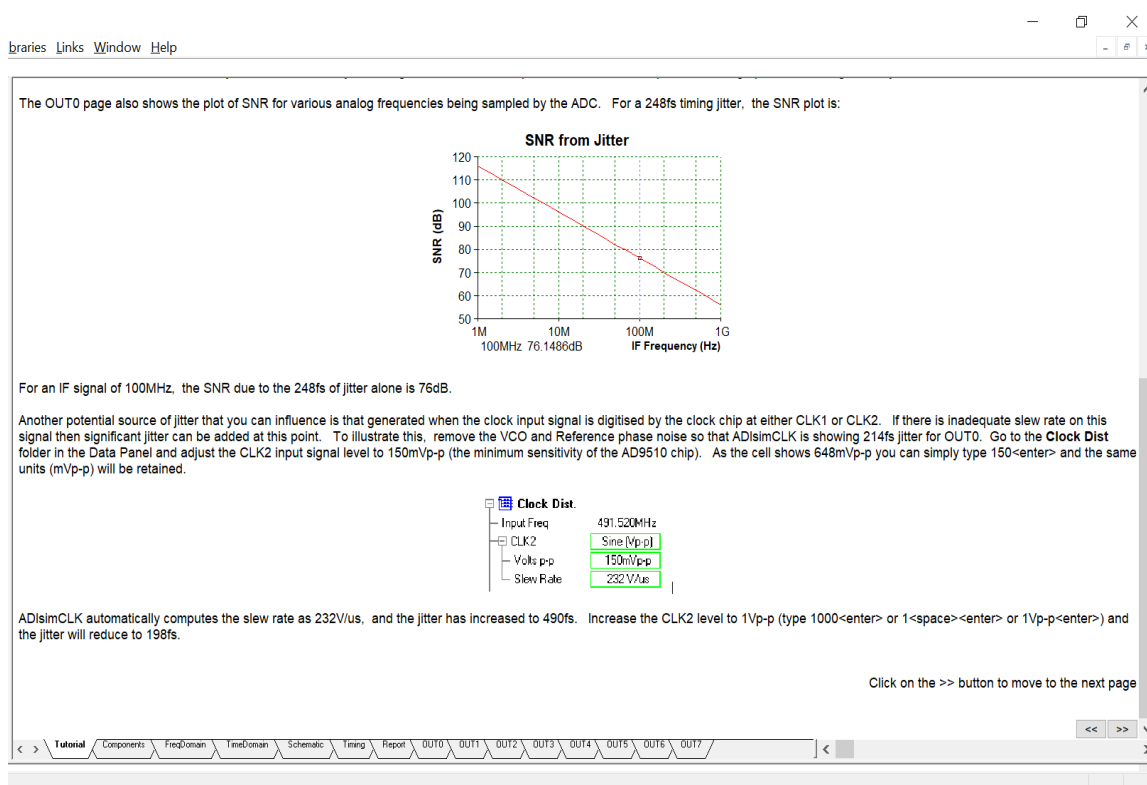


Рис. 3.20 – Результат уточнення моделювання сигналу OUT0

Після покращення моделі ми отримали детальну інформацію про параметри сигналу OUT0, який є результатом роботи генератора тактових імпульсів з мінімальним джиттером.

Зокрема, частота сигналу становить 61,440 МГц, середньоквадратична часова величина джиттеру у всій смузі частот не перевищує 0,401 пс, а відношення сигнал/шум (SNR) на частоті 100 МГц дорівнює 71,97 дБ.

Точність перетворення сигналу АЦП на фоні шуму (ENOB) складає 12,00 біта (для 14-бітового перетворення) на частоті 100 МГц, а середньоквадратична величина фазового джиттеру (EVM) в смузі частот від 10 кГц до 20 кГц складає 0,0025%.

Середньоквадратична величина у кутових величинах фазового джиттеру в смузі частот від 10 кГц до 20 кГц складає 0,001 кутового градуса, а рівень власних шумів на несучій частоті складає мінус 94,9 дБ.

Затримка сигналу OUT0 відносно сигналу CLK2 дорівнює 530пс.

Однак, в результаті покращення моделі, джиттер дещо погіршив відношення сигнал/шум, що зменшує роздільну здатність АЦП.

Крім того, фазовий шум на інших виходах тактових сигналів теж збільшився, а характеристика фазового шуму на виході OUT1 набула додаткової нелінійності в області верхніх частот, що представлено на рисунку 3.21.

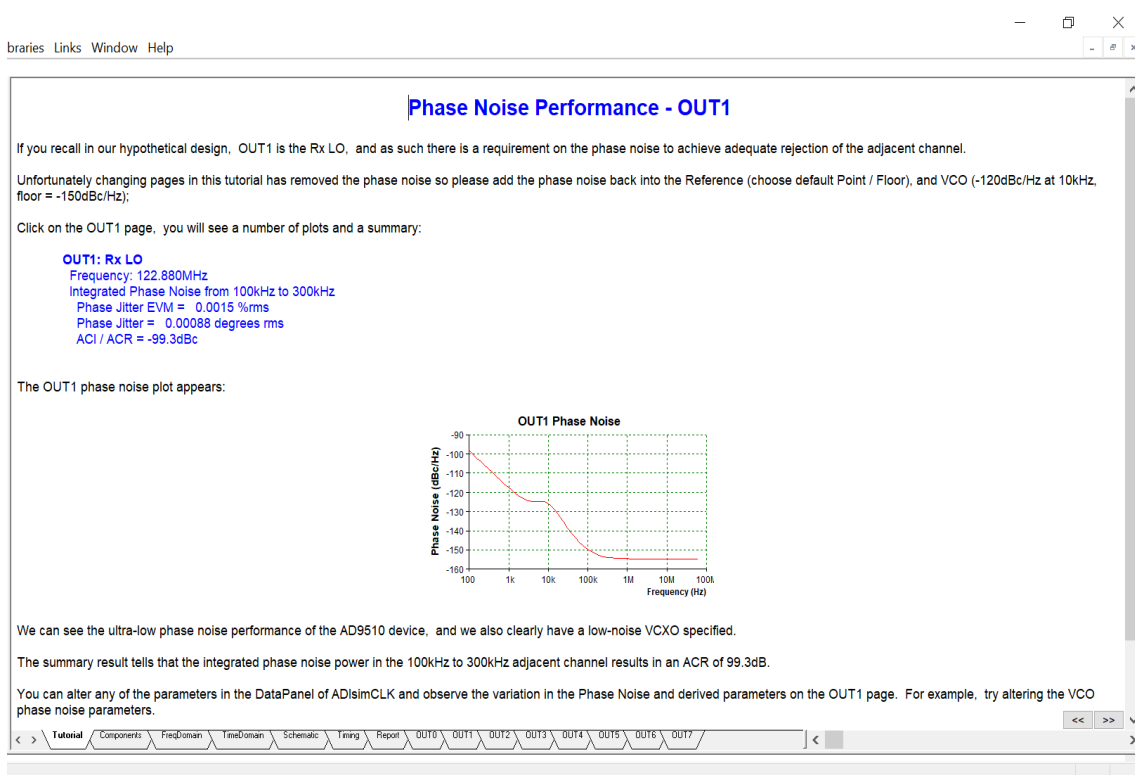


Рис. 3.21 – Характеристика фазового шуму на виході OUT1 за результатами уточнення моделі

Уточнені параметри сигналу OUT1 включають:

- частоту 122,880 МГц;
- смугу частот для визначення інтегрованого шуму ФАПЧ від 100 кГц до 300 кГц;
- відносну величину джиттеру 0,0015%;
- кутову величину джиттеру 0,00088 градуса;
- рівень шуму на несучій частоті мінус 99,3 дБ.

Аналогічно, такі уточнені параметри визначають для тактових сигналів OUT0 – OUT7. Далі, необхідно виконати оптимізацію фільтра нижніх частот в колі зворотного зв'язку схеми ФАПЧ (Рис. 3.22), щоб забезпечити ефективну роботу схеми та високу якість передачі сигналу.



Рис. 3.22 – Оптимізація моделі кола зворотного зв'язку схеми ФАПЧ

Після уточнення параметрів сигналу OUT1 та оптимізації моделі роботи схеми ФАПЧ (зображеної на Рис. 3.22), було визначено оптимальні значення елементів фільтра НВЧ - конденсаторів C8 та C10 і резистора R8 (див. Додаток В).

Важливо зауважити, що в вікні PLLLoopBandwidthOptimization ці елементи мають інші позначення, а саме C1, C2 та R1.

Нові значення елементів схеми, які були отримані після уточнення, наступні:

- C8 - 889 пФ;
- C10 - 4,29 нФ;
- R8 - 8,95 кОм.

Для використання номінальних значень елементів, найближчих за значенням до визначених оптимальних, можна обрати такі значення:

- C8 - 900 пФ;
- C10 - 4,3 нФ;
- R8 - 8,9 кОм.

3.7 Розрахунок параметрів вузлів схеми за результатами моделювання

Для розрахунку важливого параметру - відношення сигнал/шум (SNR), як джерело шуму вважається джитер, застосовується формула (3.1):

$$\text{SNR} = 20\lg(1/2\pi \cdot f \cdot t_{\text{jitter}}), \quad (3.1)$$

де f - частота, а t_{jitter} - часова величина джитеру.

Розрахунок відношення сигнал/шум (SNR) здійснюється з використанням шумових характеристик, отриманих у результаті уточненого моделювання роботи схеми.

Кутова величина джитеру для тактового сигналу OUT1 дорівнює 0,001 градуса для частоти 10000 Гц, а часова величина джитеру $t_{\text{jitter}} = 0,001/360 \cdot 10000 = 277$ пс. Таким чином, відношення сигнал/шум (SNR) на виході OUT1 становить 95,19 дБ, що є значно кращим, ніж аналогічний показник SNR для каналу OUT0.

Для виходів OUT2 – OUT7 розрахунок параметру SNR виконується аналогічно за допомогою формули (3.1).

Крутизну S (в децибелах на октаву) АЧХ фільтру зворотного зв'язку схеми ФАПЧ визначаємо із характеристики рисунку 29 за формулою (3.2):

$$S = N_f - N_{2f}, \quad (3.2)$$

де N_f – рівень шуму на частоті f , N_{2f} – рівень шуму на частоті $2f$. Для частоти $f = 10$ кГц крутизну S визначено як - 5 дБ/октаву, що дещо відрізняється від класичного значення, яке дорівнює мінус 6 дБ/октаву.

ВИСНОВКИ

Джиттер є негативним явищем у світі електроніки та цифрових технологій, особливо для пристроїв, що працюють на високих частотах. Аналіз дослідження джиттера показав, що використання сучасної елементної бази компанії AnalogDevices та програми ADIsimCLK дозволяє досягнути мінімального рівня джиттера в тактових генераторах, що робить їх надійними та ефективними в роботі на високих частотах.

При виконанні дипломного проєкту були вирішені наступні задачі:

- Розроблено схему генератора тактових імпульсів із мінімальним тремтінням фази на мікросхемі AD9540 відповідно до рекомендацій [10];
- проведено моделювання роботи цих схем у програмі ADIsimCLK. Результатом моделювання було визначення параметрів вузлів та елементів схеми та їх оптимізація для режимів роботи з мінімальним рівнем джиттера.

В ході проектування було досягнуто таких параметрів схеми генератора тактових імпульсів:

- для опорної частоти 30,72 МГц рівень фазового шуму становить мінус 300 дБн/Гц;
для вихідної частоти 491,52 МГц рівень фазового шуму становить мінус 300 дБн/Гц;
- середньоквадратична часова величина джиттеру в усіх частотних діапазонах не перевищує 0,210 пс, тобто джиттер зменшено в 200 раз.

Розроблена схеми призначена для використання у вимірювачі фази сигналу.

Важливою є подальша розробка та вдосконалення схем та компонентів для досягнення ще більшого рівня точності та ефективності роботи на високих частотах.

Актуальність нашого проєкту підтверджено виходом у травні 2023 року ґрунтового дослідження з проблеми джиттера [11].

СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. AES3-1992—‘Recommended Practice for Digital Audio Engineering—Serial Transmission Format for Two-Channel Linearly Represented Digital Audio Data’ J. Audio Eng. Soc., vol. 40 No. 3, p. 147-165
2. М.В. Васильківський, О.В. Стальченко. Дослідження джиттеру в складних телекомунікаційних мережах. – Вимірювальна та обчислювальна техніка в технологічних процесах. – № 2, 2008, с.86 – 88.
3. Бакланов І.Г. SDH-NGSDH: практичний погляд на розвиток транспортних мереж - 2006. - 736 с.
4. Бакланов І.Г. NGN: принципи побудови та організації - К.: Еко-Трендз. 2008. - 400 с.
5. Колинько Т.А. Вимірювання у цифрових системах зв'язку. 2002. – 320с.
6. Гороховський Ю. Н., Попов І. В. Дослідження впливу джиттера на якість передачі даних в мережах Ethernet // Інформаційні технології та обчислювальні системи. - 2014. - № 3. - С. 54-60.
7. Ковальчук С. І. Дослідження впливу джиттеру на якість передачі голосу в інтернет-телефонії // Вісник НТУ «ХПІ». Серія: Технічні науки. — 2016. — № 49 (1206). — С. 8-16.
8. Чумак А. С. Аналіз методів компенсації джиттера у мережах зв'язку // Системні технології. - 2010. - № 2. - С. 147-151.
9. <https://www.analog.com/en/index.html>
10. Юхимчук В.Д. Умовні графічні позначення елементів на електротехнічних схемах. Харків. :НТУ «ХПІ». – 2009. – 52 с.
11. Waseem Sheikh. Jitter-sensitive data communication in emerging wireless networks. – Wiley Online Library. – May 2023. <https://doi.org/10.1002/ett.4746>

