Національний технічний ун
«КИЇВСЬКИЙ ПОЛІТЕХНІ

Емблема кафедри (за наявності)

Кафедра інформаційної безпеки

Архітектура комп'ютерних систем (3О16)

Робоча програма навчальної дисципліни (Силабус)

Реквізити навчальної дисципліни

Рівень вищої освіти	***Перший (бакалаврський)***
Галузь знань	12 Інформаційні технології
Спеціальність	125 Кібербезпека
Освітня програма	Системи, технології та математичні методи кібербезпеки
Статус дисципліни	*Нормативна*
Форма навчання	*очна(денна)*
Рік підготовки, семестр	*2 курс,осінній семестр*
Обсяг дисципліни	*ECTS -4; годин -120;* лекції-36 годин; лабораторні заняття-18 годин; самостійна робота студентів-66 годин
Семестровий контроль/ контрольні заходи	*Екзамен, модульна контрольна робота*
Розклад занять	*https://schedule.kpi.ua/?groupId=fe1aacbc-a5ad-4124-9def-5ff66cdb704d*
Мова викладання	*Українська*
Інформація про керівника курсу / викладачів	Лектор: кандидат технічних наук, доцент, Гальчинський Леонід Юрійович , hleonid@gmail.com Лабораторні: асистент Козленко Олег Віталійович, education.kozlenko@gmail.com
Розміщення курсу	https://do.ipo.kpi.ua/course/index.php?categoryid=18&browse=courses&perpage=20&page=9

Програма навчальної дисципліни

1. Опис навчальної дисципліни, її мета, предмет вивчання та результати навчання

Мета: Метою вивчення нормативної дисципліни «Архітектура комп'ютерних систем» є формування знань та вмінь студентами теоретичних знань про фундаментальні принципи побудови та архітектуру сучасних обчислювальних систем та набуття практичних навичок програмування на мікрорівні, зокрема на мові асемблер.

Предмет: Предметом навчальної дисципліни «Архітектура комп'ютерних систем» є логічні, схемні та інформаційні основи побудови комп'ютерів та архітектура сучасних комп'ютерів і комп'ютерних систем в контексті програмування нарівні мови асемблер.

Після вивчення дисципліни студент повинен

Знати:

фундаментальні принципи побудови та функціонування комп'ютерних систем, зокрема:

- принципи організації сучасних комп'ютерних систем;
- представлення даних в пам'яті;
- структуру та організацію сучасних процесорів та їх взаємодію з пам'яттю.

Вміти:

- перетворювати числа з однієї системи числення в іншу на рівні навички;

- вираховувати реальну адресу у пам'яті за значеннями регістрів загального призначення;
- визначати символ за кодом в різних таблицях кодування;
- розробляти прості програми на основі базових операцій на мові асемблер.

Мати уяву про:

Сучасні тенденції розвитку комп'ютерних систем; різновиди архітектур комп'ютерних систем; інформаційні загрози, в залежності від архітектур комп'ютерних систем

Загальні компетентності

КЗ 2: Знання та розуміння предметної області та розуміння професії.
КЗ 4: Вміння виявляти, ставити та вирішувати проблеми за професійним спрямуванням.

Фахові компетентності

ФК 2: Здатність до використання інформаційно- комунікаційних технологій, сучасних методів і моделей інформаційної безпеки та/ або кібербезпеки.
ФК 3: Здатність до використання програмних та програмно-апаратних комплексів засобів захисту інформації в інформаційно - телекомунікаційних (автоматизованих) системах.
ФК 17: Здатність до зворотної розробки та аналізу програмного забезпечення.

Програмні результати навчання

ПРН 2: Організовувати власну професійну діяльність, обирати оптимальні методи та способи розв'язування складних спеціалізованих задач та практичних проблем у професійній діяльності, оцінювати їхню ефективність.
ПРН 3: Використовувати результати самостійного пошуку, аналізу та синтезу інформації з різних джерел для ефективного рішення спеціалізованих задач професійної діяльності.
ПРН 6: Критично осмислювати основні теорії, принципи, методи і поняття у навчанні та професійній діяльності.
ПРН 9: Впроваджувати процеси, що базуються на національних та міжнародних стандартах, виявлення, ідентифікації, аналізу та реагування на інциденти інформаційної та/або кібербезпеки.
ПРН 10: Виконувати аналіз та декомпозицію інформаційно-телекомунікаційних систем.
ПРН 55: Володіти принципами проектування та системної інженерії захищених систем.

2. Пререквізити та постреквізити дисципліни (місце в структурно-логічній схемі навчання за відповідною освітньою програмою)

Для успішного засвоєння дисципліни треба вміти програмувати на одній з мов структурної парадигми (найкраще С) та знати принципи організації програм, вільне володіння персональними комп'ютерами та іншими комп'ютерними засобами, базові знання дискретної математики, знання англійської мови в обсязі першого курсу.

Засвоєні теоретичні знання та отримані практичні навички під час вивчення навчальної дисципліни «Архітектура комп'ютерних систем» можна використовувати в подальшому під час навчання всіх навчальних дисциплін циклу навчальних дисциплін професійної та практичної підготовки здобувачів спеціальності 125 Кібербезпека):

Результати навчання з дисципліни є необхідними для наступних навчальних:

«Системне програмування для багатозадачних операційних систем», «Системні технології для застосувань Windows», «Зворотній інжинірінг», «Системи та мережі передачі інформації», «Управління інформаційною безпекою», «Системи та технології кібернетичної безпеки».

3. Зміст навчальної дисципліни

Розділ 1. Загальні відомості. Поняття обчислювальної машини.
Розділ 2. Принципи представлення даних у пам'яті комп'ютера.
Розділ 3. Цифровий логічний рівень
Розділ 4. Скінченні автомати
Розділ 5. Цифрові(структурні) автомати
Розділ 6. Мікропрограмне управління
Розділ 7. Організація універсального комп'ютера
Розділ 8. Архітектурні рішення для периферії
Розділ 9. Рівень архітектури команд та мова асемблер на прикладі I8086

4. Навчальні матеріали та ресурси

Базова література:

1. Ata Elahi Computer Systems Digital Design, Fundamentals of Computer Architecture and Assembly Language © Springer International Publishing AG 2018, 269 p.
2. Л.Ю, Гальчинський, О. В. Козленко Архітектура комп'ютерних систем: мова асемблера, Електронне мережне навчальне видання. Обсяг 6,5 авт. арк. Гриф надано Методичною радою КПІ ім. Ігоря Сікорського (протокол No 2 від 30.09.2022 р.)Реєстр. No 22/23-105 https://ela.kpi.ua/handle/123456789/50438
3. Advanced Micro Devices, Inc. AMD64 Architecture Programmer's Manual Volume 1: Application Programming. Publication No. 24592. Revision Date 3.22. December 2017. 4. Intel Corporation. Intel® 64 and IA-32 Architectures Software Developer's Manual Combined Volumes: 1, 2A, 2B, 2C, 2D, 3A, 3B, 3C, 3D, and 4. Submitted: May 01, 2018 Last updated: May 27, 2020. – режим доступу: https://software.intel.com/content/www/us/en/develop/download/ intel-64-and-ia-32-architectures- sdm-combined-volumes-1-2a-2b-2c-2d-3a-3b-3c-3d-and-4.html
4. Jim Ledin Modern Computer Architecture And Organization, Year: 2020 – режим доступу: https://vdoc.pub/documents/modern-computer-architecture-and-organization-2vg32cu96brg
5. Code: The Hidden Language of Computer Hardware and Software Kindle Edition by Petzold Charles (Author) 2019 576 p.

Додаткова література:

1. STRUCTURED COMPUTER ORGANIZATION ANDREW S. TANENBAUM Vrije Universiteit Amsterdam, The Netherlands TODD AUSTIN University of Michigan Ann Arbor, Michigan, United States 801 p. SIXTH EDITION 2013
2. Paul A. Carter November PC Assembly Language, 2019 190 p – режим доступу : https://pacman128.github.io/static/pcasm-book.pdf
3. Л.Ю, Гальчинський, О. В. Козленко Архітектура комп'ютерних систем: мова асемблера. Лабораторний практикум, Електронне мережне навчальне видання. Обсяг 3,0 авт. арк. Гриф надано Методичною радою КПІ ім. Ігоря Сікорського (протокол № 3 від від 01.12.2022 р.
4. Рябенький В.М., Жуйков В.Я., Гулий В.Д. Цифрова схемотехніка: навч. посібник. – Львів: «Новий світ – 2000», 2009. – 736 с. 6. 5. IA-32 Intel Architecture Software Developer's
5. IA-32 Intel Architecture Software Developer's Manual: Basic Architecture. — Order Number: 253665.
6. IA-32 Intel Architecture Software Developer's Manual: Instruction Set Reference A-M. —Order Number: 253666.
7. IA-32 Intel Architecture Software Developer's Manual: Instruction Set Reference N-Z. —Order Number: 253667.
8. IA-32 Intel Architecture Software Developer's Manual: System Programming Guide. —Order

Number: 253668.
9. P6 Family of Processors. Hardware Developer's Manual. — September 1998. — Order Number: 244001-001.
10. Small Computer System Interface – 2. Working Draft X3T9.2. Project 375D. — Revision 10L.

Навчальний контент

5. Методика опанування навчальної дисципліни (освітнього компонента)

Силабус побудований таким чином, що для виконання кожного наступного завдання студентам необхідно відкривати для себе нові поняття та принципи побудови комп'ютерних систем та засвоювати нові навички, опираючись на попередні. Особлива увага приділяється принципу мотивації студентів до активного навчання, у відповідності з яким студенти мають працювати над завданнями лабораторних робіт, які дозволять в подальшому вирішувати реальні проблеми інформаційної кібербезпеки.

Під час навчання студентам прищеплюються ідеї збереження та примноження моральних, культурних, наукових цінностей і досягнення суспільства на основі розуміння закономірностей розвитку предметної області, її місця у загальній системі знань про природу і суспільство та у розвитку суспільства, техніки і технологій. Навчання здійснюється на основі студентоцентрованого підходу та стратегії взаємодії викладача та студента з метою засвоєння студентами матеріалу та розвитку у них практичних навичок.

Для більш ефективного розуміння структури навчальної дисципліни та засвоєння матеріалу використовується електронні засоби, за допомогою яких:

- спрощується розміщення та обмін навчальним матеріалом;

- здійснюється надання зворотного зв'язку студентам стосовно навчальних завдань та змісту навчальної дисципліни;

- ведеться облік виконання студентами плану навчальної дисципліни, графіку виконання навчальних завдань та оцінювання студентів.

Під час навчання та для взаємодії зі студентами використовуються сучасні інформаційно-комунікаційні та мережеві технології для вирішення навчальних завдань, а також обладнання (проектор та електронні презентації для лекційних занять).

В рамках дисципліни заплановано наступні види навчальних занять:

- лекції;
- лабораторні заняття;
- самостійна робота.

Порядок освоєння дисципліни «Архітектура комп'ютерних систем» наведений нижче.

№ з/п	Назви тем і питань, що виноситься на заняття	Кількість годин		
		Лек-ції	Лаб	СРС
1	**Розділ 1. Загальні відомості** 1.1. Поняття обчислювальної машини. Узагальнене поняття обчислення. Машина Т'юринга. Класифікація. Машинні команди. Трансляція та інтерпретація (визначення, порівняння, приклади). 1.2. Історія розвитку обчислювальних машин. Принцип Джона фон Неймана. Перспективи комп'ютерів на нових фізичних принципах.	2		2
2	**Розділ 2. Принципи представлення даних у пам'яті комп'ютера**. 2.1 Організація пам'яті. Поняття біт. Фізичний принцип кодування біт – реле. Реалізація реле на різних фізичних принципах. 2.2 Властивості двійкової арифметики. Використання двійкової системи для представлення цілих та дійсних чисел в пам'яті. Поняття регістру. Формати цілих та дійсних чисел у регістровому представлення. Доцільність використання вісімкової та шістнадцяткової системи	4	2	4

	числення. Системи числення. Переведення з однієї системи в іншу. 2.3 Формат представлення чисел із плаваючою точкою IEEE754. Визначення байту. Представлення символьної інформації. 2.4 Системи кодування символів. Апарат Бодо. Телетайп. Таблиця символів ASCII. Таблиці символів KOI-8. Поняття двохбайтного кодування. Таблиці кодування символів UDF-8,16, 32			
3	**Розділ 3. Цифровий логічний рівень** 3.1 Булева алгебра. Стрілка Пірса. Штрих Шефера. Теореми де Моргана. Еквівалентність релейних та логічних схем за Шенноном. 3.2 Поняття вентиля. Представлення двійкових чисел. Схемна реалізація вентилів АБО, І, НЕ, І-НЕ, АБО-НЕ. Реалізація булевих функцій на вентилях: принципи, критерії, еквівалентність схем. Цифрові коди. 3.3 Теорема Шеннона-Котельникова. Принцип перетворення аналогових сигналів і навпаки. Функціональна схема АЦП. Функціональна схема ЦАП. 3.4 Комбінаційні схемні рішення. Мультиплексор, демультиплексор, шифратор, дешифратор, компаратор, схема зсуву: призначення, реалізація та функціонування на вентилях. 3.5. Реалізація напівсуматора та суматора. АЛП на вентилях.	4	4	4
4	**Розділ 4.Скінченні автомати** 4.1 Модель скінченного автомата. Представлення СА як алгебраїчної структури. Стани і переходи СА. Детермінований скінченний автомат. Недетермінований скінченний автомат. Тригер як скінченний автомат. 4.2 Тригери: призначення, реалізація та функціонування на вентилях. RS-Тригер. D- Тригер. JK- Тригер. T- Тригер.	4		2
5	**Розділ 5. Цифрові(структурні) автомати** 5.1 Структурна модель цифрового автомата(ЦА). Функції збудження елементів пам'яті ЦА. Автомат Мілі. Автомат Мура. Абстрактний синтез цифрових автоматів. Теорема Глушкова. 5.2 Синхронні та асинхронні автомати. Поняття досконалої диз'юнктивної нормальної форми. Регістри як цифрові автомати. Регістри послідовного типу. Регістри паралельного типу. Лічильники. Підсумовуючі лічильники.	4	4	4
	Розділ 6. Мікропрограмне управління 6.1 Поняття блочних автоматів. Операційний пристрій. Операційний автомат. Керуючий автомат. Мікропрограмний автомат. Мікрокоманда. ГСА мікрокоманди. Різновиди мікропрограмних автоматів. Схема створення мікропрограмного автомата з жорсткою логікою. 6.2 Мікрокод. Способи запису мікрокоду. Вертикальне мікропрограмування. Горизонтальне мікропрограмування. 6.3 Мікропрограмний керуючий автомат. Розробка схеми керуючого мікропрограмного автомата. Керуючі пристрої. Керуючий автомат з програмованою логікою. Структура. Кодування мікрокоманд, адресація. Вбудовані системи мікропрограмного управління.	4		4
	Розділ 7. Організація універсального комп’ютера 7.1 Концептуальні основи організації універсального комп’ютера. Гарвардська та фон-нейманівська архітектури побудови обчислювальних систем. 7.2 Рівні організації комп’ютерних систем . Архітектура та організація . Комп’ютерні компоненти. Апаратне забезпечення (hardware) . Центральний процесор - арифметично-логічний блок. Фундаментальні регістри процесора - MAR, Accumulator, MDR. Цикл команд. Дві стратегії розробки процесорів : CISC та RISC. Принципова різниця виконання	4		2

	програм в CISC та RISC. 7.3 Логічна схема взаємодії процесора з пам’яттю. Інтерфейс CPU-Main Memory. Структура пам’яті з довільним доступом. Адресація бітового простору. Big-Endian та Little-Endian збереження даних. 7.4 Фізична реалізація пам’яті в регістрах. Статична та динамічна RAM. Кеш пам’ять. Рівні кеш-пам'яті. Модель кеш-пам'яті. Принцип виправлення помилок при збоях. Спекулятивне (абстрактне) виконання команд в процесорах			
	Розділ 8. Архітектурні рішення для периферії 8.1 Пристрої вводу/виводу. Запам'ятовуючі пристрої : · Флеш-пам'ять,· вінчестер. Формат сектора диска. Не запам'ятовуючі пристрої: · Клавіатура. Скан-код. Контролер клавіатури. Обробка скан-коду. · Монітор. Кодування растрових зображень. Принципи відтворення графіки на сучасних моніторах. Принципи текстового режиму монітора. Засоби управління графічними зображеннями. · Принципи відтворення звуку. Функціональна схема звукового каналу. 8.2 Підключення центрального процесора та пам'яті за допомогою трьох шин. Контролери. SCSI, FireWire, USB. Контролер пам'яті. Чіпсети. Адресація пристроїв вводу-виводу. Ізольований ввід/вивід. Ввід/вивід з відображеною пам'яттю. Материнська плата. Форм-фактор материнської плати. 8.3 Типова структура сучасного персонального комп’ютера Три методики введення : Виведення блоку даних, Контрольований програмний I/O, опитування. 8.4 Переривання - спосіб організації складних обчислень. Цикл команд із перериваннями. Підключення DMA до загальної шини	6	4	4
	Розділ 9. Рівень архітектури команд та мова асемблер на прикладі I8086 9.1 Структура процесора. Арифметично-логічний пристрій. Пристрій управління. Видимі та тіньові регістри. Способи адресації. Реальна адресація. Адресний простір процесора I8086. 9.2 Механізм переривань. Контролер переривань. Різновиди переривань. 9.3 Рівень архітектури команд: визначення, призначення, організація. Формати команд, способи адресації. Поняття розширення коду операцій. Формат команд архітектури IA-16. Можливості IA-32. 9.4 Система команд IA-16. Основні елементи мови асемблер. Способи адресації. Оператори і структура команд. Основні види команд. Зв'язок процедур мови асемблера і мов високого рівня.	4	4	4
	Екзамен			30
	Разом годин	36	18	66

Теми лабораторних занять

№	Теми *лабораторних* занять	Кількість ауд. годин
1.	**Порівняння програми, написаної на мові високого рівня з її компільованим виглядом**	3
2.	**Основи побудови програми на асемблері в архітектурі IA-32**	3
3.	**Основи побудови програми на асемблері в архітектурі ARM**	3

4.	**Основи побудови програми мовою асемблера для архітектури x64 в операційній системі Windows з використанням WinAPI**	3
5	**Системні виклики в архітектурі x86 на асемблері для операційної системи Linux**	3
6	**Дослідження вразливості buffer overflow в архітектурі IA-32**	3

6. Самостійна робота здобувача

Самостійна роботи студента в основному концентрується на вирішенні завдань комп'ютерних практикумів згідно індивідуального варіанта для кожного студента, що потребує суттєвих зусиль, а також підготовці та оформлення звітності , яка потрібна при захисті кожного комп'ютерного практикуму. Крім того заохочується підготовка до лекційних занять та прочитання додаткових джерел. Терміни зазначені у календарному плані. На кожний комп'ютерний практикум відводиться 6 годин самостійної роботи студента

Назва розділу, теми, що виноситься на самостійне опрацювання	**Кількість годин СРС**
Формати цілих та дійсних чисел у регістровому представлення. Доцільність використання вісімкової та шістнадцяткової системи числення. Системи числення. Переведення з однієї системи в іншу.	4
Таблиця символів ASCII. Таблиці символів KOI-8. Поняття двохбайтного кодування. Таблиці кодування символів UDF-8,16, 32	4
Тригер як скінченний автомат. Тригери: призначення, реалізація та функціонування на вентилях. RS- Тригер. D-Тригер. JK- Тригер. T- Тригер.	4
Абстрактний синтез цифрових автоматів. Теорема Глушкова. 5.2 Синхронні та асинхронні автомати. Поняття досконалої диз'юнктивної нормальної форми. Регістри як цифрові автомати. Регістри послідовного типу. Регістри паралельного типу. Лічильники. Підсумовуючі лічильники	4
Мікрокоманда. ГСА мікрокоманди. Різновиди мікропрограмних автоматів. Схема створення мікропрограмного автомата з жорсткою логікою. Мікрокод. Способи запису мікрокоду. Вертикальне мікропрограмування. Горизонтальне мікропрограмування.	4
Центральний процесор - арифметично-логічний блок. Фундаментальні регістри процесора - MAR, Accumulator, MDR. Цикл команд. Дві стратегії розробки процесорів : CISC та RISC. Принципова різниця виконання програм в CISC та RISC	4
Центральний процесор - арифметично-логічний блок. Фундаментальні регістри процесора - MAR, Accumulator, MDR. Цикл команд. Дві стратегії розробки процесорів : CISC та RISC. Принципова різниця виконання програм в CISC та RISC.	4
Підключення центрального процесора та пам'яті за допомогою трьох шин. Контролери. SCSI, FireWire, USB. Контролер пам'яті. Чіпсети. Адресація пристроїв вводу-виводу. Ізольований ввід/вивід. Ввід/вивід з відображеною пам'яттю. Материнська плата. Форм-фактор материнської плати.	4
Структура процесора. Арифметично-логічний пристрій. Пристрій управління. Видимі та тіньові регістри. Способи адресації. Реальна адресація. Адресний простір процесора I8086. 9.2 Механізм переривань. Контролер переривань. Різновиди переривань.	4

Підготовка до екзамену	30
Всього	66

Політика та контроль

7. Політика навчальної дисципліни (освітнього компонента)

Студентам рекомендується відвідувати заняття, як лекції , на яких концентровано викладається теоретичний матеріал, так і лабораторні роботи, де розвиваються практичні навички та обговорюються теоретичний матеріал під час захисту робіт. Активним студентам можуть бути виставлені заохочувальні бали.

Система оцінювання орієнтована на отримання балів за активність студента, а також виконання завдань, які здатні розвинути практичні уміння та навички.

- Правила поведінки на аудиторних заняттях та контрольних заходах передбачають відключення телефонів та використання засобів зв'язку для пошуку інформації в Інтернеті. Захист лабораторних робіт /комп'ютерних практикумів проводиться в індивідуальному порядку при наявності документованої звітності (протокола), який проводиться у два етапи:

1.Демонструється робота завдання

2.Якщо демонстрація показала працездатність, проводиться співбесіда з метою перевірити рівень розуміння студентом представленої роботи та системних , програмних механізмів, на основі яких представлена.

На підставі цих трьох компонент : документування, демонстрації та відповідей під час співбесіди проставляється оцінка.

У випадку проявлення студента творчих елементів , оригінальних рішень можуть бути проставлені додаткові бали.

Неналежне оформлення звітності враховується в загальну оцінку, оскільки цього вимагають стандарти ДСТУ. Під час виконання практичних робіт а також під час контрольних заходів здобувачи повинні дотримуватись політики академічної доброчесності, згідно Кодексу Честі НТУУ "КПІ".

При виявленні порушення академічної доброчесності, зокрема при списуванні чужих робіт до студента можуть бути застосовані санкції аж до недопуску до захисту.

8. Види контролю та рейтингова система оцінювання результатів навчання (РСО)

Поточний контроль:

№ з/п	Контрольний захід	Макс. бал	Ваговий бал	Кіл-ть	Всього
1.	Лабораторна робота	60	10	6	60
	Модульна контрольна робота (МКР)	10	10	1	10
2.	Екзамен	30	30	1	30
	Всього				100

Календарний рубіжний контроль

Календарний контроль (атестація): проводиться двічі на семестр як моніторинг поточного стану виконання вимог силабусу.

Критерій			Перша атестація	Друга атестація
Термін атестації			8-ий тиждень	14-ий тиждень
Умови отримання атестації		Поточний рейтинг	≥ 13 балів	≥ 30 балів
	Поточний контрольний захід	МКР	–	+
	Лабораторні роботи	ЛР №1	+	+
		ЛР №2	+	+
		ЛР №3	+	+
		ЛР №4	-	+
		ЛР №5	-	+
		ЛР №6	-	–

Штрафні та заохочувальні бали:

Заохочувальні бали		Штрафні бали	
Критерій	Ваговий бал	Критерій	Ваговий бал
Конспект лекційних занять[1]	3 бали	Порушення термінів виконання (лабораторнаробота) (за кожну таку лабораторну роботу)	-2 бали
Участь науково-технічнихконференціях з виступом та опублікуванням тез(за тематикою спеціальності)	2-5 балів	Невідповідність виконаногозавдання лабораторної роботи поставленому у варіанті.	-5 бали
Успішна участь в університетських, міжнародних, всеукраїнських олімпіадах та/або конкурсах (за тематикою навчальної дисципліни)	1-10 балів		
Активності, що сприяють поліпшенню якості дисципліни	1-5		

[1] *Мають бути законспектовані всі лекції власноруч, після перевірки конспекту лекційних занять конспект позначається для запобігання його передачі іншим студентам.*

Пропущені контрольні заходи

Результат модульної контрольної роботи для студента(-ки), який не з'явився на контрольний захід, є нульовим Повторне написання модульної контрольної роботи на підвищення оцінки не допускається.

Результати лабораторних робіт та тематичних завдань оголошуються кожному студенту окремо у присутності або в дистанційній формі та супроводжуються оціночними листами, в яких студенти можуть побачити свою оцінку за певними критеріями.

Результати семестрового індивідуального завдання оголошуються кожному студенту окремо у присутності або в дистанційній формі та супроводжуються позитивними коментарями та зауваженнями стосовно помилок. Оцінка на екзамені є сумою балів, отриманих за семестрову активність та оцінкою за відповідь на питання, включені у перелік для екзамену у пропорції 1 до 2.

Семестровий контроль

***Екзамен**. Екзамен є обов'язковим контрольним заходом. Рейтингова оцінка роботи за семестр складається з результатів роботи в семестрі (RD) (в рамках 70 балів). Умовою допуску до семестрового контролю є виконання усіх поточних контрольних заходів та рейтинг більший за XX балів (RD ≥ XX). На екзамені здобувач одержує білет, відповідь на який оцінюється по 30-бальній шкалі.*

Білет на екзамені складається з 2-х теоретичних питань, правильна і повна відповідь, на кожне з яких оцінюється в 15 балів за такими критеріями, в залежності з результатів роботи в семестрі :
– «відмінно» – повна відповідь (не менше 95% потрібної інформації), надані відповідні обґрунтування та особистий погляд – 15 - 14 балів;
- «добре» – достатньо повна відповідь (не менше 75% потрібної інформації), що виконана згідно з вимогами до рівня «умінь», або незначні неточності) – 13 -11 балів;
- «задовільно» – неповна відповідь (не менше 60% потрібної інформації. що виконана згідно з вимогами до «стереотипного» рівня та деякі помилки) – 10 – 8 балів;
- «незадовільно» – незадовільна відповідь – 0 балів.

Таблиця переведення рейтингових балів до оцінок за університетською шкалою:

Рейтингові бали, RD	Оцінка за університетською шкалою	Можливість отримання оцінки «автоматом»
95 ≤ RD ≤ 100	Відмінно	-
85 ≤ RD ≤ 94	Дуже добре	-
75 ≤ RD ≤ 84	Добре	-
65 ≤ RD ≤ 74	Задовільно	-
60 ≤ RD ≤ 64	Достатньо	-
RD < 60	Незадовільно	-
Невиконання умов допуску	Не допущено	-

9. Додаткова інформація з дисципліни (освітнього компонента)

- *перелік питань, які виносяться на семестровий контроль (наприклад, як додаток до силабусу);*
- *можливість зарахування сертифікатів проходження дистанційних чи онлайн курсів за відповідною тематикою;*
- *інша інформація для студентів щодо особливостей опанування навчальної дисципліни.*

Робочу програму навчальної дисципліни (силабус):

Складено, Доцент, к.т.н., доцент, Гальчинський Леонід Юрійович

Ухвалено кафедрою _ІБ_____ (протокол № _6__ від __08.06.2023)

Погоджено Методичною комісією ННФТІ (протокол № 6__ від _29.06.2023)