

ГЕНЕРАТОР ТЕСТОВИХ ПОСЛІДОВНОСТЕЙ ДЛЯ СИСТЕМИ КОНТРОЛЮ РАДІОКАНАЛІВ

Кудлай О. А.

(Науковий керівник – д.т.н., проф. Коцержинський Б.О.)

Сучасний розвиток телекомунікаційних систем пов'язаний зі збільшенням швидкості передачі, зменшенням вартості та зростання вимог до якості розробленої апаратури, задля забезпечення зростаючих потреб сучасного суспільства.

Все це призвело до підвищення вимог щодо перевірки характеристик розробленої техніки, її працездатності. З метою тестування створюються все нові спеціалізовані пристрої та їх системи, єдиним завдання яких є виявлення помилок у роботі, та їх відслідковування.

У даній роботі представлено передавальний пристрій, розроблений на основі ПЛІС технології, який забезпечує створення нескінченного циклічного пакету бітових даних, що складається з заданої довжини бітів преамбули, для визначення початку пакету у приймальному пристрої, та псевдовипадкової послідовності. І має два режими роботи:

1. Режим налагодження – пакет складається з 8-бітної преамбули та 15-бітної псевдовипадкової послідовності.
2. Режим тестування – пакет складається з 16 бітної преамбули та 1023 – бітної псевдовипадкової послідовності.

Генератор послідовності бітів реалізується за схемою (рис.1), де елементи $X_{10} \dots X_1$ створюють зсувний регістр [1], та працює за таким алгоритмом.

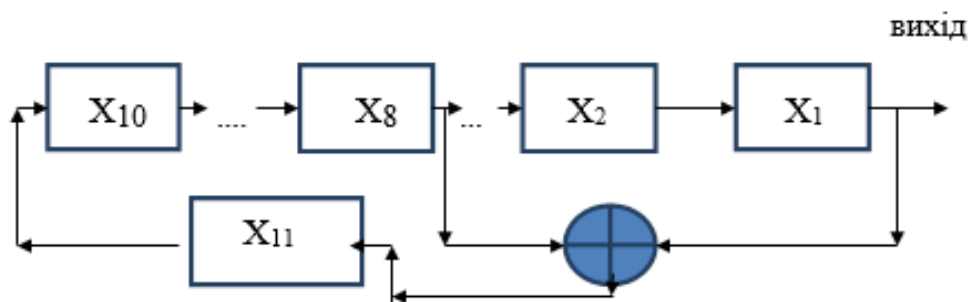


Рис.1. Структурна схема генератора послідовності 1023 бітів

У регістр завантажується початкове значення і очищається лічильник кількості виведених бітів. Виводиться значення першого елемента регістра у послідовність. Виконується додавання за модулем 2 значень першого та восьмого елементів, результат якого зберігається у X_{11} . Виконується зсув елементів регістра праворуч, елемент X_{10} заміщується значенням суми із X_{11} . І лічильник збільшується на одиницю. Відбувається перехід до виведення X_1 , якщо не отримана потрібна кількість бітів.

Моделювання роботи генератора у середовищі C++ показало, що склад послідовності залежить від початкового значення регістра, у якому повинна бути хоча би одна 1 (можлива кількість різних 10-розрядних кодів становить 10!). Використання зсувного регістра потребує тільки першого початкового завантаження, після передачі 1023 бітів (одного періода) його початкове значення відновлюється.

Розроблений проект складається з 5 модулів, що реалізують:

1. Генерацію псевдовипадкової послідовності, з довжиною 1023-інформаційні біти
2. Генерацію преамбули для режиму тестування, з довжиною 16-бітів
3. Генерація інформаційного пакету, для роботи в режимі налагодження, із загальною довжиною пакету 23-біти
4. Мультиплексор, який забезпечує вибір режиму роботи пристрою.
5. Модуль керування, для забезпечення коректної роботи системи, у будь-який момент.

RTL- схема розробленого проекту передавача має наступний вигляд:

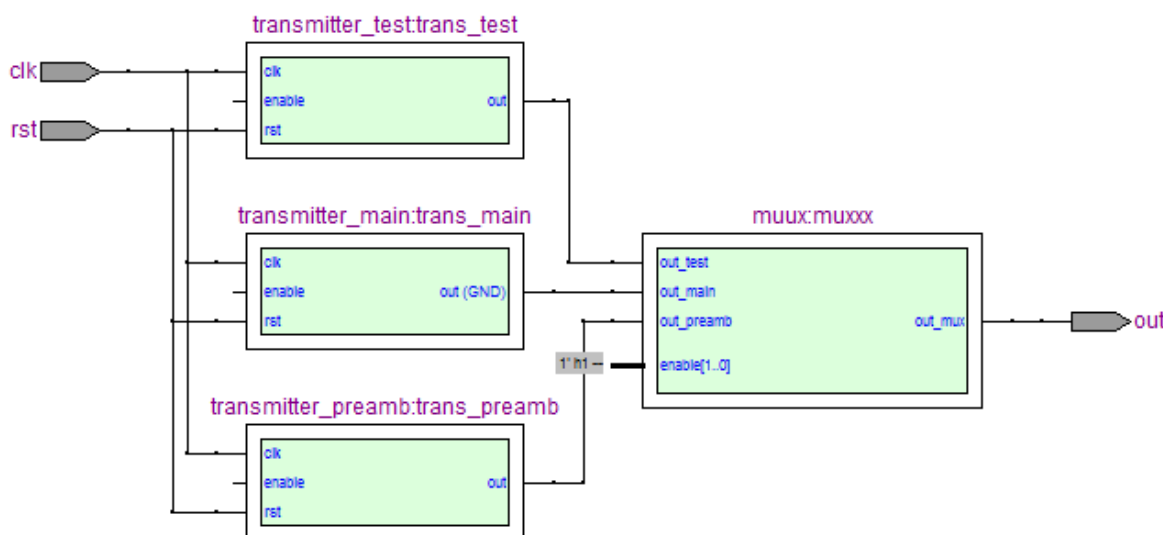


Рис. 2. RTL- схема передавача

Програмований опис модуля для генерації псевдовипадкової послідовності довжиною 1023 –біти:

```
module transmitter_main(clk,rst,enable,out);
input clk,rst,enable;
output reg out;
reg [9:0]tmp;
reg T;
always @ (posedge clk or posedge rst)
if(rst)
begin
tmp<=10'b0000000001;
```

```
    end
else if (enable==1)
    begin
        T=(tmp[0]^tmp[7]);
        out=tmp[0];
        tmp<=tmp>>1;
        tmp[9]=T;
    end
endmodule
```

Програмований опис модуля для генерації преамбули довжиною 16-bit:

```
module transmitter_preamb(clk,rst,enable,out);
input clk,rst,enable;
output reg out;
reg T;
reg[15:0] codpre;
always @(posedge rst or posedge clk)
if(rst)
    codpre<=16'b1110101010101011;
else
    begin
        out=codpre[15];
        T=codpre[15];
        codpre=codpre<<1;
        codpre[0]=T;
    end
endmodule
```

Перелік посилань

1. Цифровые методы в космической связи / Под ред.С.Голомба. — М. : Связь, 1969. — 271 с.
2. Максфилд К. Проектирование на ПЛИС. Курс молодого бойца. – М.: Издательский дом «Додэка - XXI», 2007. – 408 с.
3. Соловьев В. В. Основы языка проектирования цифровой аппаратуры Verilog. – М.: Горячая линия – Телеком, 2014. – 206 с.