

ЕФЕКТИВНІСТЬ ЦИФРОВОГО ПРЯМОГО МЕТОДУ СИНТЕЗУ ЧАСТОТИ

Демченко І. В.

(Науковий керівник Булашенко А. В., ст. викл.)

Національний технічний університет України

«Київський політехнічний інститут ім. Ігоря Сікорського»,

Радіотехнічний факультет

Багато робіт [1-7] присвячено прямому цифровому синтезу (DDS або Direct Digital Synthesis). Структурна схема такого синтезатора подана на рис.1.

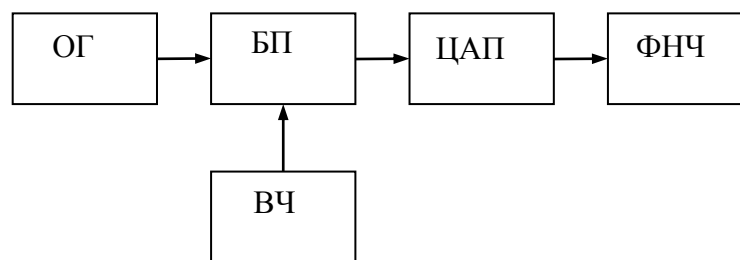


Рис.1. Структурна схема синтезатора

На рис. 1 опорний генератор (ОГ) формує N імпульсів, що зчитуються за період T_0 . Завдяки зміні періоду можна змінити частоту імпульсної послідовності. Блок пам'яті (БП) містить відліки гармонічної функції для різних аргументів. У блоці встановлення частоти (ВЧ) за визначеною програмою обчислюються поточні значення гармонічної величини. Частота в імпульсній послідовності f на виході кратна кроку сітки Δf та дорівнює $f=k \cdot \Delta f$, где $k=1, \dots, N$. Далі є цифро-аналоговий перетворювач (ЦАП) для формування гармонічного коливання. ФНЧ усуває побічні частоти. Максимальна вихідна частота не може бути вище половини тактової частоти ОГ f_0 . Верхня частота f_{\max} також визначається граничною частотою блока ЦАП.

Використання DDS дозволяє покращити параметри СЧ з ФАПЧ та досягти нових унікальних результатів в побудові збуджувачів. Табличний метод формування відліків гармонічної функції \sin є найкращим методом формування відліків. БП частіше є ПЗП, в якому є таблиця для перекодування. Код, що подається на адресні входи ПЗУ є аргументом функції \sin , а вихідний код ПЗП є значенням функції для даного аргументу. Аргумент функції \sin змінюється у часі лінійно, що забезпечує двійковий лічильник, а для переналаштування вихідної частоти використовують дільник частоти із змінним коефіцієнтом ділення N , на вхід якого буде надходити тактовий сигнал з ОГ.

Основним недоліком є погана здатність до переналаштування по частоті. Крок перебудови є змінним, оскільки тактова частота ділиться на ціле число. Чим менше коефіцієнт ділення N , тим більше відносна величина кроку, що є неприпустимо грубим за малих коефіцієнтах ділення. Частота дискретизації

буде змінюватися при переналаштуванні вихідної частоти. Це ускладнює фільтрацію вихідного сигналу, а також веде до неоптимального використання швидкісних характеристик ЦАП, що будуть використані лише на максимальній вихідній частоті. Таким чином, краще працювати на постійній частоті дискретизації, що близька до максимальної ЦАП.

Усунути такі недоліки можна шляхом заміни адресного лічильника ПЗУ суматором, що накопичує. Накопичуючий суматор є регістр, що в кожному такті роботи пристрою перезавантажується величиною, що дорівнює старому вмісту, плюс деяка стала добавка. Коли накопичуючий суматор використовується для формування коду фази. Вихідний код фази є код миттєвої фази вихідного сигналу. Стала добавка, що використовується при роботі коду фази, є прирощування фази за один такт роботи пристрою. Частота генерованого сигналу є більшою, чим швидше змінюється фаза у часі. Тому код вихідної частоти M є фактичним значенням приросту фази.

Тактова частота ділиться на деяке число, що визначається кодом частоти та розрядністю фази. При цьому крок переналаштування частоти не залежить від її значення та є $\Delta f_0 = f_0/(2N)$. Звідси маємо, якщо збільшити розрядність N , то зменшиться крок переналаштування частоти. Отже, в DDS формується послідовність кодів миттєвої фази сигналу, що змінюється лінійно (рис.2). Швидкість зміни фази задається кодом частоти. Потім лінійна фаза в ПЗП перетворюється у відліки, що змінюються за гармонічним законом, що надходять на ЦАП, на виході якого формується гармонічний сигнал із «сходинок». Вони фільтруються за допомогою аналогового ФНЧ, на виході якого маємо гармонічний сигнал.

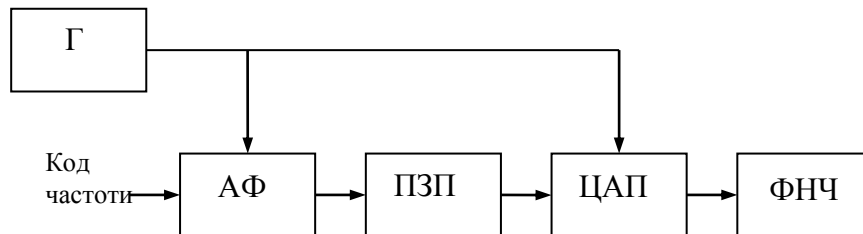


Рис. 2. Синтезатор із накопичуючим суматором

Схема (рис. 2) формується на базі мікросхеми AD9914 компанії Analog Device і є синтезатор частоти, що використовується як гетеродин РЛС. Система гетеродина містить цей синтезатора частот та тракт перетворення частоти до необхідних параметрів. Сам синтезатор забезпечує точність переналаштування частот, крок настроювання частоти та низький рівень фазових завад. Тракт перетворення частоти відповідає за потужність вихідного сигналу, частоту вихідного сигналу та відношення сигнал/завада.

На рис. 3 наведені залежності рівня побічних компонентів від розрядності коду фази для ЦАП різної розрядності. Немає необхідності збільшувати розрядність коду фази, оскільки зниження рівня побічних компонентів

відбувається лише до визначеного значення, що залежить від рівня завад. квантування ЦАП. На практиці розрядність коду фази має бути на 2–3 розряди більше, ніж розрядність використаного ЦАП.

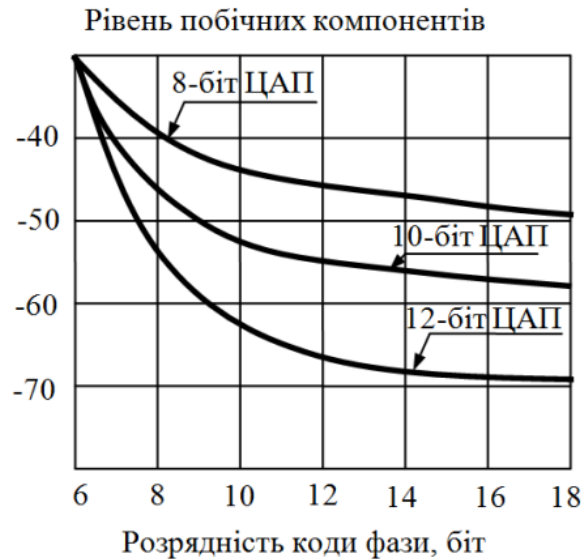


Рис. 3. Залежність рівня побічних компонентів від розрядності коду

Таким чином, отримані характеристики DDS із ФАПЧ, вказують, що відмовившись від швидкої перестройки частоти можна забезпечити кращі характеристики вихідного сигналу. Ключові переваги DDS зберігаються, це мале енергоспоживання, мала кількість деталей.

Література

1. Cordesses L. Direct digital synthesis: a tool for periodic wave generation (part 1) / L. Cordesses // IEEE Signal Processing Magazine. – 2004. – Vol. 21, No. 4. – pp. 50-54. DOI: 10.1109/MSP.2004.1311140.
2. Cordesses L. Direct digital synthesis: a tool for periodic wave generation (part 2) / L. Cordesses // IEEE Signal Processing Magazine. – 2004. – Vol. 21, No. 5. – pp. 110-112. DOI: 10.1109/MSP.2004.1328096.
3. Демченко І.В. Ємнісний датчик на основі дельта-сігма модулятора / І.В. Демченко, А.В. Булашенко // Матеріали I Всеукраїнська науково-технічна конференція студентів та аспірантів «Радіоелектроніка в XXI столітті». — Київ: КПІ, 15-17 травня 2018. — С. 22 – 24.
4. Vankka J. Direct digital synthesis: a tool for periodic wave generation (part 1) / J. Vankka // Proceedings of 1996 IEEE International Frequency Control Symposium, 5-7 June 1996. – Honolulu, USA. DOI: 10.1109/FREQ.1996.560280.
5. Булашенко А.В. Синтезатор частоти з мікропроцесорним керуванням / А.В. Булашенко // Науково-методична конференція викладачів, співробітників і студентів : тези доповідей, 27 квітня 2010 року Конотопський ін-т СумДУ. – Суми: СумДУ, 2010. – Ч.1. – С. 127-130.
6. Маленчик Т.В. Алгоритм подавлення завад у режимі псевдовипадкового переналаштування частоти / Т.В. Маленчик, А.В. Булашенко // 23-й Міжнародний молодіжний форум «Радіоелектроніка та молодь у XXI столітті». Конференція «Інформаційні радіотехнології та технічний захист інформації», Т.3 — Харків: ХНУРЕ, 16-18 квітня 2019. — Т.3. — Р. 129 – 130
7. Ридико Л.И. DDS: прямой цифровой синтез частоты // Компоненты и технологии. - 2001. № 7-8. – с. 50-56.